

ŘADA B
PRO KONSTRUKTÉRY

ČASOPIS
PRO ELEKTRONIKU
A AMATÉRSKÉ VYSÍLÁNÍ
ROČNÍK XXX/1981 ČÍSLO 4

V TOMTO SEŠITĚ

XVI. sjezd KSČ o elektronice 121

MODERNÍ MĚŘICÍ PŘÍSTROJE A JEJICH OBVODY

1. Analogové číslicové převodníky

1.1 Převodníky A/D s dvojí integrací	122
1.2 Metoda se čtyřnásobnou integraci	126
1.3 Metoda s výrovnáním náboje	126
1.4 Převodníky A/D s mezipřevodem na kmitočet	129
1.5 Kompenzační převodníky A/D	131
1.6 Čítací a sledovací převodníky A/D	132
1.7 Paralelní převodníky A/D	133

2. Číslicově analogové převodníky

2.1 Převodníky s napěťovými spinacími	133
2.2 Převodníky s proudovými spinacími	134
2.3 Převodníky se spinaymi proudovými zdroji	134
2.4 Bipolární provoz převodníků D/A	135
2.5 Násobicí převodníky D/A	136
2.6 Monolitické a hybridní převodníky	136

3. Zdroje referenčního napětí

3.1 Elektrochemické články	138
3.2 Polovodičové Zenerovy diody	138
3.3 Zdroje operačními zesilovači	138
3.4 Monolitické referenční zdroje	138
3.5 Zdroje na principu Josephsonova vakuu	139

Konstrukční část

Univerzální číslicový měřici	140
čítaři UDM-1000	140
Číslicový panelový voltmetr	147
Rozšíření měřicích možností DPM 2	154
Číslicový analogový převodník	155
DAC 12BCD	155
Konverzor dekadických čísel a kódů BCD do binárního kódů	157

AMATÉRSKÉ RÁDIO ŘADA B

Vydává ÚV Svatarmu ve vydavatelství NAše VOJSKO, Vladislavova 26, PSČ 113 66 Praha 1, telefon 26 06 51-7. Zastupující šéfredaktor Luboš Kalousek, OKIFAC. Redakční rada: K. Bartoš, V. Brzák, RNDr. V. Brunhofer, K. Donát, A. Glanc, I. Harminc, M. Háša, Z. Hradíšký, P. Horák, J. Hudec, ing. J. T. Hyang, ing. J. Jaroslav, doc. ing. dr. M. Joachim, ing. J. Klábal, ing. F. Králik, RNDr. L. Kryška, ing. E. Móćik, V. Němec, K. Novák, RNDr. L. Ondříš, ing. O. Petráček, ing. E. Smutný, doc. ing. J. Vackář, laureát st. ceny KG, ing. J. Zíma. Redakce Jungmannova 24, 113 66 Praha 1, tel. 26 06 51, l. 353, sekretářka I. 355. Ročně vyjde 6 čísel. Cena výtisku 5 Kčs pololetní předplatné 15 Kčs. Rozšířuje PNS, v jednotkách ozbrojených sil vydavatelství NAše VOJSKO, administrativní Vladislavova 26, Praha 1. Objednávky přijímá každá pošta i doručovatel. Objednávky do zahraničí vyfizuje PNS, vývoz, tisku, Jiříhošská 14, Praha 1. Tiskne NAše VOJSKO, n. p., závod 08, 162 00 Praha 6 – Liboc, Vlastina 710.

Za původnost a správnost příspěvku odpovídá autor. Návštěvy v redakci a telefonické dotazy pouze po 14. hodině. Číslo indexu 46 044.

Toto číslo má výjít podle plánu 23. července 1981.

© Vydavatelství NAše VOJSKO, Praha

XVI. sjezd KSČ o elektronice

Ve dnech 6. až 10. dubna se konal v Paláci kultury v Praze XVI. sjezd Komunistické strany Československa. Svatarmovci z celé ČSSR na jeho počest uavřeli celou řadu významných a celopolečensky prospěšných závazků. Za všechny uvedeme 6 milionů brigádnických hodin, 6 tisíc bezplatných odběru krve, 28 tisíc přednášek a besed s brannou tematikou a téměř 500 nově vzniklých svazarmovských oddílů mládeže. Na splnění těchto závazků se velkou měrou podílí také svazarmovští radioamatéři a radiokluby.

Pro radioamatéry a všechny příznivce elektroniky jsou zvláště zajímavé závěry, které vyplýnuly z jednání XVI. sjezdu KSČ, týkající se elektroniky a našeho elektrotechnického průmyslu. Samozřejmě, že jsou tyto závěry důležité především pro celou společnost, ale ti, kdo v tomto oboru pracují – ať už profesionálně nebo jako amatéři – mohou jejich význam nejlépe posoudit. Můžeme říci, že XVI. sjezd KSČ přijal řadu opatření a vydal směrnice, které jsou příslibem do budoucna a které přispívají k zlepšení dosud ne příliš potěšitelného stavu naší elektroniky.

I když nepochybujeme o tom, že se s materiály XVI. sjezdu KSČ naši čtenáři seznámili, shrneme nejdůležitější fakta, týkající se rozvoje elektroniky v ČSSR, která ve své Zprávě o hlavních směrech hospodářského a sociálního rozvoje ČSSR na léta 1981 až 1985 přednesla na XVI. sjezdu KSČ předseda vlády dr. Lubomíra Štrougalu.

Požadavky na zlepšení situace v naší elektronice vyplynuly ve zprávě dr. Štrougalu z kritického hodnocení současného stavu, z něhož citujeme doslovou: „Tempo i rozsah využívání poznatků vědy a techniky jsou stále nedostatečné. Neodpovídají ani potřebám, ani našim možnostem a už vůbec neodpovídají trvale rostoucímu vědeckotechnickému pokroku v jiných průmyslově vyspělých zemích.“

Co je zapotřebí učinit, abychom tento nepříznivý stav změnili? Především musíme při změnách struktury naší ekonomiky důsledně respektovat objektivní tendenci technického pokroku. Konkrétně to znamená postupně urychlovat rozvoj odvětví, oborů i výrobků méně náročných na surovinové a energetické zdroje; ale o to náročnějších na vklad vysoce kvalifikované vědecké a tvůrčí práce. Klademe proto ve směrnici důraz zejména na urychlení rozvoje elektroniky, zvláště mikroelektroniky, jejíž široká aplikace v kombinaci s dalšími progresivními kompletačními prvky povede k rozvoji automatizace v průmyslu, dopravě, spojích, stavebnictví i dalších oblastech. To nám také umožní rozvinout výrobu průmyslových robotů a nasazovat je do ucelených výrobních procesů a linek.“

Podle slov soudruha Štrougalu je elektrotechnika spolu se strojírenstvím základním článkem rozvoje našeho hospodářství. Je pravda, že v minulosti toto tvrzení platilo spíše o strojírenství než o elektrotechnice, ale díky dlouhodobému programu rozvoje naší elektroniky, který je v současné době připravován a který bude obsahovat řešení základních problémů tohoto odvětví ve výzkumu, v mezinárodní spolupráci, ve výrobě, i program zavádění elektroniky do jednotlivých odvětví našeho národního hospodářství, můžeme očekávat během této pětiletky značný pokrok v rozvoji naší elektroniky.

V návrhu plánu základního výzkumu, který vypracovala Československá akademie věd, je obsaženo 18 prioritních cílových projektů, z nichž téměř třetina se týká elektronizace, kybernetiky a roboti-

ky. Tento poměr mezi výzkumem v oblasti elektroniky a ostatními obory vyplývá z toho, že rozvoj elektroniky a mikroelektroniky považují naši vedoucí činitele za otázku prvořadé důležitosti. Dr. Štrougal uvedl, že během této pětiletky by se měla elektronika a mikroelektronika dostat do předstihu před ostatním strojírenským obory, a to z toho důvodu, že důsledná elektronicace a automatizace uplatněná v nejdůležitějších odvětvích národního hospodářství přináší zvýšení společenské produktivity práce a snížení spotřeby surovin, paliv i energie. To předpokládá – „v nejbližších letech zvládnout sériovou výrobu integrovaných obvodů pro mikroprocesorovou techniku, zejména paměti, procesory, testovací obvody, optoelektronické sdělovací systémy a investiční elektroniku“.

Po splnění požadavků na technickou úroveň spolu s podstatným zvýšením kvality výrobků a zlepšením servisních služeb, můžeme očekávat i splnění plánovaného nárustu vývozu strojírenského a elektrotechnického zboží o 50 až 55 %.

V zájmu rozvoje strojírenství a elektrotechniky bude v některých směrech předhodnocena a upravena investiční politika. „Analýza totiž ukázala, že strojírenské podniky, které nesly na svých bedrech převážnou část exportních úkolů a dosahovaly nejvýhodnějších cen, byly na tom, pokud se týká investic, v řadě případů hůře než ty, které nevyvážely vůbec nebo jen nepatrný díl své produkce, a to ještě při nevhodných cenových relacích.“ Objem dodávek pro investiční výstavbu poroste v 7. pětiletce sice pomaleji, než tomu bylo dosud, méně se však jejich struktura, a to ve prospěch strojírenského a elektrotechnického průmyslu.

Špičkové výrobky našeho elektrotechnického a strojírenského průmyslu nejsou určeny jen pro vývoz, ale také pro domácí trh. Domácnosti našich rodin jsou dnes běžně vybaveny standardními televizory, radiopřijímači, ledničkami atd. a poptávka se stále více zaměřuje právě na špičkové výrobky. (V souvislosti s vybavěním našich domácností televizními přijímači je potěšitelné konstatování dr. Štrougalu, že během této pětiletky bude ze 70 % pokryto území ČSSR televizním signálem II. programu.)

V závěru své zprávy poukázal soudruh Štrougal i na některé příčiny nedostatků v našem národním hospodářství. Konstatoval, že odpovědné řídící orgány, v prvé řadě ministerstva pro řízení technického rozvoje, Státní a národní plánovací komise, odvětvová ministerstva a výrobní hospodářské jednotky svůj úkol učinit z vědeckotechnického pokroku základním východiskem celého národního hospodářského plánu dosud plně nezvládly. Zdokonalování řízení je předpokladem k zlepšení situace a bude v budoucnu pokračovat

jako trvalý proces, podložený hlavně ekonomickým výzkumem.

„Klíč k napravě spatřujeme v lidech, ve zlepšování vztahů mezi nimi a ve zkvalitňování kádrové práce. Zvládnout nové úkoly může pouze ten vedoucí pracovník, u něhož se politická vyspělost spojuje s vysokou odborností a výkonností, s dobrou orientací v technologii a znalostmi světového vývoje ve svém oboru. Naléhavě potřebujeme, aby řídící pracovníci projevovali větší pružnost, zdravou podnikavost, a aby se nebáli podstoupit zdůvodněné riziko. Zejména pak klademe důraz na jejich schopnost citlivě řídit podnikové kolektivy, na umění vyvolávat a organizo-

vat iniciativu, soustavně odkrývat rezervy, prohlubovat spolupráci výrobních kolektivů a pěstovat v nich pocit společné odpovědnosti za výsledky podniku a závodu.“

Důsledné prosazení nových pravidel v našem plánování a hospodaření, která jsou obsažena v „Souboru opatření“, představuje náročnější podmínky, než v jakých pracovaly naše podniky a organizace doposud. Prosazení „Souboru opatření“ spolu s uvedenými směry dalšího rozvoje elektrotechnického průmyslu v sedmém pětiletce předpokládá především, aby příslušná ministerstva a výrobne hospodářské jednotky „poslily úroveň koncepčního řízení, zaměřeného na cíle-

vědomé usměřování struktury výroby, a ve spojitosti s tím i technické a investiční politiky“.

V závěru části zprávy, která byla věnována strojírenskému a elektrotechnickému průmyslu, vyslovil soudruh Štrougal pracovníkům této resortu jednoznačnou důvěru: „Jsme si vědomi vysoké náročnosti úkolů, které stavíme před strojírenství a elektrotechnický průmysl. Jsme však přesvědčeni, že pracující obou odvětví znovu prokáží své vysoké uvědomění i profesionální zdatnost a s těmito úkoly se čestně vyrovnej.“ **AR**

(Zpracováno podle materiálů XVI. sjezdu KSČ.)

MODERNÍ MĚŘICÍ PŘÍSTROJE A JEJICH OBVODY

Ing. K. Haas, CSc., Jiří Zuska

Oblast měřicí techniky je tradičně sledována čtenáři AR s velkým zájmem a redakce časopisu proto věnuje této problematice soustavnou pozornost jak na stránkách řady A, tak čas od času i v řadě B. „Modré“ AR, které se vám dnes dostává do rukou, si klade za cíl, seznámit vás se současným stavem a obvodovým řešením té části rozsáhlého oboru měřicí techniky, která zajímá amatérskou veřejnost snad nejvíce, totiž techniky měření základních elektrických veličin, tj. stejnosměrných a střídavých napětí, proudů a odporu.

Chceme-li mluvit o moderní měřicí technice, musíme se samozřejmě zabývat především číslicovou měřicí technikou. Základním obvodem číslicových měřicích přístrojů jsou analogové číslicové převodníky. Bude jim proto věnována nejrozšířejší první část, přičemž největší pozornost bude zaměřena na převodníky pro přímé číslicové zobrazení měřené veličiny, které jsou z hlediska amatérské praxe nejzajímavější. S rozmachem mikroprocesorové techniky a jejím pozvolným pronikáním mezi radioamatéry se však stávají zajímavé i analogové číslicové převodníky (převodníky A/D) určené pro spojení s mikroprocesorovými systémy. Na takové převodníky jsou často kladené očekávané požadavky, zejména z hlediska rychlosti převodu a kódu výstupního čísla. Často se používají převodníky, pracující na principu postupných aproximací, jejichž nejdůležitější části jsou číslicové analogové převodníky (převodníky D/A). Jelikož tyto převodníky mohou být užitečné i jinak (např. číslicové řízení stabilizované zdroje, generátory funkcí apod.), je jim věnována samostatná druhá část tohoto čísla AR řady B.

Ve třetí části se budeme věnovat dalšímu, pro číslicové měřicí přístroje velmi důležitému stavebnímu prvku – zdrojem referenčního napětí. Jejich přesnost a stabilita je rozhodujícím činitelem ovlivňujícím přesnost a stabilitu celého číslicového měřicího přístroje nebo číslicového analogového převodníku.

Konstrukční, čtvrtá část je věnována několika praktickým návodům na stavbu měřicích zařízení nebo jejich částí, popř. doplňků. V první řadě v ní čtenáři najdou návod na stavbu univerzálního číslicového měřidla, použitelného pro měření stejnosměrných i střídavých napětí, odporu a kmitočtu. Druhý stavební návod je věnován konstrukci číslicového panelového měřidla, k němuž dále patří obvody pro měření napětí v obou polaritách, a pro

měření střídavého napětí (základní verze panelového měřidla je určena pro rozsah 0 až +2 V). Další zařízení, rozšiřující možnosti panelového měřidla, je doplněk pro měření teplot pomocí platinnového odporového teploměru (s linearizací).

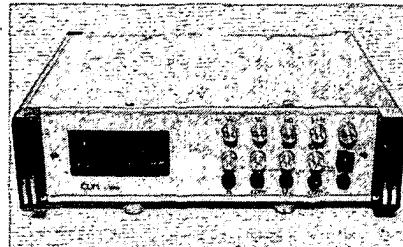
Závěrečný stavební návod je věnován konstrukci dvanáctibitového číslicového analogového převodníku v kódu BCD.

1. ANALOGOVÉ ČÍSLICOVÉ PŘEVODNÍKY

Ti, kteří se o problematiku číslicového měření zajímají již delší dobu, si jistě pamatuji na „modrý“ výtisk Amatérského radia č. 5 z roku 1976 [1], v němž byla popsána konstrukce číslicového multimeteru DMM 1000. V úvodní popisné části byly mimo jiné popsány základní metody číslicového měření napětí a jejich vlastnosti a podobně byly uveden návrh obvodu číslicového multimetrů pracujícího na principu dvojí integrace. V této kapitole se pokusíme volně navázat na AR B5/76 tím, že vás seznámíme s metodami analogové číslicového převodu, používanými především v moderních monolitických převodníkách a na konkrétních aplikačních zapojeních ukážeme, jak snadno lze s jejich využitím sestrojit číslicové měřicí přístroje. Popisované integrované obvody nejsou, bohužel, dosud u nás běžně dostupné. Občas se však s nimi můžeme setkat v inzertní části AR a je reálné, že v brzké době se ekvivalent některého z popisovaných typů začne vyrábět u nás nebo v některé zemi socialistického tábora a bude dovážen prostřednictvím k. p. TESLA Rožnov.

Metody převodu analogového vstupního signálu na výstupní číslicový signál, používané v moderních analogově číslicových převodníkách, kterými se budeme dále zabývat, je možno shrnout do tohoto přehlédce:

- metoda s dvojí integrací (dual slope),
- metoda se čtyřnásobnou integrací (quad slope),

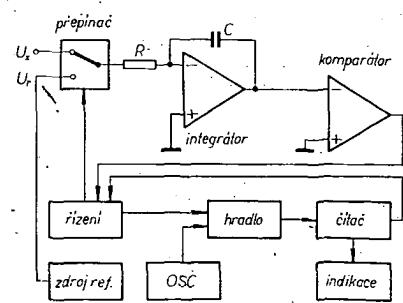


- metoda s vyrovnaním náboje (charge balancing),
- metoda s mezipřevodem na kmitočet (převodníky U/f),
- metoda kompenzační (successive approximations),
- metoda sledovací nebo čítací (tracking),
- metoda paralelního převodu.

1.1 Převodníky A/D s dvojí integrací

Pro svoje výhodné vlastnosti je tato integrační metoda nejrozšířenější a nalezla uplatnění zejména při konstrukci přesných číslicových voltmetrů. Jejími hlavními výhodami jsou odolnost proti rušení a minimální potřeba přesných obvodových prvků. Zejména tato poslední okolnost vedla některé výrobce k pokusu aplikovat tuto metodu i při návrhu monolitického převodníku A/D.

Princip metody s dvojí integrací je zřejmý z obr. 1. Celý převod je možno rozdělit do dvou časových intervalů T_1 a T_2 . Po dobu T_1 je na vstup integrátoru připojeno měřené vstupní napětí U_x . Napětí na výstupu integrátoru se lineárně zvětšuje v kladné nebo záporné polaritě podle polarity U_x . Během intervalu T_2 se na vstup integrátoru připojí referenční napětí U_r , které má opačnou polaritu než U_x . Napětí na výstupu integrátoru se opět



Obr. 1. Princip metody převodníku A/D s dvojí integrací

lineárně zmenšuje směrem k výchozí nulové úrovni. V okamžiku překročení nuly vyšle komparátor impuls do řídící logiky a převod končí. Mezi měřeným napětím U_x , referenčním napětím U_r a oběma časovými intervaly lze odvodit vztah

$$U_x = U_r \frac{T_2}{T_1} \quad (1).$$

Protože U_r i T_1 mají konstantní velikost (T_1 je určeno zaplněním čítače impulzy z přesného oscilátoru), je U_x přímo úměrné časovému intervalu T_2 . Převod T_2 na číslicový údaj zajišťuje čítač, který po zaplnění během intervalu T_1 začne znova čítat impulzy po dobu T_2 . Stav čítače na konci intervalu T_2 se přenese do obvodů indikace, které zobrazí číslo, odpovídající měřenému napětí U_x .

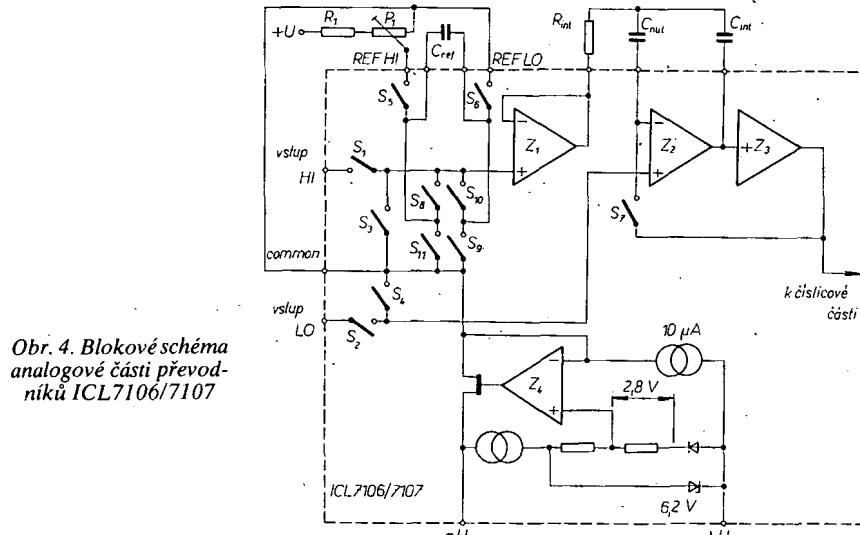
Této populární metody využívá ve svých monolitických převodnících především firma Intersil, která zejména v poslední době zaujala v této oblasti téměř dominantní postavení. Jedním z prvních pokusů o řešení převodníku A/D s dvojí integrací pomocí monolitické technologie byl systém Intersil 8052/8053, uvedený na trh v roce 1976. Oproti popsanému klasickému principu, u něhož se celý převod skládá ze dvou fází – integrace měřeného napětí a integrace referenčního napětí – používá se v tomto systému ještě třetí fáze, která obě uvedené fáze předchází – fáze automatického nulování.

Na obr. 2 je blokové schéma analogové části převodníku, na obr. 3 průběh na výstupu integrátoru.

V první fázi automatického nulování jsou sepnuty spínače S_1 , S_2 a S_3 , takže jeden vývod kondenzátoru C_1 je uzemněn a druhý vývod je připojen na referenční napětí U_r . Přes sledovač Z_1 se U_r dostává i na vstup integrátoru Z_2 a působením záporné zpětné vazby z výstupu komparátoru Z_3 na neinvertující vstup Z_2 se kondenzátor C_2 nabije na napětí U_r , změněné o offset U_b zjesilovačů Z_1 až Z_3 . Napětí U_r na neinvertujícím vstupu komparátoru Z_3 je $-1,2$ V.

V druhé fázi integrace vstupního napětí U_x se spínače S_1 , S_2 , S_3 rozepnou a sepne se spínač S_4 . Napětí (na výstupu integrátoru) U_r se lineárně mění se sklonem úměrným velikosti U_x , neboť napětí na integračním odporu R_1 je rovno U_x (na výstupu Z_1 je $U_r + U_x$ a na vstupech Z_2 je $U_r + U_b$). Tato fáze má stejně jako první fáze pevnou dobu trvání, určenou čítačem v číslicové části převodníku. Na konci druhé fáze se rozhoduje o polaritě U_x .

Průběh třetí, závěrečné fáze integrace referenčního napětí závisí na polaritě měřeného napětí. Je-li U_x záporné, sepne se spínač S_5 , takže na vstupu sledovače Z_1 bude napětí 2 U a výstupní napětí integrátoru se začne zmenšovat směrem k nule. Je-li U_x kladné, sepne se spínač S_6 a na vstupu Z_1 bude 0 V (referenční napětí bude zápornější než při fázi automatického nulování) a výstupní napětí integrátoru



Obr. 4. Blokové schéma analogové části převodníku ICL7106/7107

se bude opět zmenšovat k nule. Trvání třetí fáze T_3 (T_3) je úměrné velikosti U_x ; lze ji jednoduše převést na číslo.

Obvod 8052 obsahuje zesilovače s FET, komparátor a zdroje referenčního napětí, zatímco obvod 8053 obsahuje všechny šest spínačů s budiči. Používají se spínače řízené polem (FET) s malými vnitřními kapacitami, takže chybou způsobené injekcí nábojů do kondenzátorů jsou menší než 5 μ V (vztaženo na vstup). Také svodové proudy na vstupu jsou velmi malé (2 pA). Obvody 8052/8053 tedy velmi dobré řešily analogovou část analogové číslicového převodníku, avšak neobsahovaly, ještě číslicovou část, kterou bylo nutno postavit z diskrétních součástek. Velmi brzy však přišla firma Intersil s řadou obvodů ICL7101/7103/7104, které nahrazovaly obvod 8053 a obsahovaly dále čítače, řídící logiku a paměťové střadače. Obvod ICL7101 je určen pro 3½místné číslicové voltmetry s paralelním výstupem v kódu BCD, vhodným pro zobrazovací jednotku s tekutými krystaly (LCD). Pro 4½místné a 3½místné převodníky s multiplexovaným výstupem v kódu BCD (bity paralelně, číslice sériově) je určen obvod ICL7103. Tento typ je vhodný pro zobrazovací jednotky se svítivými diodami (LED). Pro úplnost uvádíme ještě typ ICL7104, který má 16bitový binární výstup. Kvalitní číslicový voltmetr tak lze sestavit pouze z dvojice integrovaných obvodů a několika pasivních součástek.

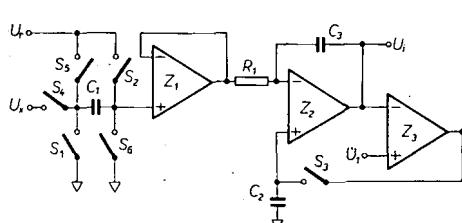
Kvalitativně vyššího stupně integrace se podařilo firmě Intersil dosáhnout u další generace integračních A/D převodníků, označované ICL7606/7107/7109. Princip činnosti analogové části těchto převodníků vychází ze zapojení na obr. 2, má však některé odlišnosti. Blokové schéma analogové části převodníků ICL7106/7107 je na obr. 4.

Během fáze automatického nulování se obě vstupní svorky HI a LO odpojí od vstupu (spínače S_1 a S_2 se rozpolí) a vnitřně se spojí se společnou svorkou „common“ (spínače S_3 a S_4 se sepnou). Sepnu-

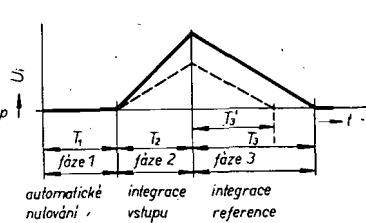
tím spínačů S_5 a S_6 se referenční kondenzátor C_{ref} nabije na referenční napětí a sephutím spínače S_7 se uzavře zpětnovazební smyčka a kondenzátor automatického nulování C_{nut} se nabije a kompenzuje tak offset sledovače Z_1 , integrátoru Z_2 i komparátoru Z_3 .

V integrační fázi je na oba vstupy integrátoru Z_2 připojeno rozdílové napětí mezi vstupními svorkami HI a LO (spínače S_1 a S_2 jsou sepnuty). Diferenciální vstup převodníku umožňuje potlačit souhlasná rušivá napětí (common mode) typicky 86 dB, přičemž tato souhlasná napětí (tj. stejná napětí, která jsou na obou vstupních svorkách) mohou být o 0,5 V menší než kladné napájecí napětí $+U$ a o 1 V větší než záporné napájecí napětí $-U$. Přitom je však třeba zajistit, aby se výstup integrátoru nedostal do oblasti saturace. Pro nejhorší případ, kdy rušivé napětí má největší kladnou velikost a záporné vstupní rozdílové napětí se blíží plnému rozsahu, je nutno zajistit, aby rozkmit signálu výstupu integrátoru nepřekročil 2 V. Přitom se ještě při rozkmitu 0,3 V nezhoršíuje linearity převodu.

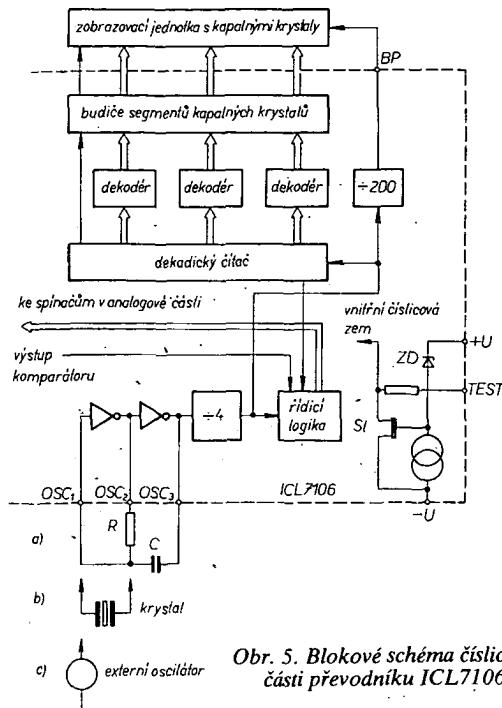
Ve třetí, závěrečné fázi integrace referenčního napětí se neinvertující vstup integrátoru Z_2 spojí spínačem S_4 se společnou svorkou „common“ a neinvertující vstup sledovače Z_1 se připojí na referenční kondenzátor s takovou polaritou, aby se výstupní signál integrátoru vrátil k nule. To zajišťují spínače S_8 až S_{11} , přičemž při jedné polaritě měřeného napětí jsou sepnuty S_8 , S_9 a při opačné polaritě S_{10} , S_{11} . Společná svorka „common“ je udržována na napětí, které je asi o 2,8 V menší než kladné napájecí napětí (toto napětí je určeno s ohledem na nejmenší napětí napájecí baterie 6 V) pomocí obvodu se zesilovačem, Z_4 . Tato svorka se tedy chová jako vnitřní zdroj referenčního napětí s malou výstupní impedancí (asi 15 Ω), s malým napěťovým součinitelem (0,001 %/%) a teplotním součinitelem kolem 80 ppm/ $^{\circ}$ C (tj. $80 \cdot 10^{-6} / ^{\circ}$ C). Použití této vnitřní reference však může přinést některé potíže zejména u verze ICL7107, určené pro indikátory se svítivými diodami (verze ICL7106 je určena pro indikátory s tekutými krystaly). Vnitřní ohřevy způsobené velkými proudy budičů diod mohou ovlivnit stabilitu reference tak, že může dojít k chybě o jeden i více bitů. Hůrce se přitom chovají obvody s plastickými pouzdry oproti obvodům



Obr. 2. Analogová část převodníku s automatickým nulováním



Obr. 3. Průběh na výstupu integrátoru u obvodu na obr. 2



Obr. 5. Blokové schéma číslicové části převodníku ICL7106

s pouzdry keramickými. Tyto potíže snadno odstraní externí zdroj referenčního napětí, nastavený potenciometrem na 100 mV a připojený mezi svorky REF HI a REF LO.

Zatímco analogová část obou typů ICL7106 a ICL7107 je totožná, jsou v číslicové části drobné odchylky. Zjednodušené blokové schéma číslicové části převodníku ICL7106 je na obr. 5. U typu ICL7106, který je určen pro zobrazovací jednotky s kapalnými krystaly, je vytvořena umělá číslicová zem pomocí Zenerovy diody ZD a sledovače SL, schopného absorbovat poměrně velké kapacitní proudy vznikající při spínání napětí napájecího společného elektrody BP (backplane) zobrazovací jednotky. Pro toto napájení slouží signál hodinového kmitočtu, dělený 800, o jmenovité amplitudě 5 V. Segmenty číslic jsou řízeny signálem stejné amplitudy a kmitočtu; kmitočty obou signálů jsou ve fázi tehdyn, je-li společná elektroda odpojena, a v protifázi při jejím vybuzení. Tím je dosaženo toho, že na segmentech je ve všech případech zanedbatelně stejnomořně napětí, které má nepříznivý vliv na dobu života kapalných krystalů. Na tuto okolnost musíme dbát i při využití svorky TEST. Připojením této svorky na kladné napájecí napětí se rozvíjí všechny segmenty zobrazovací jednotky (svítí číslice - 1888), takže můžeme snadno zkонтrolovat, zda je displej v pořádku. Přitom však zůstává na segmentech stejnomořně napětí, které by mohlo po několika minutách displej zničit.

Doba převodu a potlačení sériového rušení závisí na volbě hodinového kmitočtu. Všechny tři možnosti řízení hodinového kmitočtu jsou vyznačeny na obr. 5:

- a) zapojení člena RC mezi svorky OSC₁, OSC₂ a OSC₃,
- b) připojení krystalu mezi svorky OSC₁ a OSC₂,
- c) připojení externího oscilátoru na svorku OSC₁.

Před vstupem do dekadického čítače je kmitočet oscilátoru dělen čtyřmi. Pomocí

Tab. 1. Časování převodu převodníků ICL7106/7107

Fáze převodu	Čítač čítá do		hodinových impulsů
	při $U_x = 0$	při $U_x = U_{\text{jmen.}}$	
aut. nulování	3000	1000	4000 až 12 000
integrace U_x	0	2000	4000
integrace U_t	4000		0 až 8000
celkem		4000	16 000

Tab. 2. Volba kmitočtu oscilátoru u převodníků ICL7106/7107

Kmitočet oscilátoru f_0 [kHz]	Perioda T_0 [μs]	Doba integrace [ms]	Doba převodu [ms]	Počet převodů/s	
				R = 100 kΩ	C [pF]
200	5	20	80	12,5	22
100	10	40	160	asi 6	45
66,6	15	60	240	asi 4	68
50	20	80	320	asi 3	90
40	25	100	400	asi 2,5	112
33,6	30	120	480	asi 2	135
25	40	160	640	asi 1,5	180

segmenty b a c. Znaménko kladné polarity není indikováno. Rozsahy se přepínají pěti závislými přepínači tlačítka se třemi až šesti přepínači (a, b, c, d, e). Vhodná jsou u nás rozšířená tlačítka Isostat. Převodník sám může zpracovat 200 mV a 2 V při zachování velkého vstupního odporu (vstupní svodový proud je typicky 1 pA). Pro ostatní rozsahy je použit dělič s odpory R_{32} až R_{34} , které by měly mít přesnost a stabilitu lepší než 0,1 %. Dělič je volen tak, aby vstupní odpor na vyšších rozsazích byl 10 MΩ. Protože odpor $9M9 \pm 0,1\%$ se dosti obtížně realizuje, jsou v závorkách uvedeny i údaje děliče, zajišťujícího vstupní odpor 1 MΩ na rozsazích 20 V a vyšších. Nejvyšší rozsah (2000 V) je rovněž uváděn v závorkách, neboť u tohoto rozsahu závisí maximálně dovolené napětí na konstrukci vstupní části voltmetru a na použitých přepínačích prvcích.

V zapojení se využívá vnitřního zdroje reference. Mezi vývody +U a „COMMON“ je umístěn dělič s potenciometry. Pro rozsah 200 mV se potenciometrem P_1 nastaví referenční napětí na 100,0 mV a pro rozsah 2 V na 1,000 V pomocí P_2 .

Kmitočet oscilátoru (měřený na vývodu OSC_3) je vhodné nastavit přesně pomocí osciloskopu nebo měřicího kmitočtu na 50 kHz. Zvýší se tím schopnost voltmetru potlačovat rušivá napětí síťového kmitočtu, superponovaná na měřené vstupní napětí.

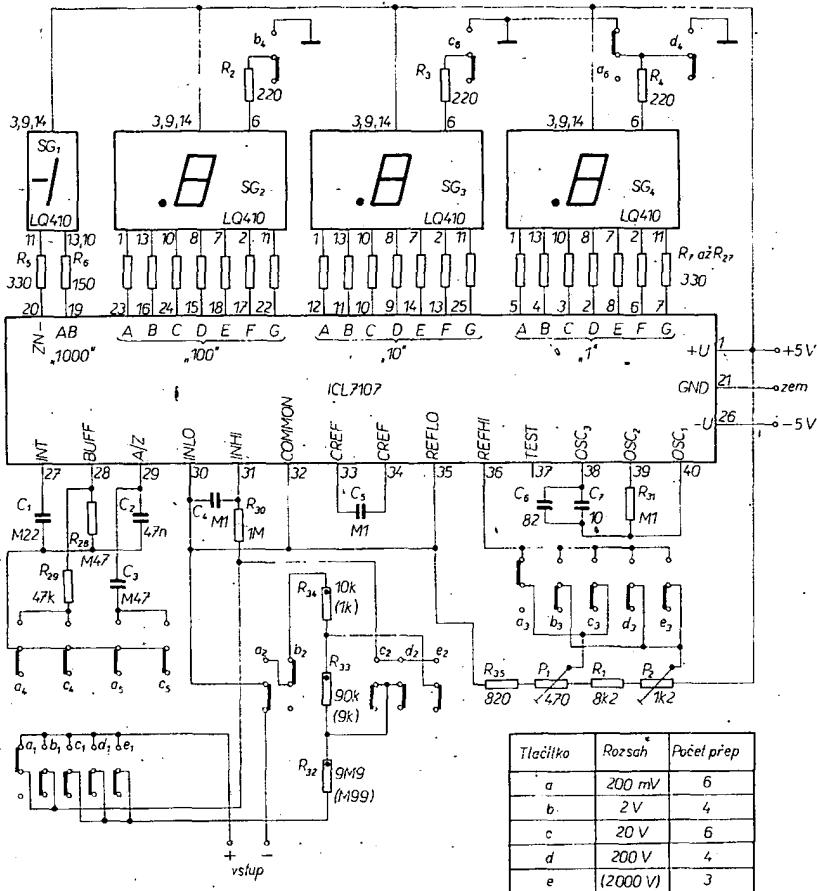
Pro úplnost se ještě velmi krátce zmíníme o třetím typu z trojice převodníků firmy Intersil ICL7106/7107/7109. Na rozdíl od popsaných typů ICL7106/7107 je výstupní údaj převodníku ICL7109 vyjádřen v dvanactibitovém binárním kódu a signálem polarity a překročení rozsahu. Třístavové výstupy organizované do dvou slabik (byte) umožňují snadný paralelní i sériový

Tab. 3. Doporučené externí součástky pro ICL7106/7107

Název součástky	Označení v obr. 4	Hodnota pro rozsah 2 V	Hodnota pro rozsah 200 mV	Poznámka
integr. odporník	R _{int}	470 kΩ	47 kΩ	1)
integr. kondenzátor	C _{int}	220 nF		2)
kond. nulování	C _{nul}	47 nF	470 nF	3)
refer. kondenzátor	C _{ref}		100 nF	4)

Pozn.: 1) sledovač Z₁ dává 20 μA, 2) platí pro tři převody za sekundu, a to při použití vnitřní reference, 3) menší C_{nul} zvýšuje rychlosť návratu z přetížení, 4) při větších CMR na rozsahu 200 mV: 1 μF.





Obr. 6. Zapojení číslicového voltměru s obvodem ICL7107

styk (pomocí obvodu UART) s řadou mikroprocesorových systémů. Zapojení analogové části je téměř identické s obvodem ICL7106/7107 (viz obr. 4). Pouze zdroj reference není spojen s vývodem „common“, ale je vyveden zvlášť.

Dalším zajímavým převodníkem pracujícím na principu dvojí integrace je obvod AD2020 firmy Analog Devices. Pro nás se tento obvod stává velmi zajímavým hlavně proto, že TESLA Rožnov připravuje dovoz obvodu A520 z NDR, který má být ekvivalentem AD2020. Na rozdíl od technologie CMOS, kterou používá v svých převodníků firma Intersil, je tento převodník zhotoven technologií I^2L (používá se tzv. integrovaná injekční logika, která v principu využívá bipolárních tranzistorů, pracujících v inverzním režimu, tzn. že funkce kolektoru a emitoru je vzájemně prohozena); proto se podařilo zvětšit hustotu integrace na úroveň technologie MOS.

Obvod AD2020 nedosahuje parametrů obvodů ICL7106/7107, avšak pro méně náročné aplikace, zejména při použití v číslicových panelových měřidlech, jistě naleze uplatnění. K výhodám tohoto obvodu patří zejména pouzdro s malým počtem vývodů (16) a potřeba jediného napájecího napětí. Blokové schéma převodníku AD2020 je na obr. 7. Oproti základnímu principu metody s dvojí integrací (obr. 1) je u tohoto převodníku nahrazen integrátor zdroji konstantního proudu, řízenými vstupním a referenčním napětím, které se přivádí postupně do integračního kondenzátoru. V prvním taktu se kondenzátor nabíjí proudem I_x úměrným měřenému napětí U_x . Ve druhém taktu se kondenzátor vybije konstantním

proudem I_y a okamžik přechodu napětí na kondenzátoru přes výchozí úroveň zachytí komparátor.

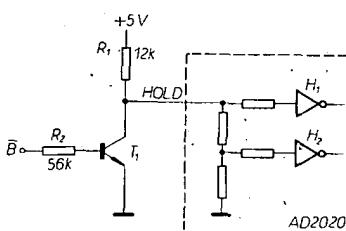
V číslicové části je použit třízárový čítač pracující v binárně dekadickém kódu (BCD). Stav čítače, buzeného vnitřním generátorem hodinového kmitočtu (OSC), se na konci druhého taktu (integrace I_y) přenáší na výstup převodníku. Multiplexním řízením indikace se dosáhlo zmenšení počtu vývodů. Jednotlivé řády čítače se pomocí multiplexera (MPX) postupně přivádějí přes budič na čtyři výstupy BCD. Externí indikace se potom řídí pomocí sedmsegmentového dekódéru a tří „řádových“ vývodů.

Dost nepříjemnou vlastností převodníku AD2020 je vstupní rozsah -99 až $+999$ mV, vyplývající zřejmě z použití jednoduchého napájení $+5$ V (při odběru typicky 10 mA). Také vstupní proud 110 nA je poměrně velký. Zajímavé je u tohoto převodníku řešeno ovládání rychlosti převodu. Pomocí vstupní svorky HOLD lze rychlosť převodu ovlivňovat podle tab. 4. Způsob, jak je pomocí jedi-

Tab. 4. Volba rychlosti převodu u AD2020

Režim	Napětí na HOLD	Typická rychlosť převodu
1. běžný	max. 0,4 V nebo nepřipojen.	3,5 převodu/s (2 až 7)
2. blokování	0,8 až 1,6 V	převodník neměří
3. rychlý	více než 3,2 V	72 převodů/s (48 až 168)

ného vstupu možno ovládat tři režimy převodníku, objasňuje obr. 8. V režimu 1 jsou obě hradla uzavřena a převodník měří „normální“ rychlosť. V režimu 2 se H_1 otevře a H_2 zůstane uzavřeno. Převodník neměří a na výstupu zůstává hodnota z posledního platného převodu. Aby bylo možno režim blokování volit logický kompatibilní signálem, doporučuje výrobce použít na vstupu tranzistor zapojený podle obr. 8. Log. 1 na vstupu B uvolňuje



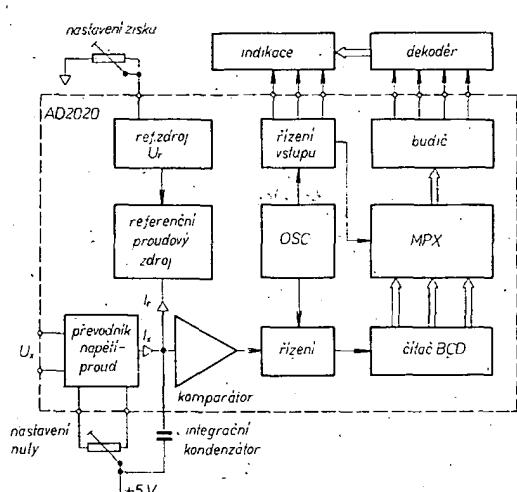
Obr. 8. Zapojení vstupu HOLD u AD2020

„normální“ režim a log. 0 na vstupu B zablokuje převodník. V režimu 3 jsou obě hradla otevřena a převodník pracuje s velkou rychlosťí.

Neméně zajímavé je řešena indikace přetížení a záporné polarity. Pro účelné využití této indikace je však zapotřebí použít doporučený sedmsegmentový dekódér (Fairchild 9374). Při použití u nás běžného dekodéru D146C je indikace méně elegantní, avšak použitelná. V tab. 5 jsou přehledně uvedeny obě možnosti.

Indikace je tedy zajištěna vysíláním kódu odpovídajícího číslicím 10 (1010) a 11 (1011) během indikace všech tří řádů (při indikaci záporného znaménka se číslice 10 vysílá pouze v nejvyšším řádu).

Detailení schéma zapojení číslicového milivoltmetru s použitím převodníku



Obr. 7. Blokové schéma integračního převodníku AD2020

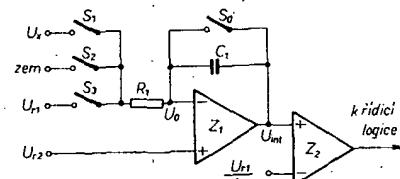
AD2020 je na obr. 9. S příhlédnutím k tomu, co bylo již o obvodu 2020 řečeno, není třeba toto zapojení dálé komentovat. Za zmínu snad stojí ještě to, že pořadí zapínání jednotlivých dekadických řádů je MSD → LSD → NSD, to znamená, že nejdříve se rozvíti nejvyšší řád, potom nejnižší a nakonec prostřední.

Na příkladu obvodů firmy Intersil jsme poznali jednu z cest, jak lze zvětšit přesnost a stabilitu klasické metody analogově číslicového převodu s dvojí integrací. Jiný přístup zvolila firma Analog Devices, když uvedla svůj patentově chráněný princip se čtyřnásobnou integrací, který bude popsán v následujícím článku.

1.2 Metoda se čtyřnásobnou integrací (quad slope)

Princip této metody bude objasněn na blokovém schématu na obr. 10 (průběhy na obr. 11) a v tab. 6. Na vstup integrátoru se přes spínače S_1 až S_3 postupně připojuje referenční napětí (U_{ref}), analogová zem (zem) a měřené vstupní napětí (U_x), takže na výstupu integrátoru vznikne signál schodovitého průběhu podle obr. 11. Bude-li napětí ve sčítacím bodu integrátoru U_o přesné $0.5U_x$, budou doby integrace fáze 1 a fáze 2 přesně stejné. Bude-li vlivem napěťového ofsetu, vstupního proudu apod. $U_o \neq 0.5U_x$, bude se fáze 2 lišit od fáze 1 chybou počtem načítaných impulsů n a další fáze, kdy se integruje U_x , bude prodloužena nebo zkrácena o těchto n časových intervalů podle toho, zda chyba byla kladná nebo záporná. Tím se vyloučí chyby vstupních obvodů, takže na místě vstupního sledovače, integrátoru a komparátoru mohou být použity běžné operační zesilovače. Další výhodou této metody je potřeba referenčního napětí pouze kladné polarity. Díky tomu, že komparátor „hlídá“ průchod nulou vždy z jednoho směru při obou polaritách signálu na vstupu, je eliminováno také zpoždění komparátoru.

Tento metoda bylo využito u dvou typů monolitických analogově číslicových pře-

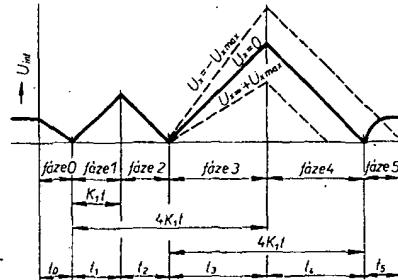


Obr. 10. Princip metody se čtyřnásobnou integrací

vodníků firmy Analog Devices, AD7550 a AD7555, vyrobených technologií CMOS. První z nich je 13bitový převodník s výstupem v binárním, dvojkovém doplňkovém kódě, umístěný ve 40kolíkovém keramickém pouzdře. Doba převodu je kolem 40 ms a vstupní napětí je určeno v rozsahu ± 14 V vztahem $U_{max} = U_x/2,125$. U řady aplikací postačí k obvodu připojit externě pouze referenční napětí, 3 odpory a kondenzátor.

U obvodu AD7555, který je určen hlavně pro přímé zobrazení, je navíc nutno připojit externí integrátor a komparátor, případně i vstupní sledovač. Obvod má 28 vývodů, především proto, že jeho binárně dekadický výstup je multiplexován; tento typ výstupu byl popsán u obvodu AD2020. Převodník AD7555 může pracovat s externí zobrazení jednotkou $4\frac{1}{2}$ řádu (rozlišení 1:20 000) s přesností $\pm 0,005\%$ z rozsahu. Vnitřní struktura číslicových obvodů umožňuje při stejně přesnosti rozšířit rozlišovací schopnost na $5\frac{1}{2}$ řádu (1:200 000). Doba převodu je maximálně 610 ms při rozlišení $4\frac{1}{2}$ řádu, a 1760 ms při rozlišení $5\frac{1}{2}$ řádu. Přetížení se indikuje podobně jako u AD2020 zobrazením odpovídající číslice 12 v kódě BCD (1100) ve všech řádech kromě nejvyššího, kde se indikuje 1. Detailní zapojení včetně návrhu dvoustranné desky s plošnými spoji pro $5\frac{1}{2}$ místný číslicový voltmetr s obvodem AD7555 lze nalézt v literatuře [4].

V tab. 6 je souhrnně uveden přehled všech fází převodu monolitického převodníku AD7555. Kromě čtyř základních



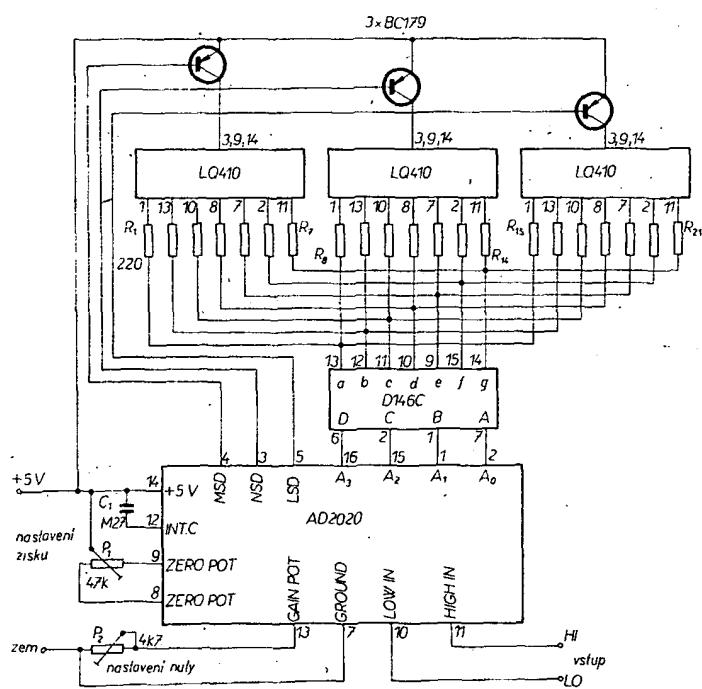
Obr. 11. Průběhy a časování u metody se čtyřnásobnou integrací

fází (označených jako fáze 1 až 4) jsou v tabulce uvedeny také přípravné fáze (označené 0 a 5). Konstanta K_1 je určena zaplněním čítače a pro režim $4\frac{1}{2}$ řádu je 10 240, zatímco pro režim $5\frac{1}{2}$ řádu má hodnotu desetkrát vyšší (102 400). Konstanta t je definována jako $4/f_{clock}$ pro režim $5\frac{1}{2}$ řádu. Velké písmeno N ve vztahu pro dobu integrace fáze 4 je počet načítaných impulsů, úměrný měřenému napětí U_x .

Dosud popsané monolitické analogově číslicové převodníky vycházejí principiálně z klasické integrační metody, při níž se vstupní měřené napětí převádí fakticky na časový interval a ten potom již snadno na číslicový údaj. Poněkud odlišný přístup využila firma Siliconix, která patří k průkopníkům v oblasti monolitických analogově číslicových převodníků. Princip činnosti těchto převodníků bude popsán v následujícím článku.

1.3 Metoda s vyrovnaním náboje (charge balancing)

Tato metoda byla v principu vypracována dříve, než byla použita v monolitických analogově číslicových převodníkách. Již v r. 1972 byla D. J. G. Janssenem [5] popsána metoda vypracovaná a patentovaná firmou Philips a nazvaná delta modulace. O rok později byla zveřejněna [6]



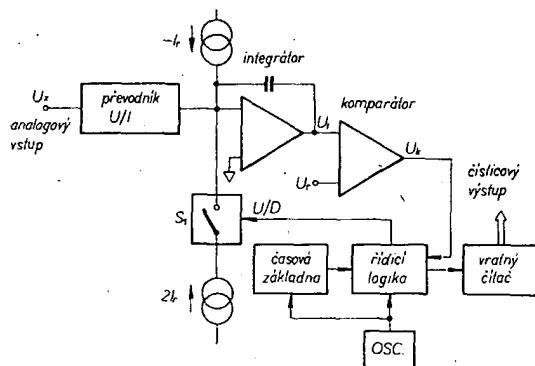
Obr. 9. Zapojení číslicového milivoltmetru s obvodem AD2020

Tab. 5. Indikace přetížení a záporné polarity u převodníku AD2020

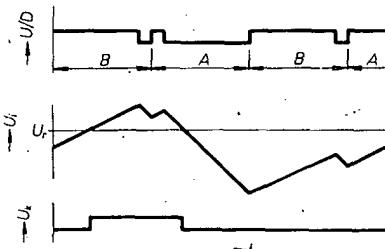
Název indikace	Výstupní kód				Zobrazení pomocí dekodéru	
	A ₃	A ₂	A ₁	A ₀	Fairchild 9374	D146C
kladné přetížení	1	0	1	1		
záporné přetíž.	1	0	1	0		
záporné znaménko (pouze u nejvyššího řádu)	1	0	1	0		

Tab. 6. Přehled fází převodu se čtyřnásobnou integrací pro AD7555

Fáze převodu	Vstupní napětí	Spnuty spínač	Doba integrace
0	$U_{ref} = U_x$	S_3	$t_0 = R_1 C_1$
1	zem - U_x	S_2	$t_1 = K_1 t$
2	$U_{ref} - U_x$	S_3	$t_2 = (K_1 + n)t$
3	$U_x - U_{ref}$	S_1	$t_3 = (2K_1 - n)t$
4	$U_{ref} - U_x$	S_3	$t_4 = (2K_1 + n \pm N)t$
5		S_0	nulování integr.



Obr. 12. Princip metody s vyrovnaním náboje



Obr. 13. Průběhy signálů u metody s vyrovnaním náboje (značení podle obr. 12)

metoda nazývaná charge-balancing (metoda s vyrovnaním náboje), používaná firmou Keithley. Tato metoda se od předcházející dost lišila a blížila se v principu spíše převodu napětí-kmitočet, s nímž se seznámíme později. Firma Siliconix použila pro svoje první monolitické analogově číslicové převodníky metodu podobnou „delta modulaci“ a nazvala ji kvantovanou zpětnou vazbou (quantized feedback).

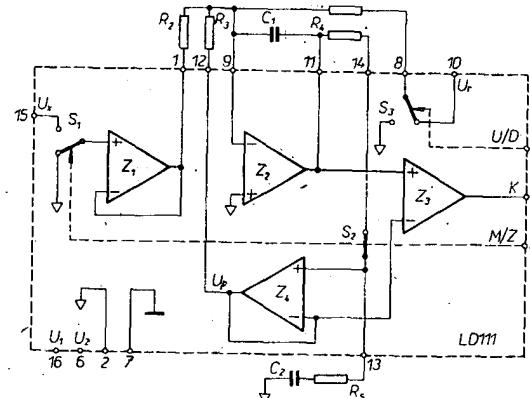
Stejně jako metoda s dvojí nebo čtyřnásobnou integrací patří i metoda kvantované zpětné vazby mezi integrační metody. Zatímco u téhoto metoda bylo možno rozdělit převod na fázi měřicí (integrace měřeného napětí U_x) a teprve potom následující fázi čítací (odintegrace pomocí U_r při současném čítání na hodnotu úměrnou U_k) probíhají u kvantované zpětné vazby obě fáze současně. Blíže si princip této metody objasníme pomocí zjednodušeného blokového schématu na obr. 12 a průběhu na obr. 13.

Vstupní měřené napětí U_x se v převodníku U/I převede na proud, který se trvale přivádí do nulového sčítacího bodu integrátoru spolu s referenčními proudy, přičemž $-I$, je připojen trvale a $2I$, se připojuje v závislosti na signálu U/D (up/down), generovanému řídící logikou podle stavu na výstupu komparátoru.

Během každých osmi period hodinového kmitočtu generovaných oscilátorem vysílá řídící logika dva typy řídících signálů U/D , označených v obr. 13 jako A a B: A. Je-li v předcházejícím hodinovém cyklu výstup U_k komparátoru ve stavu log.1 (tzn. že výstup integrátoru $U > U_r$), je úroveň signálu U/D log.1 po dobu jednoho hodinového cyklu, a log.0 po dobu sedmi hodinových cyklů.

B. Je-li v posledním hodinovém cyklu skupiny komparátor ve stavu log.0 ($U < U_r$), je úroveň signálu U/D log.1 po dobu sedmi cyklů a log.0 po dobu jednoho cyklu.

Z průběhu na výstupu integrátoru (obr. 13) je patrné, že se U zvětšuje při $U/D=1$ a zmenšuje při $U/D=0$. Proto také synchronní vratný čítač přičítá všechny hodinové impulsy, je-li $U/D=1$, a odečítá hodinové impulsy, je-li $U/D=0$. Přitom platí, že za dobu pevného časového intervalu,



Obr. 14. Blokové schéma obvodu LD111 (analogový procesor)
(prázdný trojúhelník – „analogová zem“)

generovaného čítačem časové základny, je stav vratného čítače přesně úměrný velikosti měřeného napětí U_x .

Uvedená metoda kvantované zpětné vazby (nebo též metoda s vyrovnaním náboje) má ve srovnání s klasickou metodou dvojí integrace nevýhodu především ve větší složitosti (např. v číslicové části je zapotřebí dvou čítačů – jeden pro vytvoření časové základny a druhý, vratný, pro čítání měřených údajů). Kromě této nevýhody, která se technologií integrace LSI dá snadno překonat, má však tato metoda i řadu výhod:

a) integrace vstupního i referenčního signálu probíhá současně, takže se neuplatní krátkodobý drift hodinového kmitočtu,

b) doba převodu je pro daný hodinový kmitočet konstantní, nezávislá na velikosti měřeného napětí,

c) pro „plně bipolární“ činnost potřebuje převodník referenční napětí pouze jednou polaritu,

d) neuplatní se dielektrická absorbcie integračního kondenzátoru a jeho kapacita bývá menší, než u metody s dvojí integrací,

e) odpadají potíže s měřením napětí kolem nuly. Nulové vstupní napětí se zde měří přirozeně jako každé jiné napětí mezi zápornou a kladnou maximální velikostí. Naproti tomu u metody s dvojí integrací jsou nutné speciální obvody, vedoucí k vytvoření pásma necitlivosti kolem nuly,

f) požadavky na citlivost, šum, offset a drift komparátoru jsou mnohem menší, než u metody s dvojí integrací.

Popsaného principu kvantované zpětné vazby využila firma Siliconix již v r. 1974 k vytvoření monolitického analogově číslicového převodníku, tvořeného obvody LD110 a LD111. Přitom bylo využito kombinované technologie s bipolárními a MOS obvody na společném substrátu. Zapojení převodníku bylo ještě obohaceno o obvody automatického nulování, principiálně shodného se systémem nulování v obvodu ICL7106/7. Celý převodník je rozdělen na dva obvody tak, že analogová část je umístěna v tzv. analogovém procesoru LD111 a číslicová část v číslicovém procesoru LD110. Oba obvody jsou přitom propojeny třemi vodiči:

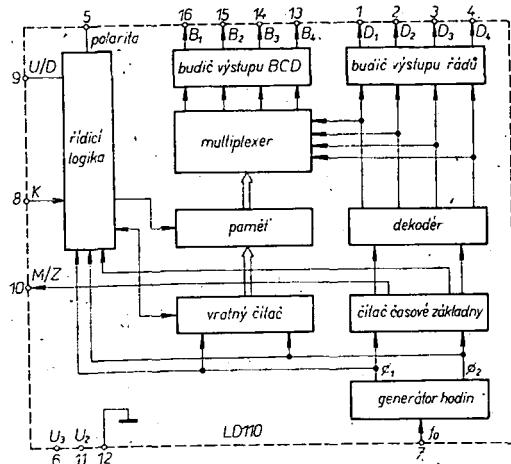
- a) řízení spínače reference U/D (up/down),
- b) výstup komparátoru K,
- c) řízení automatického nulování M/Z (measure/zero).

Blokové schéma analogového procesoru LD111 je na obr. 14. Obsahuje bipolární integrátor (Z₂), bipolární komparátor (Z₃), dva sledovače se vstupy MOSFET (Z₁ a Z₄) a několik analogových spínačů s tranzistory MOS s kanálem typu p (S₁ až S₃).

Celý převod (6144 hodinových impulsů) je rozdělen na dve části – měřicí interval (4096 hodinových impulsů) a interval automatického nulování (2048 hodinových impulsů). Spínače S₁ a S₂ jsou na obr. 14 zakresleny v poloze, odpovídající režimu automatického nulování. Vídíme, že vstupní sledovač Z₁ má neinvertující vstup připojen na zem, takže do sčítacího bodu integrátoru Z₂ teče proud, odpovídající offsetu sledovače (U_{os}/R_2). Paměťový kondenzátor C₂ se přitom nabije přes R₄, sepnutý spínač S₂ a R₅ na napětí, které se přes sledovač Z₄ a odporník R₃ zavádí zpět na vstup integrátoru Z₂ a zároveň slouží jako referenční napětí pro invertující vstup integrátoru Z₃. Na vstup integrátoru se dále pomocí spínače S₃ a přes odporník R₁ přivádí proud z externího zdroje referenčního napětí U. Signál U/D má v režimu automatického nulování střídání 1:1 (50% duty cycle), takže napětí na výstupu integrátoru má pravidelný pilotový průběh s amplitudami rozloženými symetricky na obě strany od paměťového napětí U_p. V měřicím režimu se na vstup sledovače Z₁ připojí měřené napětí U (vstupní impedance sledovače MOS FET dosahuje 10 000 MΩ), spínač S₂ se rozpojí a střídá signál U/D se změní na 1:7, jak bylo popsáno při výkladu principu kvantované zpětné vazby (viz obr. 13).

Všechny potřebné řídící signály pro analogový procesor generuje číslicový procesor LD110, který také obsahuje všechny obvody pro vytvoření číslicového ekvivalentu měřeného vstupního napětí. Blokové schéma obvodu LD111, obsahujícího zhruba 1400 tranzistorů MOS FET (kanál p) na jediném polovodičovém substrátu, je na obr. 15.

Externí signál hodinového kmitočtu f₀ se zpracovává ve dvoufázovém generátoru, hodinové signály Φ_1 a Φ_2 se přivádějí do obou čítačů a do řídící logiky. Čítáním těchto hodinových impulsů v čítači časové základny se vytvářejí pevné časové intervaly pro řízení režimů nulování a měření a pomocí dekodéru na kód 1 ze 4 i strobovací signály jednotlivých řádu výstupního čísla (D₁ až D₄), nutné pro multiplexní režim. Hodinové impulsy v závislosti na signálu U/D se v měřicím intervalu přičítají a odčítají v 3½ místném binárně dekadickém (BCD) vratném čítači, jehož výstupní údaj se na konci převodu přenáší do paměti a odtud do multiplexera. V multiplexeru se přepínají jednotlivé řády výstupního údaje tak, že při zvolení příslušného řádu (D₁ až D₄) se na výstupech BCD (B₁ až B₄) objeví kód příslušné čísla.



Obr. 15. Blokové schéma obvodu LD110 (číslicový procesor)

Obr. 16. Zapojení číslicového voltmetru s obvody LD110 a LD111

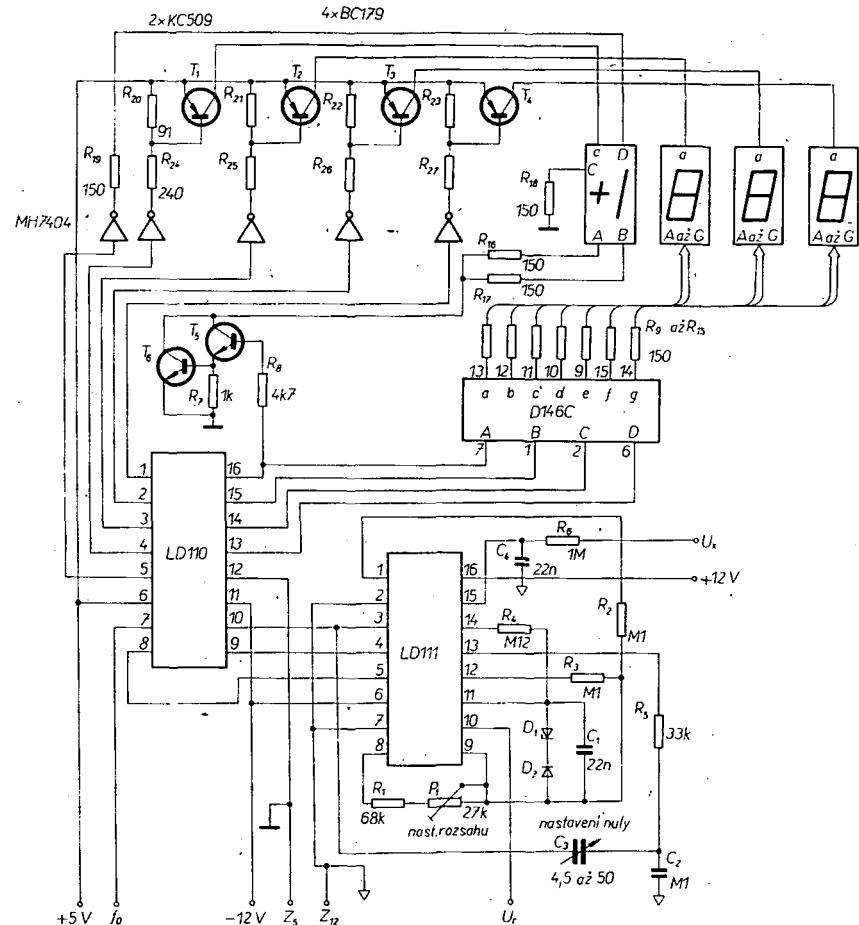
Z popisu zapojení analogové číslicového převodníku LD110/111 je patrné, že ke kompletaci celého převodníku je kromě základních obvodů LD110 a LD111 zapotřebí ještě externí zdroj referenčního napětí U_r , generátor signálu hodinového kmitočtu a pro analogovou část ještě několik odporů a kondenzátorů. Při konstrukci číslicového voltmetru s indikací je pochopitelně zapotřebí celá řada dalších součástek, např. indikátory, dekódér, tranzistory, odpor.

Příkladem aplikace obvodů LD110 a LD111 firmy Siliconix je zapojení číslicového voltmetru se vstupním rozsahem ± 2 V a indikací sedmisegmentovými zobrazovacími jednotkami LED. Podrobné schéma zapojení je na obr. 16.

K zajištění činnosti převodníku musíme do nakresleného obvodu přivést napájecí napětí, referenční napětí a signál hodinového kmitočtu. Výrobcem doporučená napájecí napětí jsou $U_1 = +12$ V, $U_2 = -12$ V, $U_3 = +5$ V, všechna v toleranci $\pm 10\%$. Referenční napětí je třeba volit v rozmezí $+5$ až $+12$ V. Čím větší je referenční napětí, tím více se zmenšuje odpor spínače S_3 v sepnutém stavu (obr. 14) a navíc se zvětšuje R_1 , takže podíl odporu spínače se dále zmenší a zmenší se i vliv jeho teplotní závislosti. Samotné referenční napětí musí mít pochopitelně co nejmenší teplotní součinitel. Je nutné si uvědomit, že změna referenčního napětí o 0,05 % způsobí chybu 1 bitu výstupního číslicového údaje. Hodinový kmitočet f_0 je možno volit v rozmezí od 2 do 75 kHz, přičemž volbou f_0 se volí doba převodu

$$T_p = \frac{6144}{f_0} \quad [\text{s; Hz}] \quad (2)$$

a také stupeň potlačení superponovaného rušení (SMR). Protože nejčastějším zdrojem rušení jsou rušivé signály síťového kmitočtu, měla by doba integrace vstupního napětí U_r (v našem případě celý měřicí interval) být celistvým násobkem doby periody síťového kmitočtu. Výrobce dokonce doporučuje, aby i interval automatického nulování byl celistvým násobkem periody síťe. Jak již bylo uvedeno, trvá měřicí interval 4096 period f_0 a inter-



val automatického nulování 2048 period f_0 . Hodinový kmitočet f_0 , při němž se potlačuje síťové rušení, musí být proto

$$f_0 = \frac{2048 f_s}{n} \quad (3)$$

kde f_s je síťový kmitočet, tj. 50 Hz a $n = 1, 2, 3, \dots, 51$.

Doporučené hodinové kmitočty pro $f_0 = 50$ Hz jsou podle vztahu (3) s přihlednutím k doporučenému rozsahu f_0 (2 až 75 kHz):

$$f_0 = 51,2; 25,6; 12,8; 6,4; 3,2 \text{ kHz} \quad (4)$$

Doby převodu pro tyto kmitočty jsou podle vztahu (2)

$$T_p = 0,12; 0,24; 0,48; 0,96; 1,92 \text{ s} \quad (5)$$

Z uvedeného se jeví jako optimální hodinový kmitočet $f_0 = 25,6$ kHz, při němž převodník realizuje 4 převody za sekundu.

Zvolíme-li referenční napětí a hodinový kmitočet f_0 , můžeme přistoupit k volbě externích součástek RC. Pro volbu odporu R_1 a R_2 platí vztah

$$\frac{R_1}{R_2} = \frac{2000}{U_r} \frac{U_r}{U_{x \max}} \frac{8192}{8192} \quad (6)$$

kde $U_{x \max}$ je jmenovitý rozsah měřeného napětí U_x . Ze vztahu (6) také vyplývá, že R_1 , R_2 a U_r jsou jediné prvky systému, které mají vliv na presnost měření. Pro odpor R_2 dále platí, že při plném rozsahu musí proud do sčítacího bodu integrátoru dosáhnout 20 μA . Z toho vyplývá, že pro rozsah 2 V je $R_2 = 100 \text{ k}\Omega$ a pro rozsah 200 mV je $R_2 = 10 \text{ k}\Omega$. Po volbě R_2 již potom snadno určíme R_1 podle vztahu (6). Např. pro $U_r = 10$ V je $R_1 = 122 \text{ k}\Omega$, pro $U_r = 5$ V je $R_1 = 61 \text{ k}\Omega$ apod. Pro přesné nastavení rozsahu je vhodné ve funkci P_1 použít několikaotáčkový potenciometr, např. typu WK 67911.

Kapacita integračního kondenzátoru C_1 (viz obr. 14 a 16) má vliv na rozkmit napětí na výstupu integrátoru kolem konstantního napětí na paměťovém kondenzátoru. Doporučený rozkmit je 0,75 V. Pro tento rozkmit lze C_1 určit ze vztahu

$$C_1 = \frac{570}{f_0} \quad [\mu\text{F}, \text{Hz}] \quad (7)$$

Pro $f_0 = 25,6$ kHz je tedy $C_1 = 22 \text{ nF}$.

Volba odporu R_3 zase souvisí s volbou napětí na paměťovém kondenzátoru (U_p na obr. 14). Ze vztahu

$$U_p = -\frac{U_r R_3}{2 R_1} \quad (8)$$

je možno určit R_3 tak, aby se U_p pohybovalo v rozmezí -2 až -5 V.



Volba zbyvajících externích součástek R_4 , R_5 a C_2 , tvořících filtr pro obvod automatického nulování, závisí podobně jako kapacita integračního kondenzátoru C_1 (viz vztah 7) na hodinovém kmitočtu f_0 . Doporučené hodnoty těchto součástek pro různé hodinové kmitočty jsou v tab. 7.

Tab. 7. Externí součástky analogových procesorů LD111

f_0 [kHz]	C_1 [μF]	C_2 [μF]	R_4 [$\text{k}\Omega$]	R_5 [$\text{k}\Omega$]
2 až 10	100	1	68	15
10 až 20	39	0,1	240	47
20 až 40	22	0,1	120	33
40 až 75	10	0,1	82	18

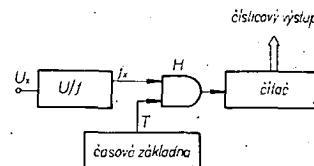
Pomocí kondenzátoru C_3 na obr. 16 se nastavuje výstupní údaj 0000. Po nastavení je možno trimr C_3 nahradit pevným kondenzátorem. Indikace převodníku LD110/111 je opět řešena multiplexním způsobem. Pro spinání anod sedmsegmentových zobrazovacích jednotek jsou opět použity tranzistory (T_1 až T_4). V nejvyšším rádu se číslice 1 ovládá spínačem s Darlingtonovým zapojením tranzistorů T_5 a T_6 , u indikace polarity svítí trvale záporné znaménko (odpor R_{18} na zem) a při kladné polaritě se pouze připojí segment d. Paralelní zapojení dekodéru na segmentovky ostatních řad je naznačeno pouze zjednodušeně, neboť je stejně jako např. u převodníku AD2020 (viz obr. 9).

Stejného principu kvantované zpětné vazby i stejného rozdělení analogové a číslicové části dvou obvodů využívá i další analogově číslicový převodník firmy Siliconix LD120/121. Analogová část LD120 je ve srovnání s analogovým procesorem LD111 (viz obr. 14) obohacena o oddělovací sledovač pro externí referenční napětí, menší úpravy zaznamenané i obvody pro řízení analogových spínačů – především však byly zlepšeny technické parametry. Linearita dosahuje 0,0025 % a teplotní součinitel je $5 \cdot 10^{-6} / ^\circ\text{C}$, takže dvojice LD120/121 je možno využít jako

4 1/2místný číslicový voltmetr s přesností $\pm 0,005 \% \pm 1$ bit a linearitou v rozsahu číslicového údaje do 28 500.

Rozdělení analogové a číslicové části analogově číslicového převodníku do dvou integrovaných obvodů je výhodné při aplikacích měřicích systémech s mikropočítačem. Celá číslicová část převodníku A/D může být nahrazena celkem jednoduchým programem mikropočítače. V literatuře [8] je uvedena aplikace analogové části LD120, která ve spojení s jednočipovou verzí mikropočítače F8 (typ 3870) vytváří 5 1/2místný číslicový voltmetr s rozsahem číslicového údaje 199 999. Celý program obsahuje 104 strojních cyklů a je uložen v paměti ROM mikropočítače s kapacitou 2K slov. Nahrazení číslicové části programem mikropočítače umožňuje snadno modifikovat měřicí systém i pro účely rychlého číslicového měření. Popsaný systém s LD120 a mikropočítačem 3870 umožňuje například provádět převody s rychlosťí 700 μs při rozlišení 8 bitů, nebo 2,5 ms při rozlišení 12 bitů. Mikropočítač přitom může pochopitelně zastávat celou řadu dalších funkcí, např. číslicovou linearizaci, kontrolu mezí, automatické rozsahy apod.

Významné zjednodušení zapojení analogově číslicového převodníku s kvantovou zpětnou vazbou přinesl však až obvod LD130, u kterého byla analogová i číslicová část sdružena do jediného obvodu s 18 vývodey. Výstupní číslicový údaj má přitom rozsah tří binárně dekadických řad (± 999). Blokové schéma převodníku LD130 je celkem zbytečné uvádět, neboť stačí, představíme-li si blokové schéma obvodů LD111 a LD110 (obr. 14 a obr. 15) spojená dohromady (obě části se spojí signály U/D, K a M/Z). Oproti takto vzniklému obvodu má LD 130 pouze několik drobných odchylek:
a) odpory R_1 až R_5 jsou umístěny uvnitř obvodu, takže analogová část vyžaduje vně připojit pouze integrační a paměťový kondenzátor,
b) podobně jako u LD120 je do obvodu přidán oddělovací sledovač referenčního napětí,



Obr. 18. Blokové schéma metody převodu A/D s převodníkem napětí-kmitočet

c) číslicová část má kapacitu pouze tří řádů, je však obohacena o vnitřní oscilátor s děličkou dvěma. Kmitočet oscilátoru se volí externím kondenzátorem.

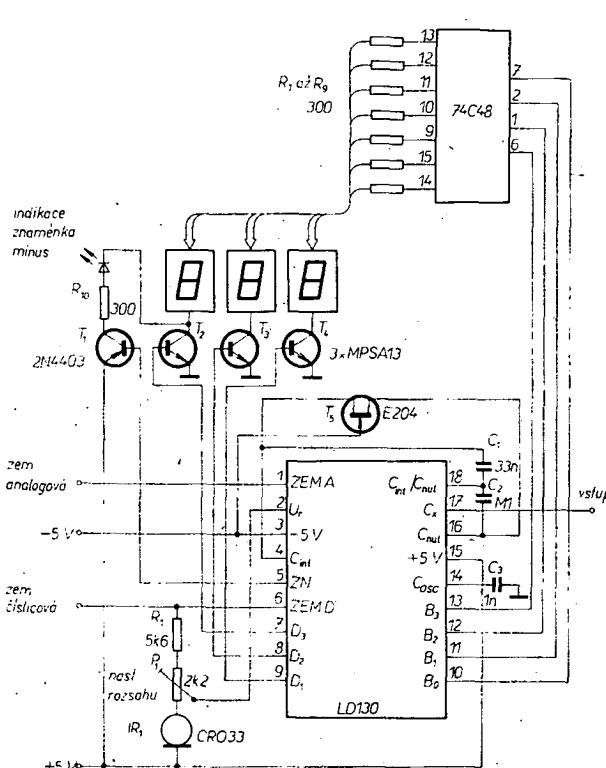
Na obr. 17 je schéma kompletního číslicového panelového měřidla s rozsahem ± 999 mV, se vstupním odporem 1000 $\text{M}\Omega$ a s rychlostí 5 převodů za sekundu. Při použití zobrazovacích jednotek s velkou účinností a dekodéru CMOS je možno „udržet“ celkový napájecí proud kolem 60 mA. Srováním zapojení převodníku s LD130 na obr. 17 se zapojením převodníku s LD110/111 na obr. 16 vidíme, že se celé zapojení opravdu podstatně zjednodušilo, zvláště uvědomíme-li si, že do schématu s LD130 je zahrnut i zdroj referenčního napětí a generátor hodinového kmitočtu. Zapojení zobrazovací jednotky je opět nakresleno zjednodušeně. Obvod I_{RI} (CRO33) je proudový regulátor FET s konstantním proudem 0,33 mA.

1.4 Převodníky A/D s mezipřevodem na kmitočet

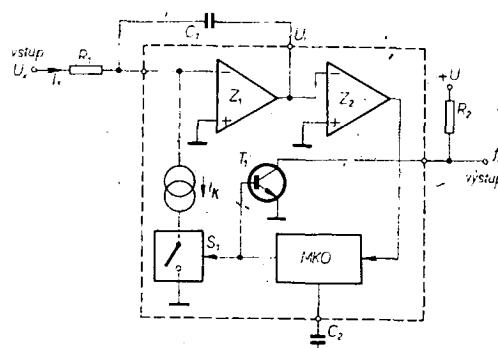
Další možnosti k vytváření analogově číslicového převodníku je použít převodník napětí-kmitočet (U/f , obr. 18). Výstupní signál o kmitočtu f_x (z převodníku U/f), který je přímo úměrný vstupnímu měřenému napětí U_x , se přes hradlo H přivádí do čítače impulsů po dobu T , generovanou v obvodu časové základny. Je-li např. na vstupu napětí $U_x = 1 \text{ V}$ a odpovídající kmitočet $f_x = 1 \text{ kHz}$, potom za interval $T = 1 \text{ s}$ se v čítači načítá stav 1000, který přímo odpovídá vstupnímu napětí U_x .

Základním obvodem takového analogově číslicového převodníku je samozřejmě vlastní převodník napětí-kmitočet. Řada výrobčů nabízí nejrůznější typy v provedení modulovém (diskrétní obvody zapouzdřené a zalité v krabičce s kolíkovými vývody), hybridním i monolitickém. Naprostá většina typů využívá dvou principů převodu napětí-kmitočet, které si objasníme na příkladu zapojení dvou monolitických převodníků U/f předních světových výrobců Burr-Brown a Analog Devices.

Blokové schéma převodníku Burr-Brown VFC32 je na obr. 19. Vstupní zesilovač Z_1 je zapojen jako integrátor. Přivedeme-li na jeho vstup kladné napětí U_x , teče vstupním odporem R_1 konstantní proud I_x a napětí na výstupu integrátoru U



Obr. 17. Zapojení číslicového panelového měřidla s obvodem LD130



Obr. 19. Zjednodušené schéma převodníku U/f typu VFC32

se lineárně zmenšuje k nule. Během této doby je spínač S_1 rozepnut. Jakmile U dosáhne hodnoty blízké nule, překlopí se komparátor Z_2 a spustí monostabilní klopný obvod MKO. Na jeho výstupu se objeví log. 1, sepne spínač S_1 a zároveň tranzistor T_1 . Po sepnutí spínače S_1 začne ze vstupu zesilovače Z_1 odtékat konstantní proud I (1 mA), který je vždy větší než proud I_x , takže napětí na výstupu integrátoru se začne opět zvětšovat. Dříve než U dosáhne saturační úrovně, skončí impuls na výstupu MKO a celý cyklus začne znova. Jelikož integrační kondenzátor C_1 má vliv na rostoucí i klesající část pilovitého průběhu U , nemá jeho kapacita a stabilita vliv na výstupní kmitočet. Napadá kondenzátor C_2 , který určuje dobu kmitu monostabilního klopného obvodu, musí být velmi přesný a stabilní, neboť na něm závisí přesnost převodu. Výstupní impulsy převodníku mají konstantní šířku a amplitudu a jejich kmitočet je určen vztahem

$$f_x = \frac{U_x}{7,5R_1C_2} \quad (9)$$

Konkrétní zapojení převodníku VFC32 pro kladné vstupní napětí je na obr. 20 a pro záporné vstupní napětí na obr. 21. Číslování vývodů platí pro provedení v plastickém pouzdře dual-in-line se 14 vývody. Jednotlivé externí součástky se volí podle následujících kriterií:

a) integrační kondenzátor C_1 se určí podle vztahu

$$C_1 = \frac{100}{f_{\max}} \quad [\mu F; Hz] \quad (10)$$

kde f_{\max} je kmitočet při plném rozsahu napětí U_x . Minimální kapacita C_1 je 1000 pF;

b) kondenzátor monostabilního obvodu C_2 určuje šířku výstupního impulu a je definován vztahem

$$C_2 = \frac{33}{f_{\max} \cdot 3 \cdot 10^{-11}} \quad [\mu F; Hz] \quad (11)$$

Doporučuje se použít kondenzátor s malým teplotním součinitelem a umístit ho co nejbližší k vývodům obvodu;

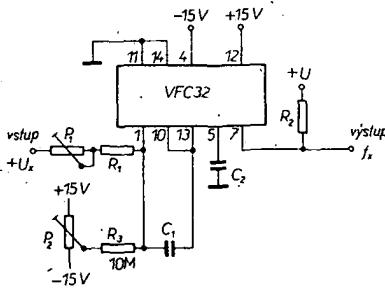
c) vstupní odpor R_1 určuje velikost proudu, který nabíjí integrační kondenzátor. Při plném rozsahu U_x má být vstupní proud 0,25 mA. Přesné se rozsah nastavuje potenciometrem P_1 , jehož odporník nemá přesahovat 20 % odporu R_1 ;

d) výstupní odpor R_2 závisí na velikosti zatěžovacího proudu. Tranzistor T_1 spíná maximálně 8 mA;

e) nula se nastavuje potenciometrem P_2 , jehož odporník má být 10 až 100 kΩ. R_3 a P_2 lze vynechat, připustime-li offset 1 až 4 mV.

Převodník VFC32 může také pracovat obráceně jako převodník kmitočet-napětí (f/U). Linearity převodníku je až $\pm 0,01\%$ při rozsahu výstupního kmitočtu 10 kHz a ještě $\pm 0,2\%$ při rozsahu 500 kHz. Tepelný součinitel je maximálně $10^{-4}/^{\circ}\text{C}$.

Druhý, méně obvyklý princip používaný u převodníků napětí-kmitočet si objasníme na příkladu monolitického převodníku U/f firmy Analog Devices AD537. Blokové schéma tohoto převodníku je na obr. 22. Jeho základním obvodem je přesný astabilní multivibrátor s pravidelnou střídou



Na závěr této kapitoly si proto ještě stručně všimneme skupiny analogově číslicových převodníků, založených na společném principu srovnávání váhových proudu a zejména kompenzačních převodníků A/D, které mohou dosahovat velkých rychlostí převodu.

1.5 Kompenzační převodníky A/D

Princip kompenzační metody, nazývané často také metodou postupných aproximací (successive approximations), si vysvetlíme na blokovém schématu na obr. 24.

Základním funkčním blokem kompenzačního převodníku A/D je paralelní číslicový převodník. Jelikož převodníkem D/A bude věnována celá další kapitola, spokojíme se zatím konstatováním, že převodník D/A převádí vstupní číslicový údaj na výstupní analogový signál, kterým je nejčastěji napětí, nebo jako v našem případě, proud I_c . Kromě číslicového vstupu je do převodníku D/A nutno také přivádět referenční napětí (U_r). U binárního číslicového analogového převodníku má váha každého bitu poloviční hodnotu než váha předcházejícího vyššího bitu, přičemž nejvýznamnější bit, MSB (most significant bit), má váhu odpovídající polovině výstupního rozsahu.

Další důležitou součástí kompenzačního převodníku A/D je registr postupných aproximací, který je tvořen logikou pro řízení převodu, n stupňovým posuvným registrum a n paměťovými klopnými obvody, kde n je počet bitů výstupního číslicového údaje. Třetím funkčním blokem je komparátor, jímž se porovnává vstupní proud I_c s výstupním proudem I_c převodníku D/A.

Celý analogově číslicový převod se u kompenzačního převodníku skládá z n kroků. Odtud pramení možnost dosáhnout velkých rychlostí převodu, neboť u dosud popsaných typů bylo k převodu zapotřebí nejméně 2^n kroků, což je číslo podstatně větší. Máme přitom na mysli převodníky pracující v binárním kódě. Ten je ostatně u rychlých převodníků A/D nejrozšířenější. Po příchodu startovacího impulu, kterým se celý převod zahájí, se výstupy registru postupných aproximací RPA nastaví tak, že výstup 1 má logickou úroveň 1 a ostatní výstupy (2, 3, ..., $n-1, n$) mají logickou úroveň 0. Jelikož výstupy RPA jsou připojeny k číslicovým vstupům převodníku D/A, nastaví se na výstupu převodníku proud I_c , který odpovídá polovině rozsahu a jeho polarita je vzhledem ke sčítacímu bodu A komparátoru opačná, než polarita vstupního proudu $I_c = U_r/R_1$. Je-li I_c větší než I_c , zůstane výstup komparátoru beze změny a v dal-

Tab. 8. Přehled kompletních kompenzačních převodníků A/D

Výrobce	Typ	Počet bitů	Doba převodu	Vývody	Technologie	Vstup
Analog Devices	AD570	8	25 µs	18	I^2L	+10, ±5 V
	AD571	10	25 µs	18	I^2L	+10, ±5 V
	AD572	12	25 µs	32	hybrid	+10, ±10 V
	AD574	12	25 µs	28	LCl (I^2L)	+20, ±10 V
	AD578	12	3 µs	32	hybrid	+20, ±10 V
Burr-Brown	ADC80	10/12	21/25 µs	32	hybrid	+10, ±10 V
	ADC82	8	2,8 µs	24	hybrid	+20, ±10 V
	ADC84	10	6 µs	32	hybrid	+10, ±10 V
	ADC85	12	10 µs	32	hybrid	+10, ±10 V
Datei	ADCHX12	12	20 µs	32	hybrid	+10, ±10 V
	ADCHS12B	12	8 µs	32	hybrid	+10, ±10 V
	ADCHF12B	12	2 µs	32	hybrid	-10, ±10 V

ším kroku zůstane výstup 1 registru RPA ve stavu 1 a výstup 2 se rovněž nastaví do stavu 1. Ostatní výstupy zůstávají ve stavu 0. Výstupní proud I_c převodníku různě tedy velikost odpovídající 3/4 rozsahu vstupního proudu. Jestliže nyní je už I_c větší než I_c , překlopí se komparátor a výstup 2 registru RPA se současně s nastavením výstupu 3 do stavu 1 uvede zpět do původního stavu 0. Takové srovnání probíhá obdobně i u dalších bitů, takže na konci převodu se proud I_c blíží proudu I_c a stavy výstupů registru postupných aproximací udávají číslicovou hodnotu měřeného napětí U_x v paralelním binárním kódu.

I z tohoto zjednodušeného popisu kompenzačního převodníku A/D je vidět, že se jedná o poměrně složité zapojení, zahrnující celou řadu logickej číslicových obvodů i přesných analogových obvodů. Přesto již dnes existují kompletní monolitické nebo hybridní analogově číslicové kompenzační převodníky, obsahující kromě uvedených tří základních částí i zdroj referenčního napětí a generátor signálu hodinového kmitočtu. Přehled nejrozšířenějších typů těchto převodníků spolu se základními parametry je v tab. 8. Monolitické převodníky (např. AD570) jsou celé umístěny na jediném čipu. Číslicová část je u obvodů Analog Devices zpravidla řešena technologií I^2L (integrovaná injekční logika) a odporová síť převodníku D/A laserem nastavovanými tenkovrstvovými odpory na bázi chrom-křemík. AD574 je složen ze dvou monolitických čipů LSI, z nichž každý obsahuje analogové a číslicové obvody. Používá se technologie LCI (linear-compatible I^2L) s malou spotřebou. U hybridních kompenzačních převodníků, které jsou zatím nejrozšířenější, se jedná o montáž několika monolitických čipů na společném keramickém substrátu, vzájemně propojených pomocí spojů zhotovených na sub-

strátu převážně tenkovrstvou technologií. Vstupní napětí může být často voleno v několika rozsazích, např. při bipolárním provozu $\pm 2,5 V$, $\pm 5 V$, $\pm 10 V$ nebo 0 až $+5 V$, 0 až $+10 V$ při unipolárním provozu (v tabulce jsou uvedeny jen maximální rozsahy u obou druhů provozu). Odpory pro určení rozsahu jsou přitom součástí obvodu. Vstupní impedance uvedených převodníků je podle rozsahu 2,5 k Ω až 10 k Ω . Některé převodníky (např. AD572) jsou však vybaveny ještě sledovačem, který po zapojení na vstup převodníku mnohonásobně zvětší vstupní impedanci (100 M Ω). Napájecí napětí je většinou $+5 V$, $+15 V$ a $-15 V$, pouze převodníky AD570 a AD572 vystačí s napájením $+5 V$ a $-15 V$.

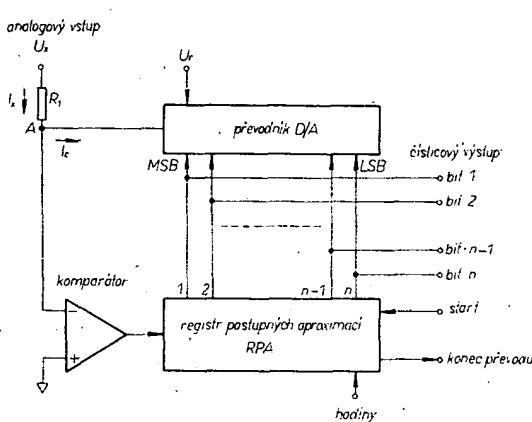
Rada výrobců nabízí také kompletní kompenzační převodníky A/D jako moduly s kolikovými vývody. Tyto převodníky dosahují často špičkových vlastností (např. ADC1131 dosahuje 14bitové rozlišovací schopnosti a přesnosti MATV-0820 rychlosti měření 20 MHz)..

Dosti rozšířené jsou také monolitické kompenzační převodníky, které neobsahují některý z obvodů kompletních převodníků. Tak např. CMOS monolitický převodník Analog Devices AD7570 (10 bitů) nemá komparátor a zdroj reference. U převodníku AD7574 (8 bitů) chybí referenční zdroj, zato však vyžaduje pouze napájení $+5 V$.

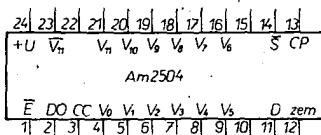
Základní „nevýhodou“ těchto obvodů je to, že jsou u nás velmi těžko dostupné. Schůdnější cestou ke konstrukci moderního kompenzačního analogově číslicového převodníku je sestavit ho z několika monolitických obvodů. Vráťme-li se k blokovému schématu kompenzačního převodníku na obr. 24, vidíme, že ke stavbě je zapotřebí pět obvodů:

- číslicové analogový převodník,
- registrový postupných aproximací,
- zdroj referenčního napětí,
- komparátor,
- generátor hodinového kmitočtu.

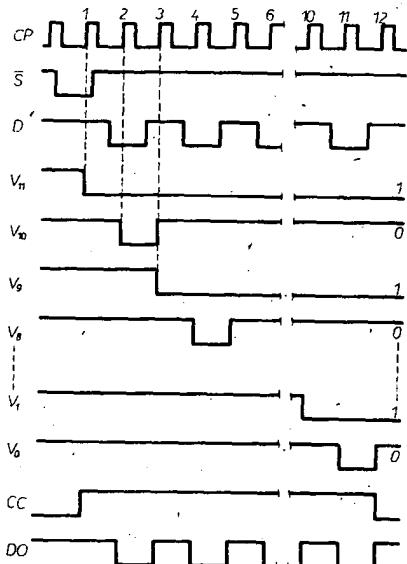
Z těchto pěti obvodů nejsou zatím v integrované formě dostupné pouze první tři, avšak osmibitový převodník D/A (ekvivalent DAC-08), registrový postupných aproximací (ekvivalent Am2504) i zdroj reference (ekvivalent REF-01) jsou již ve vývoji v k. p. TESLA Rožnov. S číslicově analogovými převodníky a zdroji referenčních napětí se seznámíme podrobne v dalších kapitolách. Na tomto místě si blíže všimneme monolitického registrovýho postupných aproximací, který je klíčovým obvodem kompenzačního převodníku A/D.



Obr. 24. Princip kompenzační metody analogově číslicového převodu



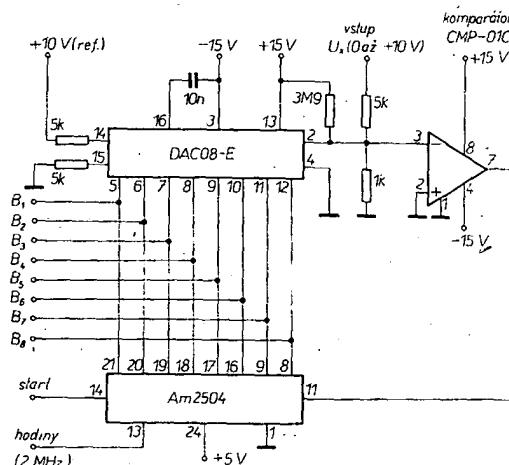
Obr. 25. Obsazení vývodů registru postupných approximací Am2504



Obr. 26. Časové průběhy registru postupných approximací Am2504

Ze tří registrů firmy Advanced Micro Devices Am2502 (8bitový nerozšiřitelný), Am2503 (8bitový rozšiřitelný) a Am2504 (12bitový rozšiřitelný) se zaměříme na posledně jmenovaný, neboť je nejuniwersálnější a bude u nás vyráběn. Obsazení vývodů obvodu je na obr. 25 a časové průběhy na obr. 26. Registr obsahuje skupinu klopých obvodů, které působí jako řídící prvky a mění stav při změně vstupních hodin CP z vysoké na nízkou úroveň. Další skupina klopých obvodů udržuje v registru data a mění svůj stav při přechodu hodin z úrovni 0 do úrovni 1. Registr v podstatě slouží jako převodník sériových dat, přiváděných na vstup D, na paralelní data, která se objeví na výstupech V₁ až V₁₁, vždy současně s kladnou hranou hodin. Při použití jako registr postupných approximací v kompenzačním analogově číslicovém převodníku se na vstup D přivádí výstup komparátoru. Počáteční nastavení registru se provádí startovacím signálem S, který musí být delší než perioda hodin CP a kratší než dvě periody CP. Má-li S logickou úroveň 0 v okamžiku, kdy CP přechází z logické úrovni 0 do logické úrovni 1 (hrana označená na obr. 26 jako 1), nastaví se registr tak, že výstup V₁ má log. úroveň 0 a ostatní výstupy V₀ až V₁₀ mají log. úroveň 1. Signál doby převodu CC v tomto okamžiku přejde do stavu 1. Při následující kladné hraně hodin (hrana 2) se úroveň na vstupu D přenese do nejvyššího bitu registru s výstupem V₁₁ a zároveň se další bit registru s výstupem V₁₀ nastaví od 0. S další kladnou hranou hodin (3) se data na vstupu D přenesou do V₉ a V₈ přejde do 0. Tato činnost se opakuje pro každý následující bit registru, dokud se celý registr nenaplní. Jakmile se data ze vstupu D přenesou do výstupu V₀ (hrana 12)

Obr. 27. Zapojení 8bitového kompenzačního převodníku A/D



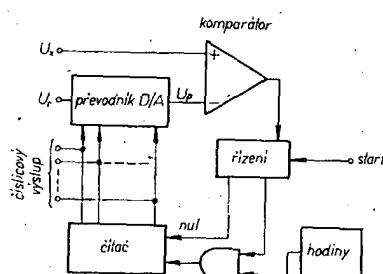
hodin CP), přejde výstup doby převodu CC opět do stavu 0 a registr se zablokuje v tomto stavu, dokud nepřijde nový startovací impuls. V našem příkladu na obr. 26 se po skončení převodu objeví na výstupech V₁₁ až V₀ paralelní číslicový údaj 1010...10, který odpovídá sériovému údaji na vstupu D.

Aby bylo možno využít dvojkově doplňkového kódu pro bipolární provoz (blíže bude objasněno v kapitole o převodníkách D/A), má registr Am2504 také invertovaný výstup V₁₁. Při použití kódu BCD musí být k registru připojená ještě logika pro potlačení nezádoucích kombinací. Převodník D/A použitý ve spojení s Am2504 může mít pozitivní i negativní logiku pro číslicový výstup. Kapacita (délka) registru může být rozšířena propojením několika registrů, tak, že vstupy D, S a CP jsou zapojeny paralelně, a spojením výstupu CC jednoho registru ke vstupu E následujícího registru. Při použití jediného registru musí být vstup E připojen na log. 0. Pokud se nevyužívají všechny výstupy, může být doba převodu zkrácena využitím posledního použitého výstupu registru namísto výstupu CC. Případné potíže při zapnutí se odstraní tak, že při režimu opakování měření se startovací signál vytvoří z logického součtu výstupů registru a výstupu CC. Na výstupu DO se během převodu objeví sériový výstup, což je vstup D posunutý o jeden periodu hodin. Napájení obvodu je +5 V, odběr proudu kolem 90 mA. Maximální kmitočet hodin je 15 MHz.

Příkladem konstrukce kompenzačního analogově číslicového převodníku s použitím moderních monolitických prvků je zapojení na obr. 27. Převodník realizuje rychlý analogově číslicový převod-vstupní napětí U_x v rozsahu 0 až +10 V na binární osmibitový číslicový výstup B₁ až B₈. K 8bitovému převodníku D/A by samozřejmě bylo vhodnější zvolit i osmibitový registr Am2502, který má pouze 16 vývodů. Vzhledem k předpokládané výrobě v k. p. TESLA Rožnov byl však použit typ Am2504. Komparátor, který stejně jako převodník D/A je od firmy Precision Monolithics Inc., je možno nahradit u nás běžným komparátorem A110C. Při hodinovém kmitočtu 2 MHz je doba převodu 4 µs.

1.6 Čítací a sledovací převodníky A/D

V předcházející části jsme si ukázali, jak lze číslicové analogové převodníky využít k realizaci rychlého analogově číslicového převodu. Podobným způsobem se využívá převodníku D/A i u čítacího převodníku A/D, jehož blokové schéma je na obr. 28. Vstupní měřené napětí U_x je srovnáváno se stupňovitým napětím U_r na

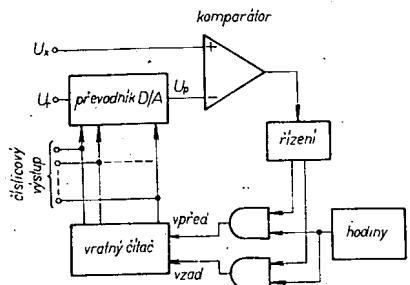


Obr. 28. Blokové schéma čítacího převodníku A/D

výstupu převodníku D/A, které se vytváří tím, že číslicové vstupy převodníku D/A jsou připojeny k výstupům čítače, který se lineárně plní načítáváním impulsů z generátoru hodin. Jakmile napětí U_x dosáhne velikosti U_r, vstup čítače se zablokuje a číslicový údaj na výstupu čítače je úměrný velikosti U_x. Jakmile se stav čítače sejmí (nebo nahraje do výstupního registru), může být zahájen další převod. Signálem startu převodu se čítač vynuluje a obnoví se přístup impulsů z hodin do čítače. Tako pracuje převodník pouze unipolárně, tzn. že U_x může mít pouze jednu polaritu. Bipolární funkci lze zajistit bipolárním převodníkem D/A a s čítačem, který pracuje v doplňkovém kódu (offset binary).

Oprávně kompenzačnímu převodníku A/D je čítací převodník jednodušší a snadno realizovatelný, neboť poměrně komplikovaný registr postupných approximací je nahrazen čítačem. Podstatný rozdíl mezi oběma převodníky je však v rychlosti převodu. Zatímco u kompenzačního převodníku je doba převodu určena násobkem periody hodin počtem bitů číslicového výstupu (např. pro hodinový kmitočet 1 MHz a 12bitový převodník je doba převodu 12 µs), je rychlosť převodu u čítacího převodníku určena kmitočtem hodin, děleným maximálním počtem načítaných impulsů. Pro stejný případ, tj. kmitočet hodin 1 MHz a 12 bitů rozlišení, což odpovídá 4096 čítaným impulsům, je maximální doba převodu delší než 4 ms. I při maximálním kmitočtu, který je čítač schopen zpracovat, dosahuje doba převodu stovkami mikrosekund při vysokých náročích na rychlosť komparátoru.

Na principu velmi podobném čítacímu převodníku A/D pracují i sledovací (tracking) převodníky A/D. Blokové schéma sledovacího převodníku je na obr. 29. Na rozdíl od čítacího převodníku je použito obousměrného (vratičného) čítače. Směr čítání se volí tak, že impulsy z generátoru hodin se přivádějí do vstupu pro čítání vpřed nebo vzad v závislosti na stavu výstupu komparátoru. Výstup komparáto-



Obr. 29. Blokové schéma sledovacího převodníku A/D

ru zase závisí na tom, je-li měřené napětí U_x větší nebo menší než napětí U_p na výstupu převodníku D/A. Je-li U_x větší než U_p , čítá čítač směrem vpřed a napětí U_p se po jednotlivých skocích zvětšuje tak dlouho, až $U_x = U_p$. Naopak, je-li U_x menší než U_p , čítá vratný čítač směrem vzad a U_p se zmenšuje, až opět $U_x = U_p$. Převodník tedy pracuje spojitě, tzn. že výstup převodníku D/A stále sleduje vstupní napětí U_x (odtud název sledovací převodník). Při malých nebo pomalých změnách U_x stačí převodník sledovat vstup s malým zpožděním, při velkých a rychlých (skokových) změnách U_x se sledovací převodník chová podobně jako převodník čítací. Výhodou zůstává, že sledovací převodník není třeba startovat.

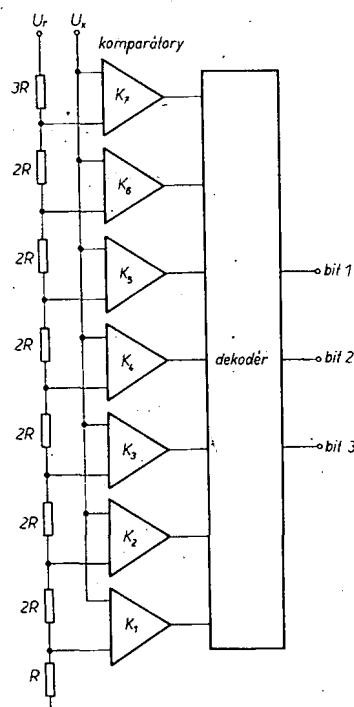
Oba popsané typy převodníků A/D se jako celek v monolitické formě nevyskytují, takže při jejich stavbě je nutno využít diskrétních součástí, z nichž nejdůležitější je převodník D/A s referencí, komparátory a čítač.

Spíše pro úplnost než z hlediska praktické využitelnosti se v závěru této kapitoly ještě stručně zmíníme o nejrychlejší známé metodě analogově číslicového převodu.

1.7 Paralelní převodníky A/D

Tam, kde z hlediska rychlosti nevyhovují i kompenzační převodníky A/D, využívá se ještě rychlejších metod analogově číslicového převodu. Jednou z těchto metod je kaskádový převod A/D, nebo také převod s postupným šířením (propagation type), který používá totikomparátorů, kolik má převodník bitů. Převod probíhá postupně od bitů s nejvyšší váhou a jeho rychlosť závisí v podstatě na rychlosti komparátorů a spínačů. Maximální dosažitelná rychlosť je asi 50 ns na bit. Ještě rychlejší jsou však paralelní převodníky A/D, u kterých dochází k převodu v jediném, paralelním kroku. Funkci takového převodníku si vysvětlíme pomocí schématu zapojení tříbitového paralelního převodníku A/D na obr. 30. Mezi referenční napětí a zem je zapojen odpovídající dělič, který vytváří vhodné referenční úrovňi, přiváděné na vstupy komparátorů K_1 až K_7 . Na druhé vstupy komparátorů je přivedeno napětí U_x . Je-li $U_x = 0$, mají všechny komparátory na výstupu stejnou logickou úroveň 0. Při zvětšování U_x se zvětšuje postupně počet komparátorů, které se překlopily do stavu 1, až při maximálním U_x jsou všechny komparátory ve stavu 1. Logická úroveň na výstupu komparátorů se v dekodéru dekóduje na vhodný kód, např. binární. K převodu tedy dochází v jediném kroku, jehož délka závisí pouze na rychlosti komparátorů a logiky dekodéru. Výhoda vysoké rychlosti převodu je však u tohoto typu převodníku zaplacena potřebou velkého množství součástek. Pro počet komparátorů platí vztah

$$k = 2^n - 1, \quad (13)$$



Obr. 30. Blokové schéma paralelního převodníku A/D

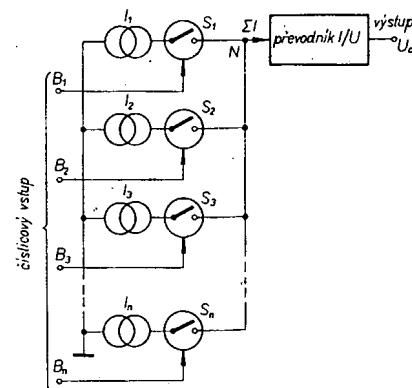
kde n je počet bitů, takže již pro 8bitový převodník bylo zapotřebl 255 komparátorů, přičemž i rozsah obvodů dekodéru se stával neúnosným. Kombinaci metody paralelního převodu A/D pro malý počet bitů s kompenzační metodou nebo metodou převodu s postupným šířením je možno dosáhnout kompromisu mezi požadavky na rychlosť převodu a složitostí zapojení.

2. ČÍSLICOVÉ ANALOGOVÉ PŘEVODNÍKY

V předcházející kapitole jsme si ukázali několik typů analogově číslicových převodníků, u kterých byly použity číslicově analogové (D/A) převodníky. Kromě těchto aplikací je možno využít převodníky D/A i v celé řadě dalších zařízení. Z nich jmenujeme alespoň číslicově nastavitelné zdroje napětí a proudů, generátory funkcí, číslicové potenciometry, analogově číslicové násobičky a děličky apod.

V této kapitole budou popsány pouze základní principy činnosti takových typů číslicově analogových převodníků, které jsou svými vlastnostmi vhodné pro univerzální použití, a které jsou také aplikovány v moderních monolitických převodnících D/A. Metody převodu D/A lze v podstatě rozdělit na dvě hlavní skupiny. Průmě. číslicově analogové převodníky převádějí číslicový signál přímo na analogový, zatímco neprůmě. převodníky převádějí číslicovou veličinu nejdříve na pomocnou veličinu (např. šířku nebo hustotu impulsů), a ta se potom převádí na analogový signál. Průmě. převodníky D/A se dále rozdělují na sériové a paralelní. My se budeme zabývat pouze paralelními převodníky, neboť ty zaujmají mezi metodami převodu D/A naprostě dominantní postavení.

Blokové schéma paralelního převodníku D/A je na obr. 31. Princip činnosti takového převodníku spočívá v tom, že jednotlivé bity vstupního číslicového údaje B_1 až B_n (kde n je počet bitů převáděného čísla) ovládají spínače S_1 až S_n , které připojují jednotlivé zdroje konstantního



Obr. 31. Princip paralelního převodu D/A

proudů I_1 až I_n do společného sčítacího bodu N podle toho, zda příslušný bit má logickou úroveň 1 (spínač sepnut) nebo log. úroveň 0 (spínač rozepnut). Velikosti proudů I_1 až I_n jsou přitom úměrné váze příslušného bitu vstupního číslicového údaje, o kterém předpokládáme, že je zadán ve váhovém kódu. Nejčastěji používanými váhovými kódy jsou binární kód a kód binárně dekadický. U binárního kódu má následující bit vždy poloviční váhovou hodnotu než bit předcházející, takže jednotlivé váhové proudy v našem převodníku budou

$$I_i = \frac{I}{2^i} \quad (14)$$

kde $i = 1$ až n (n je počet bitů převáděného čísla).

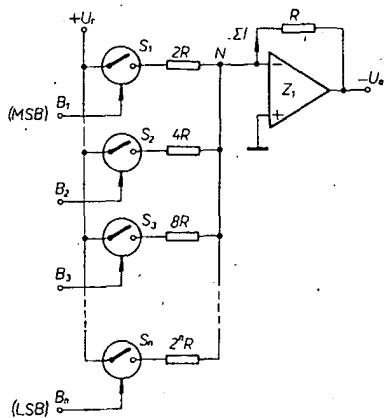
U binárně dekadického kódu se využívá čtyřbitových dekád uspořádaných tak, že následující dekáda má vždy desetkrát menší hodnotu než dekáda předcházející. Jednotlivé bity uvnitř každé dekády vytvářejí dekadické číslice 0 až 9 pomocí kombinace vah jednotlivých bitů. Nejčastěji jsou vahy 1, 2, 4, 8 avšak je možné použít i jiné kombinace (např. 1, 4, 4, 2). Připojené váhové proudy se sčítají ve společném bodu N a jejich součet se potom přivádí do převodníku proudnapěti (nejčastěji je realizován operačním zesilovačem).

Podle způsobu realizace zdrojů konstantního proudu I_1 až I_n a spínačů S_1 až S_n můžeme paralelní číslicově analogové převodníky rozdělit na

- převodníky s napěťovými spínači,
- převodníky s proudovými spínači,
- převodníky se spinanými proudovými zdroji.

2.1 Převodníky D/A s napěťovými spínači

U těchto převodníků jsou zdroje konstantních váhových proudů vytvořeny pomocí zdroje referenčního napětí a sítě váhových odporů. Nejjednodušší sítí s jedním odporem na bit je na obr. 32. Podmínkou pro dosažení přesných váhových proudů jsou přesné a stabilní jak referenční napětí $+U_r$, tak i odpor, a také zajištění nulového napětí v bodě N. Tuto podmínku zajišťuje operační zesilovač, který působením zpětné vazby přes odpor R udržuje na obou vstupech prakticky stejné napětí (odchylika napětí v bodě N od nuly má velikost napěťového ofsetu zesilovače, který lze kompenzovat). Spínače S_1 až S_n jsou ovládány logickými



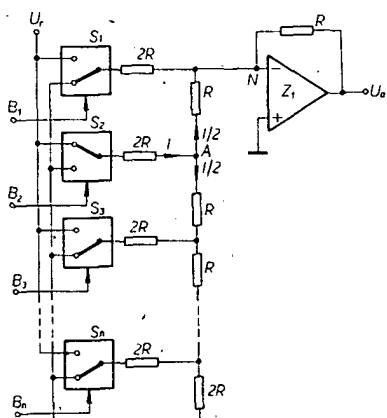
Obr. 32. Základní zapojení převodníku D/A s váhovými odpory a napěťovými spínači

signály jednotlivých bitů B_1 až B_n vstupního číslicového údaje. Sepnutím každého spínače (log. úroveň 1) se do sčítacího bodu N přivádí odpovídající váhový proud o velikosti $U_r/2^n R$, kde n je pořadí bitu od nejvyšší váhy (MSB) k nejnižší (LSB). Součet váhových proudů protéká zpětnovazebním odporem R (do vstupu zesilovače Z_1) a vytváří na výstupu záporné výstupní napětí $-U_o$. Při použití záporného referenčního napětí bude naopak výstupní napětí kladné.

Uvedené základní zapojení paralelního převodníku D/A má sice výhodu v potřebě minimálního počtu spínačů a odporek, ale také celou řadu nevýhod:

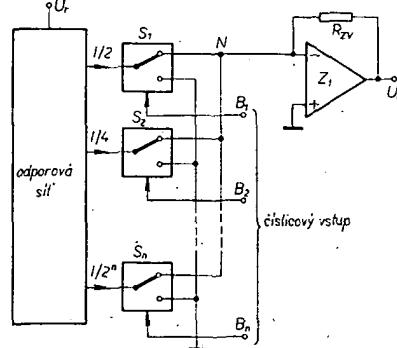
- odpory v nejnižších váhách dosahují velmi velkých, obtížně realizovatelných hodnot (např. pro $R = 5 \text{ k}\Omega$ je u 12bitového převodníku odpor v nejnižší váze větší než $20 \text{ M}\Omega$),
- odpory ve výchách s rozepnutými spínači či zanášejí do nulového bodu nežádoucí šum,
- impedance v invertujícím vstupu zesilovače se mění se změnou vstupního údaje (obtížná kompenzace klidového vstupního proudu zesilovače a náhylnost ke kmitání při odpojení všech vah).

Uvedené nevýhody lze odstranit použitím sérioparalelních spínačů a žebříčkových sítí podle obr. 33. Za předpokladu, že je vnitřní odporník zdroje referenčního napětí U_r zanedbatelně malý ve srovnání s odpory sítě, je impedance tří větví kteréhokoli uzlu odpovědějící sítě (např. bod A)



Obr. 33. Převodník D/A se sérioparalelními spínači a žebříčkovou sítí.

stejná a má velikost $2R$. Z toho vyplývá, že proud I tekoucí do uzlu z jedné větve se rozděluje na dva proudy $I/2$, tekoucí do zbyvajících větví. Každým průchodem uzlovým bodem se tedy zmenší proud tekoucí ze zdroje referenčního napětí na polovinu. Na obr. 33 je nakreslen příklad, kdy je k referenčnímu napětí připojena větev odpovídající váze o velikosti $1/4$ rozsahu. Do nulového bodu N zesilovače Z_1 teče proud $I/2$, odpovídající této váze. Pro zachování stálé impedance sítě musí spínače S_1 až S_n připojovat váhové odpory buď na referenční napětí (při log. úrovni 1 na řídícím vstupu spínače), nebo na zem (při logické úrovni 0). Žebříčková síť $R = 2R$ sice vyžaduje dvojnásobný počet odporek, avšak pouze dvou hodnot. Příklady situ na obr. 32 a obr. 33 jsou mezními případy s minimálním a maximálním počtem odporek. Mezi těmito mezními případy existuje celá řada variant, u kterých několik váhových odporek tvoří skupinu, zapojenou do společného uzlového bodu. Jednotlivé úzly jsou propojeny sériovými odpory. Často používanou sítí je kombinace se čtyřmi váhovými odpory v jednom uzlu podle obr. 34, která umožňuje snadný



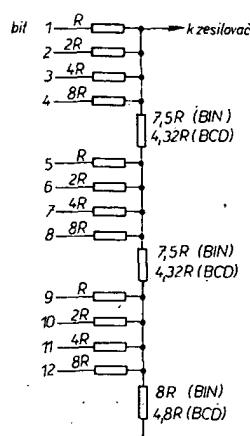
Obr. 35. Paralelní převodník D/A s proudovými spínači

převodník D/A s proudovými spínači, jehož blokové schéma je na obr. 35. Ve funkci odpovědějící sítě mohou být u tohoto převodníku využity všechny typy, které byly popsány u převodníku D/A s napěťovými spínači. Uzlový bod sítě je však připojen ke zdroji referenčního napětí U_r . Hlavní změna však spočívá ve změně funkce spínačů S_1 až S_n . Spínače v tomto zapojení připojují výstupní váhové proudy odpovědějící $I/2^n$ bud do sčítacího bodu N nebo na zem podle toho, zda příslušný číslicový vstup B_1 až B_n má logickou úroveň 1 nebo 0. Váhové proudy připojené do bodu N se opět převádějí na výstupní napětí U_o pomocí operačního zesilovače Z_1 , se zpětnovazebním odporem R_{ZV} .

Převodníky s proudovými spínači mají proti převodníkům s napěťovými spínači tři hlavní výhody:

- na všech vývodech spínačů S_1 až S_n je vždy napětí blízké nule. U polovodičových proudových spínačů proto může být ovládací napětí menší než u napěťových spínačů,
- spínače pouze zavádějí proud ke dvěma různým zemním potenciálům. Proud tekoucí odporovou sítí se tedy „nerozpráší“, je konstantní, takže parazitní reaktance odporu neovlivňuje dynamické vlastnosti převodníku,
- vstupní impedance odpovědějící sítě je konstantní, takže z referenčního napětí se odeberá konstantní proud.

Důležitou podmínkou pro správnou činnost převodníku s proudovými spínači je to, že spínače nesmí do sčítacího bodu zesilovače zavádět budící proud z ovládacího vstupu. Tuto podmínu splňují z polovodičových spínačů nejlépe tranzistory řízené polem (MOSFET, JFET).

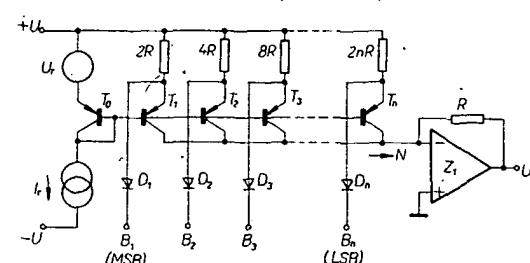


Obr. 34. Odpovědějící sítě s čtyřmi váhovými odpory v jednom uzlu

přechod mezi binárním kódem (BIN) a binárně dekadickým kódem (BCD) vstupního číslicového údaje převodníku pouhou výměnou sériových odporek mezi uzly. Všechny váhy za sériovým odporem vyžadují použití sérioparalelního spínače podle obr. 33. Dalšími používanými variantami jsou sítě s dvojicemi váhových odporek $2R$, $4R$, mezi nimiž jsou sériové odpory $3R$ nebo šestice váhových odporek, rozdělených sériovým odporem atd.

2.2 Převodníky D/A s proudovými spínači

Dosud popsané převodníky D/A používaly napěťové spínače, kterými se na odporovou sítě připojovalo referenční napětí nebo zemní potenciál. Výstup odpovědějící sítě byl přitom spojen s nulovým bodem zesilovače. Vzájemnou umístění spínačů a odporové sítě v takovém převodníku vznikne paralelní pře-



Obr. 36. Převodník D/A se spinanými zdroji konstantního proudu

vých odporech $2R$, $4R$ atd. až 2^nR rovní referenčnímu napětí U_r a vahové proudy tekoucí těmito odpory budou konstantní a nezávislé na teplotě, neboť teplotní změny U_{BE} budou kompenzovány změnou napětí na bázích všech tranzistorů. Spínání jednotlivých vahových proudů do nulového bodu (N) zesilovače Z_1 závisí na stavu bitů vstupního číslicového údaje B_1 až B_n . Jelikož na emitorech tranzistorů se udržuje napětí kolem +2 V (báze mají úroveň kolem +1,4 V), bude při logické úrovni 0 (méně než 0,4 V) na číslicovém vstupu příslušná dioda otevřena a odpovídající tranzistor uzavřen, neboť nyní bude napětí na jeho emitoru menší (kolem 1 V) než na bázi. Naopak při logické úrovni 1 na číslicovém vstupu (více než +2,4 V) bude dioda uzavřena a za předpokladu velkého zesilovacího činitele tranzistorů (proud báze zanedbatelný proti proudu kolektoru) poteče vahový proud přes tranzistor do nulového bodu zesilovače, kde se setká s ostatními sepnutými vahovými proudy a převede se v zesilovači na výstupní napětí U_a .

Základním předpokladem správné funkce převodníku D/A se spínanými proudovými zdroji je dobrý teplotní soubeh a podobnost parametrů jednotlivých tranzistorů. Tyto podmínky lze uspokojivě zajistit pouze monolitickou technologií, při níž jsou tranzistory vytvořeny na společném substrátu (dobrý přestup tepla) za stejných podmínek. Proto je toto zapojení velmi často využíváno u monolitických převodníků D/A, výjimečně také u hybridních převodníků D/A (teplotní souběh se zajišťuje těsnou montáží tranzistorů např. do půlkruhu a shodnost parametrů výběrem tranzistorů na U_{BE} a zesilovačem činitel β).

Podobně jako u převodníků s napěťovými nebo proudovými spínači může být zapojení podle obr. 36 modifikováno omezením rozsahu vahových proudů a použitím děličů. Příkladem takového

zapojení je schéma 12bitového převodníku na obr. 37, v němž jsou spínané proudové zdroje uspořádány do čtveřice a jsou od sebe odděleny děliči 16:1 (pro binární kód) a 10:1 (pro binárně dekadický kód). Poměr velikostí proudů se tím zmenší na 1:8, což značně usnadní přizpůsobení jednotlivých vah převodníku vzhledem k referenčnímu tranzistoru (T_0 na obr. 36) i mezi sebou navzájem. Extrémním případem je použití zdrojů konstantního proudu pouze jednou hodnotou (např. 1 mA) s děličem mezi každým bitem. Síť děličů v tomto případě vlastně vytváří nám již známou žebříčkovou síť $R - 2R$.

2.4 Bipolární provoz převodníků D/A

Při popisu jednotlivých principů číslicového analogového převodu jsme se dosud zabývali pouze převodem kladných hodnot binárního nebo binárně dekadického údaje na napětí jedné polarity. Velmi často však potřebujeme na výstupu převodníku D/A napětí v obou polaritách. Z toho samozřejmě vyplývá, že i vstupní číslicový údaj musí obsahovat informaci o polaritě. Pro zobrazení binárních (dvojkových) čísel obou polarit [15] se používají následující kódy (pro jednoznačnost jsou uvedeny i anglické výrazy):

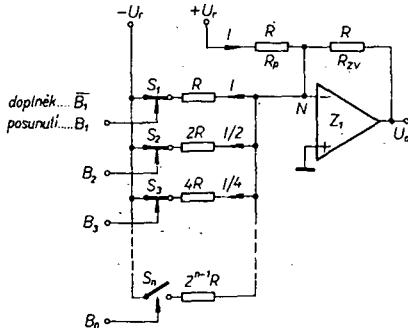
- a) přímý kód se znaménkem (sign and magnitude),
- b) přímý kód s posunutím (offset binary),
- c) doplňkový kód (two's complement),
- d) inverzní kód (one's complement).

Příklad zakódování tříbitového dvojkového čísla obou polarit po dekadické hodnoty 0 až 7 ve všech uvedených kódech je v tab. 9.

Přímý kód se znaménkem je velmi jednoduchý. Polarity čísla je určena znaménkovým bitem (zn.) a hodnota čísla je v obou polaritách zadána v přímém binárním kódě. Toto zobrazení je nejčastější při použití binárně dekadického kódu.

Přímý kód s posunutím je přímý dvojkový kód posunutý o hodnotu plného rozsahu. V číslicově analogových převodníkách lze tento kód velmi snadno realizovat posunutím rozsahu na vstupu operačního zesilovače, jak bude ukázáno dále.

Doplňkový kód se pro binární čísla obou polarit používá nejčastěji. Doplňek (někdy také dvojkový doplněk) D_B binárního čísla B je definován vztahem



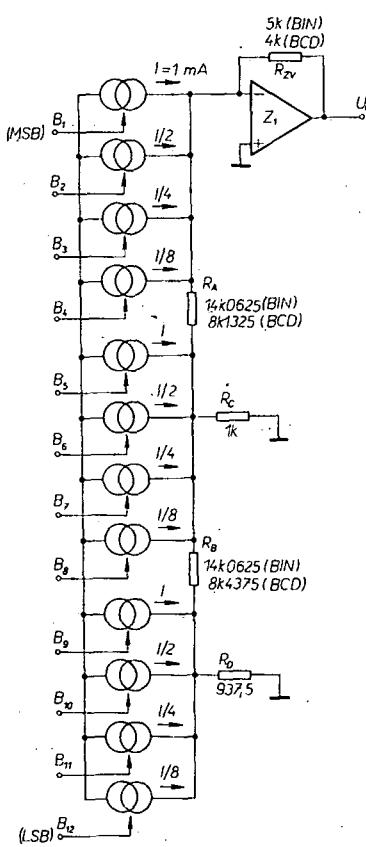
Obr. 38. Zapojení pro převod čísel obou polarit

$$D_B = 2^{n+1} - D_B \quad (15)$$

kde 2^{n+1} je dvojkové číslo odpovídající dvojnásobku plného rozsahu. Srovnáním podle tab. 9 vidíme, že čísla v doplňkovém kódu mají stejné hodnoty jako v přímém kódu s posunutím, avšak znaménkový bit má opačnou logickou úroveň. Lze jej tedy také snadno realizovat v převodnících D/A s výstupním zesilovačem.

Inverzní kód má kladná čísla a nulu opět zobrazeny v přímém kódu. Záporná čísla („záporná nula“) se zobrazí prostou inverzí logických úrovní téhož čísla v přímém kódu.

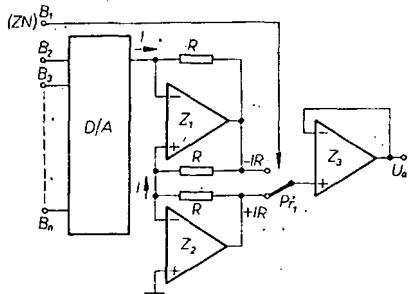
Praktická realizace převodu bipolárních číslicových signálů v doplňkovém kódu nebo přímém kódu s posunutím je naznačena na obr. 38. Běžný unipolární převodník D/A s vahovými odpory R , $2R$, $4R$, ..., až $2^{n-1}R$, napájený záporným referenčním napětím $-U_r$ a vybavený zesilovačem Z_1 se zpětnovazebním odporem R_{zv} = R je doplněn o odpor pro posunutí rozsahu R_p = R , zapojený mezi nulový bod N zesilovače Z_1 a zdroj kladného referenčního napěti $+U_r$. Za předpokladu, že obě referenční napětí mají stejnou velikost, je proud tekoucí z nulového bodu zesilovače $-U_r$ přes sepnutý spínač S_1 a odporník R kompenzován stejně velkým proudem, tekoucím do nulového bodu přes odpory R_p ze zdroje kladného referenčního napěti. Je-li tedy spínač S_1 sepnut po znaménku, že binární vstup B_1 (pro přímý kód s posunutím) nebo B_1 (pro doplňkový kód) mají log. úroveň 1, chová se převodník jako unipolární s bitem nejvyšší váhy B_2 a kladným napětím U_a na



Obr. 37. Převodník D/A se čtvericemi proudových zdrojů a děliči

Tab. 9. Kódy pro zobrazení dvojkových čísel obou polarit

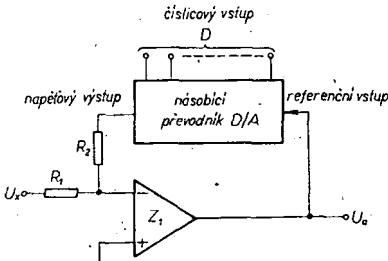
Dekadická hodnota	Kód							
	přímý se znam.		přímý s posun.		doplňkový		inverzní	
	zn.	hodnota	zn.	hodnota	zn.	hodnota	zn.	hodnota
+7	1	1 1 1 1	1	1 1 1 1	0	1 1 1 1	0	1 1 1
+6	1	1 1 1 1	1	1 1 1 0	0	1 1 1 0	0	1 1 0
+5	1	1 0 0 1	1	1 0 0 1	0	1 0 0 1	0	1 0 1
+4	1	0 0 0 0	1	0 0 0 0	0	1 0 0 0	0	1 0 0
+3	1	0 1 1 1	1	0 1 1 1	0	0 1 1 1	0	0 1 1
+2	1	0 1 0 0	1	0 1 0 0	0	0 1 0 0	0	0 1 0
+1	1	0 0 1 0	1	0 0 1 0	0	0 0 1 0	0	0 0 1
+0	1	0 0 0 0	1	0 0 0 0	0	0 0 0 0	0	0 0 0
-9	0	0 0 0 0	1	0 0 0 0	0	0 0 0 0	1	1 1 1
-8	0	0 0 1 0	0	1 1 0 0	1	1 1 0 0	1	1 0 0
-7	0	0 1 1 0	0	1 0 1 0	1	1 0 1 0	1	1 0 0
-6	0	1 1 0 0	0	0 1 0 0	1	0 1 0 0	1	0 1 1
-5	0	1 0 0 1	0	0 1 1 0	1	0 1 1 0	1	0 1 0
-4	0	1 0 0 0	0	1 0 0 0	1	1 0 0 0	1	0 1 1
-3	0	0 1 0 1	0	1 0 1 0	1	1 0 1 0	1	1 0 0
-2	0	0 1 0 0	0	1 1 0 0	1	1 1 0 0	1	1 0 1
-1	0	0 0 1 1	0	1 1 1 1	1	1 1 1 1	1	1 1 0
0	0	0 0 0 0	0	0 0 0 0	0	0 0 0 0	0	0 0 0



Obr. 39. Bipolární převodník D/A pracující v přímém kódu se znaménkem

výstupu převodníku, úměrným součtu připojených váhových proudů $I/2$, $I/4$ atd. Naopak, je-li spínač S_1 rozepnut (B_1 , popř. B_1 mají log. úroveň 0), je rozsah výstupu U_a posunut do záporných hodnot o veličnost $-U$. Ostatní bity vstupního číslicového údaje (B_2 až B_n) se potom zadávají v doplňkové hodnotě (viz tab. 9). Maximální záporné hodnoty na výstupu převodníku ($U_a = -U$) tedy odpovídají vstupní číslicový údaj 100 . . . 0, hodnotě $U_a = -1$ bit, údaj 111 . . . 1 apod.

Příklad realizace bipolárního převodníku D/A pracujícího v přímém kódu se znaménkem je na obr. 39. Nejvyšší znaménkový bit B , ovládá přepínač P_1 , takže při log. 1 se na výstupní sledovač Z_3 přivádí kladné výstupní napětí proudového invertoru Z_2 , zatímco při log. 0 zna-



Obr. 41. Dělení pomocí násobícího převodníku D/A

znaménka polarity, nebo v bipolární formě pomocí vhodného kódu. Podobně je možno také U_a přivádět na vstup převodníku v jedné nebo obou polaritách. V tab. 10 je přehled všech možností, které se

Tab. 10. Přehled možností násobení u převodníku D/A

Číslicový vstup D	Analogový vstup U_x	
	unipolární	bipolární
unipolární	jednokvadrantové dvoukvadrantové	dvoukvadrantové čtyřkvadrantové

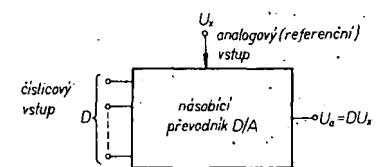
u násobicích převodníků D/A vyskytuje. Jsou-li U_x i D unipolární, provádí se násobení pouze v jednom kvadrantu. Jedná se tedy o jednokvadrantové násobení. Je-li jeden vstupní signál unipolární a druhý bipolární, mluvíme o dvoukvadrantovém násobení. Mohou-li být oba vstupy bipolární, provádí násobící převodník D/A čtyřkvadrantové násobení, u kterého jsou respektována znaménka násobence a násobitele ve výsledku stejně jako při aritmetických operacích (např. součin záporného čísla a záporného vstupního napětí dává kladné výstupní napětí).

Umístíme-li násobící převodník D/A do zpětné vazby operačního zesilovače podle obr. 41, můžeme dělit vstupní napětí U_x vstupním číslicovým údajem D. Výstupní napětí je v tomto případě určeno vztahem

$$U_a = \frac{R_2}{R_1} \frac{U_x}{D} \quad (16)$$

2.6 Monolitické a hybridní převodníky D/A

V předcházejících částech druhé kapitoly jsme si ukázali základní obecné principy činnosti paralelních převodníků D/A. Moderní přístup k aplikaci téhoto principu v konkrétních obvodech ukazuje monolitické a hybridní číslicové analogové převodníky, nabízené mnoha výrobci ve světě

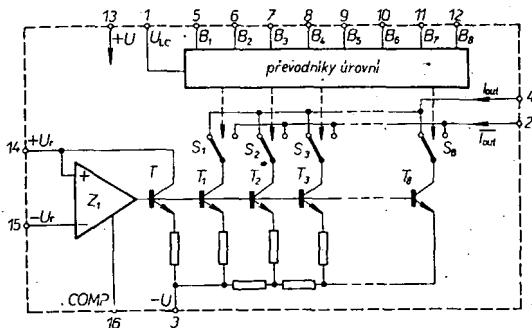


Obr. 40. Princip násobení pomocí převodníku D/A

ménkového bitu se na vstup sledovače a tím i na výstup převodníku připojí záporné napětí přímo z výstupu zesilovače Z_4 .

2.5 Násobící převodníky D/A

Číslicově analogové převodníky, u nichž je možno v určitém rozsahu měnit referenční napětí, nazýváme násobící převodníky D/A. Zavedeme-li totiž do takového převodníku místo pevného referenčního napětí proměnné vstupní napětí U_x , dostaneme na výstupu převodníku napětí úměrné součinu U_x a vstupního číslicového údaje D (obr. 40). Číslo D je pochoopitelně možno zadat pouze v rozsahu 0 až 1. Jak jsme již poznali, lze číslicový vstup D zadat v unipolární formě bez



Obr. 42. Blokové schéma převodníku D/A typu DAC-08

v nepřeberném množství typů. My si na tomto místě všimneme pouze několika typických představitelů jednotlivých principů, přičemž se podrobněji seznámíme se dvěma typy, u nichž je naděje, že v blízké budoucnosti budou dostupné i u nás.

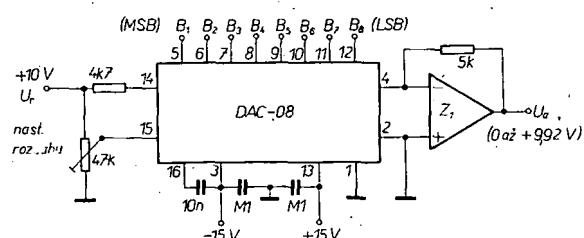
Prvním z nich je rychlý 8 bitový násobící převodník D/A DAC-08 firmy Precision Monolithics Inc. (PMI), jehož obdoba se připravuje do výroby v k. p. TESLA Rožnov ve spolupráci s VÚMS. Vnitřní zapojení převodníku s obsazením vývodů je na obr. 42. Váhové proudy, vytvořené pomocí zdrojů konstantního proudu s tranzistory T_1 až T_8 a žebříčkové sítě $R-2R$, se připojují pomocí proudových spínačů S_1 až S_8 na komplementární proudové výstupy I_{out} a \bar{I}_{out} . Při log. 1 na číslicovém výstupu (B_1 až B_8) připojí spínač příslušný váhový proud na výstup I_{out} a při log. 0 na výstup \bar{I}_{out} . Mají-li všechny číslicové výstupy logickou úroveň 0, neteče do výstupu I_{out} žádny proud a do výstupu \bar{I}_{out} teče jmenovitý proud 2 mA, zatímco při log. 1 na všech číslicových vstupech je tomu naopak ($I_{out} = 2 \text{ mA}$, $\bar{I}_{out} = 0$). Nezávislost váhových proudů na teplotních změnách zajišťuje referenční zdroj konstantního proudu s tranzistorem T a zesilovačem Z₁.

Vstupní referenční signál, přiváděný do převodníku na vstupy 14 nebo 15 ve formě referenčního proudu, může být proměnný v doporučeném rozsahu od +0,2 do +4 mA (jedná se tedy o neúplné dvoukvadrantové násobení). Referenční zesilovač Z₁ se kmitočtově kompenzuje externím kondenzátorem, připojeným mezi vývod 16 a záporné napájecí napětí. Číslicové výstupy B₁ (MSB) až B₈ (LSB) se přivádějí do logického vstupního obvodu, který umožnuje, aby převodník byl přímo připojen ke všem známým typům logických úrovní s velkou šumovou imunitou a malým vstupním proudem (2 μA). Logická prahová úroveň může být nastavena v širokém rozsahu napětím přivedeným na vstup 1 (U_c). Pro spojení s logikou TTL a DTL se tento vstup uzemníuje.

Převodník DAC-08 pracuje spolehlivě v širokém rozsahu napájecích napětí (celkové napětí mezi svorkami +U a -U má být v rozsahu 9 až 36 V). Při napájení napětím ±5 V nebo menším se však doporučuje nepřekročit referenční proud 1 mA. Doba ustálení proudového výstupu s přesností na polovinu bitu nejnižší výběru maximální skokové změny na číslicových vstupech (např. ze samých 0 na samé 1) je typicky 100 ns.

Praktické zapojení převodníku DAC-08 s operačním zesilovačem na výstupu je na obr. 43. Záporný napěťový výstup bez operačního zesilovače je možný užemněním výstupu přes přesný odpor při minimální zatižitelnosti. Převodník rovněž umožnuje bipolární provoz v symetrickém přímém kódu s posunutím (offset binary).

S převodníkem DAC-08 lze dosahnot nonlinearitu od ±0,1 % (typ A) do ±0,39 % (typ C). Přísnější požadavky splňuje 12bitový monolitický převodník D/A firmy



Obr. 43. Zapojení převodníku DAC-08 s napěťovým výstupem 0 až +9,92 V

Analog Devices AD562, který je pro nás zajímavý tím, že jeho obdoba má být dovážena z Sovětského svazu a ve verzi s referenčním napětím (AD565) vyvijen i u nás. Zjednodušené schéma vnitřního zapojení převodníku AD562 je na obr. 44. Převodník má podobnou strukturu se zdroji konstantního proudu a proudovými spínači jako DAC-08. Odchyly spočívají především v tom, že zdroje váhových proudu jsou rozdeleny na tři identické čtevítice (A, B, C), které generují váhové proudy v poměru 1:2:4:8 (1 mA až 1/8 mA). Pro optimální kompenzaci teplotních změn U_{BE} pomocí referenčního tranzistoru T mají jednotlivé tranzistory proudových zdrojů vícenásobné emitory. Tím je dosaženo stejných hustot emitorových proudů a v důsledku toho i téměř stejných napětí U_{BE} (rozptyl 1 mV). Proudové spínače připojují váhové proudy v závislosti na stavu bitů vstupního číslicového údaje buď na zem (log. úroveň 0), nebo do sčítacího bodu proudového výstupu. Přitom proudy z první čtevítice (A) se připojují do tohoto bodu (vývod 9) přímo, zatímco zbývající čtevítice (B a C) se připojují přes děliče. Jednotlivé bipolární proudové spínače se ovládají z číslicových vstupů B₁ až B₁₂ přes převodníky úrovní s nastavitelnou prahovou úrovní (vývod 2). Pro logiku TTL se tento vývod ponechá nezapojený, zatímco pro logické úrovni CMOS obvodů se spojí s vývodem 1.

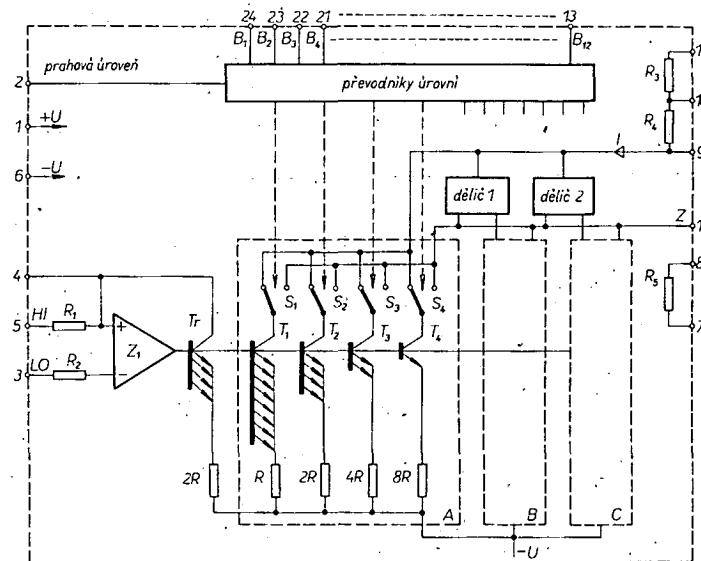
Vstupní referenční napětí připojované externě mezi vývody 5 a 3 může být proměnné v rozsahu 0 až +10 V, takže převodníku lze využít pro dvoukvadrantové násobení. Převodník AD562 je rovněž vybaven zpětnovazebními odpory (R₃, R₄) pro externí operační zesilovač. Pro rozsah +10 V se výstup zesilovače připojí na vývod 10 a pro rozsah +5 V se odpory R₃ a R₄ spojí paralelně. Odpor R₅ je určen k posunutí rozsahu při bipolárném provozu.

Speciální bipolární technologie spolu s tenkovrstvovým odporovým čipem SiCr, nastavovaným laserem, umožnila dosáhnout velké stability a linearity převodníku v rozsahu 1/2 bitu nejnižší váhy. Doba ustálení (na 1/2 LSB) je typicky 1,5 µs, doporučené napájení +4,75 až +15,8 V a -15 V při odběrech proudu kolem 20 mA. Celý převodník je umístěn v pouzdře s 24 vývody.

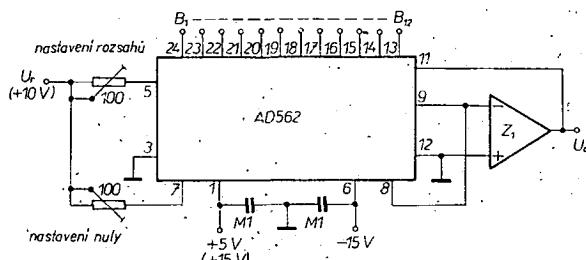
Funkční schéma zapojení převodníku AD562 pro bipolární provoz (offset binary) v rozsahu ±10 V a vstupní číslicové signály v úrovni logiky TTL je na obr. 45.

Na základě obvodu AD562 byly u firmy Analog Devices vypracovány další modifikace a vylepšené typy. Tak AD563 má vestavěn zdroj referenčního napětí +2,5 V, AD565 má zase vnitřní referenci +10 V. Vylepšením bipolární technologie bylo dosaženo podstatného zvětšení rychlosti převodu. Doba ustálení na 1/2 LSB je u AD565 typicky 200 ns. Přitom byl zmenšen odběr proudu z napájecích zdrojů, ±15 V. Zatímco dosud uvedené typy používaly dvoučipové konstrukce, podařilo se u převodníku AD566 umístit všechny obvody na jediném čipu (bez referenčního napětí).

Z ostatních rozšířených monolitických převodníků D/A se stručně zmíníme ještě o rozsáhlé řadě násobitých CMOS převodníků firmy Analog Devices. Blokové schéma zapojení odporové sítě a spínačů je shodné se zapojením převodníku D/A s proudovými spínači na obr. 35, proto je zde nebudeme znova uvádět. Jedinou odchylikou v zapojení je to, že proudové spínače přivádějí váhové proudy do dvou komplementárních výstupů stejně jako u DAC-08 (viz obr. 42). Všechny převodníky této rozsáhlé řady AD75.. používají



Obr. 44. Vnitřní zapojení převodníku D/A typu AD562



Obr. 45. Zapojení 12bitového D/A s bipolárním napěťovým výstupem pomocí AD562

žebříkovou odporovou síť $R \cdot 2R$ a proudové spínače MOSFET. Také příslušné budicí obvody tétoho spínače používají tranzistory řízené polem obou typů vodivosti (odtud zkratka CMOS – complementary MOS). Charakteristiky tétoho spínače umožňují použít bipolární vstupní referenční napětí v plném rozsahu ±10 V, takže s těmito převodníky je možno realizovat plně čtyřkvadrantové násobení.

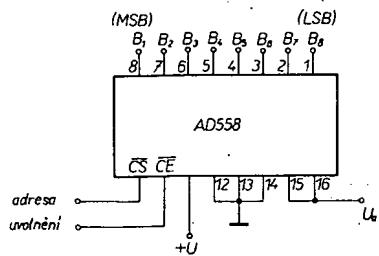
Základem řady převodníků CMOS firmy Analog Devices jsou typy AD7523 (8 bitů), 7520 (10 bitů) a 7521 (12 bitů), které obsahují pouze odporovou síť a spínače. Doba ustálení je kolem 500 ns (pro 8 bitů 100 ns). Tyto základní typy byly postupně vylepšeny, zejména v hledisku stability a linearity, typem 7530, popř. 7533 (10 bitů) a 7531, popř. 7541 (12 bitů). Posledně jmenovaný typ dosahuje již linearity v plném rozsahu 12 bitů. Další typy přinesly obohacení o vstupní paměťové registry pro uložení vstupního číslicového údaje, přičemž důraz byl kladen na kompatibilitu s mikroprocesory. U osmibitového převodníku AD7524 stačil jednoduchý 8bitový registr, avšak u vícebitových převodníků bylo třeba zajistit kompatibilitu s mikroprocesory poněkud složitější cestou. Tak u převodníku AD7522 (10 bitů) se vstupní údaj „nahrává“ postupně do osmibitového a potom do dvoubitového registru a odtud paralelně do dalšího 10bitového registru, přímo ovládajícího spínače. Dvanáctibitový AD7542 umožňuje dokonce přímé spojení nejen s 8bitovými mikroprocesory, ale i se 4bitovými, neboť má na vstupu 3 čtyřbitové registry, které je možno postupně „nahrát“ a přenést paralelně do dalšího 12bitového registru.

Další obohacení této řady přinesl typ AD7543, u kterého je možno 12bitový vstupní číslicový údaj zadat do převodníku v sériové formě. Na vstupu je 12bitový

posuvný registr se sériovým vstupem a paralelním výstupem do dalšího 12bitového registru. Pro aplikace, u nichž se vyžaduje zadání vstupního čísla v binárně dekadickém kódu (BCD), je velmi vhodný převodník CMOS AD7525 s rozsahem 3 1/2 řádu (max. vstupní údaj 1999).

Uvedené převodníky CMOS mohou pracovat také v režimu s napěťovým spínáním podle obr. 33 pouhou záměnou referenčního vstupu a proudových výstupů. Referenční napětí se připojí na jeden z proudových výstupů, druhý výstup se uzemní a referenční vstup se připojí do sčítacího bodu zesilovače.

Ná závěr kapitoly o číslicově analogových převodníkách se ještě stručně zmíníme o nejnovějším typu firmy Analog Devices, osmibitovém AD558, který patří do kategorie tzv. kompletních převodníků D/A, tj. převodníků, které obsahují zdroj referenze, výstupní zesilovač a vstupní paměťový stradač. Celý obvod převodníku je vytvořen na jediném monolitickém čipu bipolární technologií (číslicová logika technologií I²L) a je v 16kolíkovém keramickém nebo plastиковém pouzdře. Převodník nevyžaduje žádné externí prvky a pro přesnost v rámci ±1 LSB nepotřebuje externí nastavení (typ K). Doba ustálení napěťového výstupu na ±1/2 LSB je 1 µs. Výstupní rozsah je možno volit mezi 0 až +2,56 V a 0 až +10 V. Jediné napájecí napětí má rozsah +4,5 V (výstup 2,56 V), +11,4 V (výstup 10 V) až +16,5 V při odběru typicky 15 mA. Zapojení převodníku pro výstupní napětí +10 V je na obr. 46. Zajímavostí vnitřního zapojení je použití napěťových spínačů ve vlastním převodníku D/A. Převodník má obchodní název



Obr. 46. Zapojení převodníku D/A typu AD558 pro výstupní napětí 0 až +10 V

DACPORT, vystihující jeho vhodnost pro přímé připojení k mikroprocesorovým systémům. Výstup dekódéra adresové sběrnice mikroprocesoru se přivádí na adresový vstup CS (chip select), zatímco povel k „přehrání“ datové sběrnice mikroprocesoru do paměťového registru převodníku se odvozuje od povelu pro záznam do paměti (MEMW) a přivádí se na uvolňovač vstupu CE (chip enable).

Další početnou skupinu převodníků D/A tvoří obvody, kterým do kompletnosti chybí některý prvek, nejčastěji paměťový registr. Příkladem mohou být 12bitové převodníky CMOS Analog Devices AD370 a AD371, které pomocí kombinace monolitické a hybridní technologie mají v 18kotlikovém pouzdru kromě vlastního převodníku D/A i zdroj reference +10 V a operační zesilovač s FET. AD370 má bipolární a AD371 unipolární napěťový výstup s dobou ustálení 25 μs na 1/2 LSB. Jako další příklad „kompletních“ převodníků bez paměťového registru je možno uvést 12bitové hybridní převodníky D/A firmy Burr-Brown DAC80 a DAC85.

3. ZDROJE REFERENČNÍHO NAPĚTI

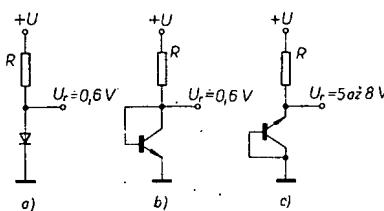
V předcházejících částech jsme poznali, že žádný přesný měřicí přístroj se neobejdě bez zdroje referenčního (operného) signálu, který má přesně stanovenou velikost, co nejméně závislou na vnitřních a vnějších vlivech. Míra závislosti referenčního zdroje na těchto vlivech se vyjadřuje nejčastěji v procentech (nebo spíše zlomcích procenta) jmenovitě výstupní veličiny, vztázené na jednotku veličiny, která tuto změnu vyvolává. Nejčastěji se posuzuje závislost referenčního zdroje na teplotě a času. Teplotní a dlouhodobá stabilita se tedy uvádí ve zlomcích procenta nebo miliontinách na stupeň Celsia, příp. na časový úsek (měsíc, rok apod.). Často uváděnou jednotkou je ppm (part per million) tedy $1 \text{ ppm} = 10^{-6}$, což odpovídá 0,0001 %.

3.1 Elektrochemické články

Nejstarší formou zdroje referenčního napětí jsou elektrochemické články. Jejich známé nevýhody jako omezená doba života, malá zatížitelnost a velké rozdíry způsobily, že se dnes s nimi v elektronických měřicích přístrojích setkáváme jen zřídka. V některých speciálních případech však i dnes mohou být využity některé jejich vynikající vlastnosti, zejména to, že nepotřebují napájení a nejsou zdrojem šumu. Nejpoužívanější je Westrový nasycený článek.

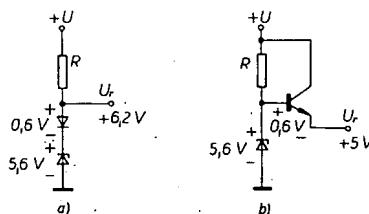
3.2 Polovodiče a Zenerovy diody

Významným mezníkem v oblasti referenčních zdrojů byl objev polovodičů a zejména Zenerova jevu. Přechod p-n v propustném směru vytváří u diod a tranzistorů referenční zdroj napětí kolem 0,6 V a teplotní stabilitou kolem 0,3 % (obr. 47a, b). Také tranzistorový přechod p-n v závěrném směru (obr. 47 c) může sloužit jako zdroj referenčního napětí v oblasti kolem 5 až 8 V. Jelikož zapojení podle obr. 47c obsahuje dva přechody s opačnou polaritou teplotních součinitelů (TK), dosahuje se teplotní stability kolem $0,01\%/\text{°C} = 100 \text{ ppm}/\text{°C}$.



Obr. 47. Jednoduché diodové a tranzistorové zdroje

Stejněho principu kompenzace se využívá také u Zenerových diod. Použijeme-li Zenerovu diodu s malým teplotním součinitelem a zapojíme k ní do série diodu v propustném směru s opačným teplotním součinitelem (obr. 48a), dostaneme referenční zdroj se stabilitou kolem

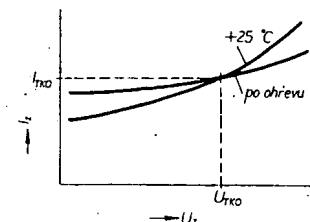


Obr. 48. Kompenzace TK Zenerovy diody

$100 \text{ ppm}/\text{°C}$. Ke změně polarity teplotního součinitele Zenerovy diody dochází při napětí kolem 5,6 V, přičemž diody s menším napětím mají součinitel záporný a diody s větším napětím kladný. Ve funkci kompenzační diody je možno využít také otevřeného přechodu báze-emitor tranzistoru podle obr. 48b. Tranzistor současně pracuje jako výstupní emitorový sledovač, kterým lze podstatně zvětšit zatížitelnost referenčního zdroje.

Princip diodové kompenzace teplotního součinitele Zenerových diod se využívá i u komerčních referenčních diod. Jako příklad mohou posloužit diody KZZ46 s teplotním součinitelem menším než $50 \text{ ppm}/\text{°C}$ a KZZ82, dosahující TK1 $\text{ppm}/\text{°C}$. Takových malých TK však může být dosaženo pouze tehdy, dodrží-li se velmi přesně předepsaný proud, který musí protékat diodou. Proud, při němž má Zenerova dioda nulový teplotní součinitel, lze snadno určit změřením voltampéróvou charakteristikou diody při dvou různých teplotách. Hledaný proud (I_{TKO}) je určen průsečkem naměřených charakteristik (obr. 49). Teplota ohrevu přitom není důležitá, teplotní rozdíl by však měl být alespoň 30°C , aby bylo možno naměřit charakteristiky s patrným rozdílem průběhů.

Nutnost zajistit konstantní proud referenční diodou však nevyplyná pouze z proudové závislosti teplotního součinitele. Druhým, ještě důležitějším důvodem je poměrně velký diferenciální odpor Ze-



Obr. 49. Experimentální určení proudu I_{TKO}

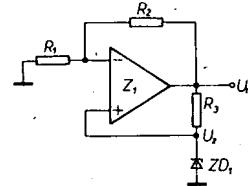
nerovy diody, na kterém se při změně proudu protékajícího diodou mění napěťový úbytek – mění se tedy napětí diody. Nejjednodušší způsob, jak realizovat zdroj proudu pro referenční diodu pomocí odporu a napájecího napětí (obr. 48a) je nevhodný, neboť při změnách zatěžovacího proudu a napájecího napětí se značně mění proud, protékající diodou. Cestou, jak vyloučit tyto vlivy, je nahradit pevný odpor zdrojem konstantního proudu nebo použít operační zesilovače.

3.3 Referenční zdroje s operačními zesilovači

V literatuře (např. viz [16], [17], [18], [19]) se můžeme setkat s téměř nepreberným množstvím zapojení referenčních zdrojů s operačními zesilovači, kterými se omezuje vliv zátěže a změny napájecího napětí. Vyloučíme-li zapojení, kterými se potlačuje pouze jeden z těchto činitelů, postačí, když uvedeme nejrozšířenější zapojení podle obr. 50. Pro výstupní referenční napětí platí vztah

$$U_r = U_z \left(1 + \frac{R_2}{R_1} \right)$$

kde U_z je napětí Zenerovy diody ZD₁. Výstupní napětí U_r lze tedy nastavit vhodnou volbou odporů R_1 a R_2 . Proud procházející Zenerovou diodou lze zase nastavít odparem R_3 . Požaduje-li se pro napájení Zenerovy diody větší proud než jaký je schopen generovat výstup operačního zesilovače, je třeba zesilovač doplnit výkonovým sledovačem. Stabilita výstupního referenčního napětí závisí na velikosti teplotního součinitele Zenerovy diody, souběhu teplotních součinitelů odporů R_1 a R_2 a velikosti teplotního součinitele napěťového offsetu operačního zesilovače Z_1 .



Obr. 50. Zdroj referenčního napětí nezávislý na odberu a napájení

3.4 Monolitické referenční zdroje

Stále se rozšiřují použití monolitické technologie pro analogové a analogové číslicové obvody (prevodníky A/D a D/A) si využilo, aby i zdroje referenčního napětí byly řešeny touto technologií. Přitom byly vypracovány technologie a principy lišící se od dosud běžného způsobu výroby teplotně kompenzovaných Zenerových diod.

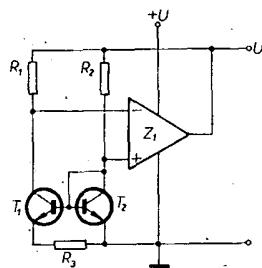
K omezení nežádoucích povrchových jevů, projevujících se u klasických Zenerových diod, byla vypracována technologie tzv. podpovrchových diod („buried“

zeners). Zenérova dioda je umístěna uvnitř polovodičového čipu, pod jeho povrchem. Příkladem takto řešeného referenčního zdroje je typ LM199 firmy National Semiconductor. Na jediném monolitickém čipu je vytvořen obvod pro stabilizaci teploty (termmostat) a aktivní obvod s podporovou Zenerovou diodou a operačním zesilovačem. Monolitický čip je umístěn v hermetickém kovovém pouzdru s teplotním stíněním. Zaručený teplotní součinitel je $0,5 \text{ ppm}/^{\circ}\text{C}$ a dlouhodobá stabilita $20 \text{ ppm}/1000 \text{ hod}$.

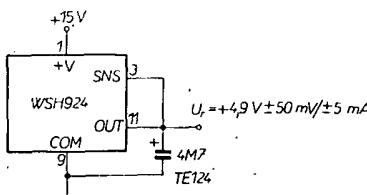
Na zcela odlišném principu pracují monolitické (nebo také hybridní) referenční zdroje, využívající princip band-gap, což by volně bylo snad možno přeložit jako princip napětí zakázaného pásu. Podstatu tohoto principu si vysvětlíme pomocí zjednodušeného schématu na obr. 51. V zapojení se vychází ze závislosti velikosti teplotních změn napětí přechodu báze-emitor tranzistoru na proudové hustoty emitoru. Připomenešme si, že napětí U_{BE} má záporný teplotní součinitel kolem $-2,2 \text{ mV}/^{\circ}\text{C}$, avšak není zcela konstantní a závisí na proudové hustotě emitoru tak, že při rozdílu hustot o 1 řád dochází ke změně teplotního součinitele zhruba o $200 \mu\text{V}/^{\circ}\text{C}$. Rozdílnou proudovou hustotu dvou emitorů je možno realizovat buď zvětšením plochy emitoru jednoho z tranzistorů při stejné velikosti emitorových proudu, nebo u stejných tranzistorů rozdílem emitorových proudu. V našem schématu teče do emitoru tranzistoru T_2 o řád větší proud, než do emitoru tranzistoru T_1 , a to díky rozdílnosti odporníků R_1 a R_2 ($R_1 = 10R_2$). V důsledku rozdílu proudových hustot vzniká na odporu R_3 napěťový úbytek s klidným teplotním součinitelem. Působením zpětné vazby zesilovače Z , se napěťový úbytek s tímto charakterem přenáší na odpor R_2 , takže výstupní referenční napětí U_r je složeno ze dvou napětí s opačným teplotním součinitelem, totiž z napětí na odporu R_2 a z napětí na přechodu báze-emitor tranzistoru T_2 . Velikost vzájemné teplotní závislosti je možno upravit vhodnou volbou odporů a dosáhnout tak vykompenzované TK referenčního napětí U_r k hodnotám blízkým nule. Velikost referenčního napětí je přitom odvozena od energetického rozdílu zakázaného pásu v elektronové struktuře použitých polovodičů, který je konstantní a nezávislý na použité technologii. V základním zapojení s jedním přechodem má U_r velikost zhruba $1,205 \text{ V}$, zvětšenou o malý korekční činitel.

Uvedeného principu využívá celá řada monolitických zdrojů referenčního napětí a také hybridiční referenční zdroj WSH924, vyráběný v n. p. TESLA Lanškroun a využitý ve VÚMS. Obvod je umístěn v kulatém kovovém pouzdře s 12 vývody a jeho základní zapojení je na obr. 52. Většího výstupního napětí bylo dosaženo použitím řetězce čtyř v propustném směru položených přechodů p-n v každé větvi. WSH924A dosahuje teplotní stability $10 \text{ ppm}/^{\circ}\text{C}$ a dlouhodobé stability $100 \text{ ppm}/\text{rok}$. Napájecí napětí může být v rozsahu $+9$ až $+36 \text{ V}$.

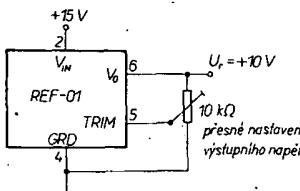
Z monolitických referenčních zdrojů typu band-gap je pro nás zajímavý obvod REF-01 firmy Precision Monolithics Inc., jehož obdoba se připravuje v ČSSR do výroby. Vnitřní zapojení je oproti obr. 51 poněkud modifikováno tak, že umožňuje snadno nastavit požadované napětí, princip však zůstává stejný. Základní zapojení je na obr. 53. Napájecí napětí je proměnné v rozsahu $+12$ až $+40 \text{ V}$, teplotní součinitel v typu REF-01A je $3 \text{ ppm}/^{\circ}\text{C}$. Výstupní napětí $+10 \text{ V} \pm 3 \%$ může být nastaveno na přesnou velikost potenciometrem. Také firma Analog Devices vyrábí kromě



Obr. 51. Princip reference band-gap



Obr. 52. Základní zapojení referenčního zdroje WSH924



Obr. 53. Základní zapojení referenčního zdroje REF-01

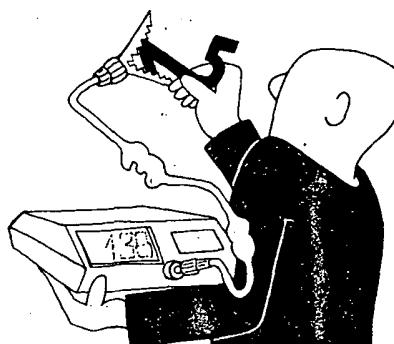
celé řady jiných typů i band-gap referenční zdroj AD581 s parametry podobnými REF-01. Pro zajímavost uvádíme, že referenční typu band-gap je využito i u napěťových stabilizátorů řady MA78...

Mezi monolitické referenční zdroje se také někdy zařazují napěťové stabilizátory typu MAAT23. Jejich vlastnosti (např. teplotní součinitel 50 až $150 \text{ ppm}/^{\circ}\text{C}$) však vyhoví pouze pro nenáročné aplikace. V literatuře (např. [20]) se uvádí řada zapojení ke zlepšení teplotního součinitele tohoto stabilizátoru pomocí stabilizace teploty termostatem, vytvořeným z výstupní-výkonové části. V uvedeném článku se uvádí zlepšení TK na $6 \text{ ppm}/^{\circ}\text{C}$.

Na závěr této kapitoly se stručně zmíme ještě o jednom principu referenčních zdrojů, i když je jeho praktická využitelnost v současné době velmi malá.

3.5 Referenční zdroje na principu Josephsonova jevu

Někdy kolem roku 1967 vypracoval absolvent univerzity v Cambridge Brian Josephson teorii, podle které vzniká na tenkém vodivém přechodu mezi dvěma polovodiči při teplotě tekutého helia tunelový jev, generující malý, mimořádně sta-



bilní potenciál. Uspořádáním několika takových přechodů do série vzniká napětí o využitelné úrovni. Tato teorie byla prakticky ověřena a Josephsonův přechod nahradil saturovaný normálový článek jako primární napěťový standard v americkém Národním úřadu pro míry a váhy.

Vytvoření takového normálu však vyžaduje množství složitých a nákladných zařízení a obsluhu několika fyziků, takže s jeho využitím v elektronické měřicí technice není možno zatím počítat.

Literatura

- [1] Haas, K.; Zuska, J.: Základní číslicové měřicí přístroje. Amatérské rádio, řada B pro konstruktéry, č. 5/1976, s. 164–175.
- [2] Watson, J. D.: Low cost precise A/D system. Electronic Industry č. 12/1976, s. 21–25.
- [3] Katalogové listy firmy INTERSIL: 7106/7107 a ICL 7109.
- [4] Data Acquisition Components And Subsystems Catalog. Analog Devices 1980, s. 10–62 až 10–65.
- [5] Jansen, D. J. G.: Delta Modulation In DVM Design. IEEE Journal of Solid State Circuits č. 6/1972, s. 503 až 505.
- [6] Kime, R. C.: The charge-balancing a-d converter: an alternative to dual-slope integration. Electronics, 24. 5. 1973, s. 97–100.
- [7] Grandbois, G.: Improved linear processing packs a-d converter onto two IC chips. Electronics, 27. 6. 1974, s. 93–101.
- [8] Grandbois, G.: Quantize the feedback in a/d converters. Electronic Design č. 6/1978, s. 110–116.
- [9] Grandbois, G.; Pickerell, T.: Quantized feedback takes its place in analog-to-digital conversion. Electronics, 13. 10. 1977, s. 103–107.
- [10] Burr Brown General Catalog 1979.
- [11] Grant, D.: Applications of the AD537 IC Voltage-to-Frequency Converter. Application Note Analog Devices, 1978.
- [12] Soderquist, D.; Schoeff, J.: Low cost, high speed A/D conversion with the DAC-08. Application Note AN-16, Precision Monolithics Inc., 1975.
- [13] Analog-digital conversion handbook. Analog Devices, Inc., 1976.
- [14] Zuch, E.: Video analog-to-digital conversion. Electronic Design č. 8/1978.
- [15] Schmid, H.: Electronic analog/digital conversions. Van Nostrand Reinhold: New York 1970.
- [16] Williams, J.: Don't bypass voltage reference that best suits your needs. EDN, 5. 10. 1977, s. 53–56.
- [17] Filouš, L.: Zdroj normálového napětí. Sdělovací technika č. 4/1980, s. 129–132.
- [18] Prazak, P.: Squeeze high performance out of low-cost hybrid data converters. EDN, 20. 1. 1977, s. 77–78.
- [19] Zdroje referenčních stejnosměrných napětí. Sdělovací technika č. 1/1979, s. 19–20.
- [20] A simple heat-stabilised reference source circuit. Electronic Engineering č. 4/1979, s. 36.

KONSTRUKČNÍ ČÁST

Univerzální číslicový měřicí přístroj UDM-1000

V následujícím stavebním návodu představujeme konstrukci univerzálního číslicového měřiče přístroje, který je svými možnostmi schopen pokrýt značnou část požadavků, běžně se vyskytujících v radioamatérské dílně. Přístroj UDM 1000 (původní název měřiče přístroje byl ČUM 1000, číslicový univerzální měřič přístroj, viz obrázek na titulní straně) je použitelný pro měření stejnosměrného a střídavého napětí, dále pro měření odporu a kromě toho i pro měření kmitočtu.

Jedním z charakteristických znaků konstrukce číslicových měřiče přístrojů je použitý princip převodu vstupní analoga veličiny na číslicovou informaci. V popisovaném přístroji jsme použili metodu převodu napěti na kmitočet, což umožnilo jednoduchými prostředky dosáhnout možnosti měření kmitočtu. Kromě toho uvedená metoda převodu určuje zároveň i strukturu zapojení celého číslicového měřiče přístroje, který se v tomto případě skládá z několika samostatných funkčních celků.

Tyto jednotlivé funkční celky je možné prostudovat, realizovat a odzkoušet samostatně a rozdělit tak stavbu celého přístroje do několika jednodušších etap. Z toho důvodu je tato konstrukce zejména vhodná pro radioamatéry, kteří se s problematikou číslicové měřiče techniky teprve seznámují, a pro které může být stavba měřiče přístroje UDM 1000 praktickou školou. Předpokladem pro úspěšné zvládnutí stavby jsou základní znalosti techniky operačních zesilovačů a základní zkušenosti s obvody obsahujícími číslicové integrované obvody TTL řady MH74.

Přehledný popis obvodů univerzálního číslicového měřiče přístroje UDM 1000

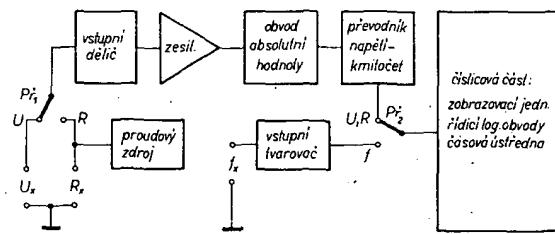
V této statii seznámíme čtenáře za použití zjednodušeného blokového schématu (obr. 1) se základními údaji o přístroji, principem jeho činnosti a dalšími charakteristickými znaky.

Nejdříve si probereme činnost zapojení při měření stejnosměrného napětí. Měřené napětí se nejdříve zpracuje ve vstupních obvodech přístroje, k nimž patří vstupní dělič a zesilovač. Upravené měřené napětí se přivádí přes obvod pro vytvoření absolutní hodnoty do převodníku napěti-kmitočet, na jehož výstupu dostaneme pravoúhlé impulsy s kmitočtem přímo úměrným velikosti vstupního napětí. Impulzy z převodníku napěti-kmitočet se dále zavádějí do číslicové části přístroje, která pracuje jako jednoduchý měřič kmitočtu.

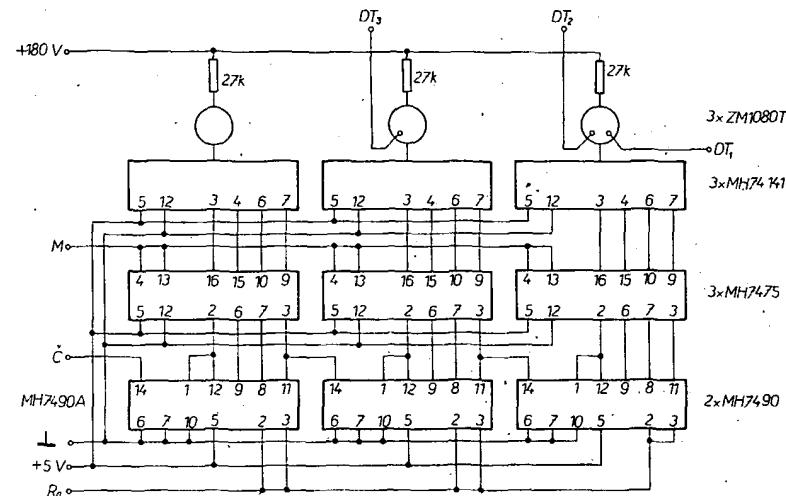
Měřič kmitočtu tvoří zobrazovací jednotka (trifázový čítač s pamětí, dekodéry a digitrony), doplněná časovou ústřednou a jednoduchou logickou sítí, řídící celý měřič cyklus. Měření napěti se tedy převádí na měření kmitočtu.

Odpoxy se měří tak, že je zapojíme na výstup zdroje konstantního proudu jednotkové velikosti a způsobem již popsaným změříme spád napěti, který se na měřeném odporu při průchodu konstantního proudu vytvoří.

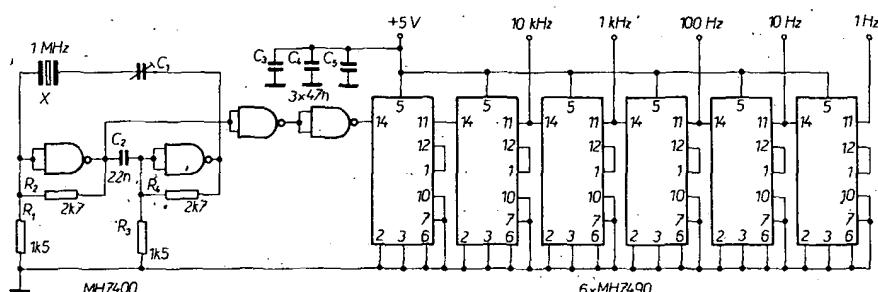
Měření kmitočtu je relativně nejjedno-



Obr. 1. Zjednodušené blokové schéma zapojení univerzálního číslicového měřiče přístroje



Obr. 2. Zapojení zobrazovací jednotky UDM 1000



Obr. 3. Zapojení generátoru časové základny

dušší, protože při této funkci pracuje vlastně jen číslicová část přístroje, která přímo měří kmitočet střídavého napěti, přivedeného na vstup f_x a upraveného ve vstupním tvarovači.

V dalším popisu zapojení UDM 1000 si podrobne probereme činnost jednotlivých funkčních bloků z obr. 1.

Podrobný popis zapojení UDM 1000

Pro snazší pochopení funkce celého číslicového měřiče přístroje (zejména z hlediska spolupráce mezi jednotlivými funkčními bloky) bude výhodné, budeme-li při výkladu postupovat od zadu, to je od číslicové části, přes převodník napěti-kmitočet a obvod absolutní hodnoty ke vstupnímu tvarovači. Popis přístroje potom zakončíme seznámením s tvarovacími obvody (které jsou v činnosti pouze při měření kmitočtu) a konečně i s napájecími zdroji.

Číslicová část UDM 1000

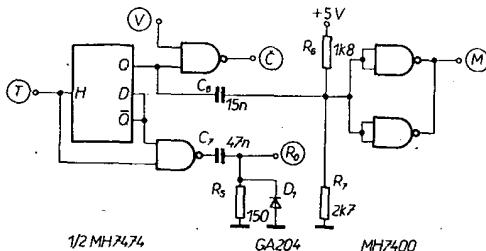
Mezi číslicové obvody měřidla patří především zobrazovací jednotka, kterou tvoří trifázový čítač spolu s obvody paměti, dekodérů a číslicových indikátorů (di-

gitronů). Další části číslicových obvodů je krystalem řízená časová ústředna a nako-nec číslicové kombinační obvody, které řídí celý čítací cyklus.

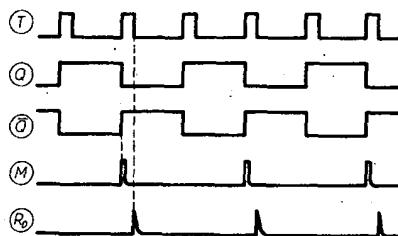
Zapojení zobrazovací jednotky (obr. 2) je zcela běžné a nevyžaduje zvláštního výkladu. Aby bylo možno řídit čítací cyklus, jsou paralelně spojeny a vedeny všechny nulovací vstupy dekadických čítačů MH7490 a rovněž všechny hodinové vstupy paměti MH7475. DT1, DT2 a DT3 jsou vývody desetičních teček digitronů.

Obvody časové ústředny jsou na obr. 3. Generátor časové ústředny tvoří známé zapojení krystalem řízeného multivibrátoru, sestaveného ze dvou hradel NAND, zapojených jako invertory. Zbývající dvě hradla obvodu MH7400 jsou využita k tvorování impulsů, vycházejících z oscilátoru.

Za generátorem následuje dělič, sestavený celkem ze šesti obvodů MH7490, zapojených jako dekadické čítače. Volbou kmitočtu impulsů z děliče určujeme dobu otevření hradla blokujícího vstupní svorku třímístného děliče v zobrazovací jednotce. Tato doba je jednotná pro všechny rozsahy při měření napětí a odporu (kdy je 100 milisekund), avšak mění se při přepínání rozsahů, pracuje-li přístroj jako měřič kmitočtu. Činnost jednotlivých děličů nebude dál rozebírat,



Obr. 4. Řídící logické obvody měřicího přístroje UDM 1000



Obr. 5. Průběhy impulsů, řídících měřicí cyklus

protože jde v podstatě o katalogové údaje.

Ovládací číslicové obvody, zajišťující správný průběh a opakování čítacího cyklu, se skládají z jednoho klopného obvodu a ze čtyř hradel. Při popisu jejich činnosti využijeme nejen schématu na obr. 4, ale také časové průběhy impulsů v důležitých bodech (obr. 5).

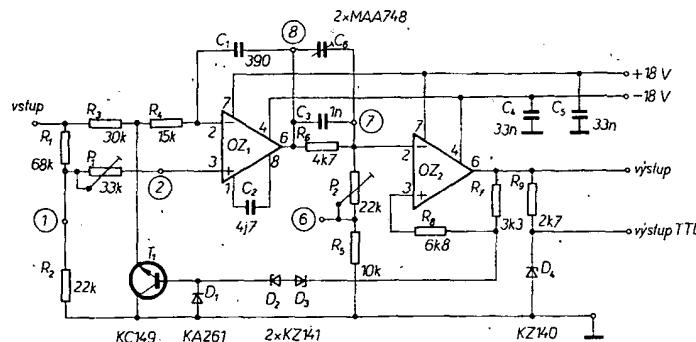
Impuls se zvolenou opakovací dobou (při měření napětí a odporu je to 100 milisekund) přivádíme z výstupu příslušného děliče (v tomto případě předposledního) do číslicových obvodů na vstup T, což je kromě jiného hodinový vstup klopného obvodu typu D, zapojeného jako dělič dvěma. Výstupem Q klopného obvodu se přímo řídí jeden vstup hradla, blokujícího příchod impulsů do čítače zobrazovací jednotky.

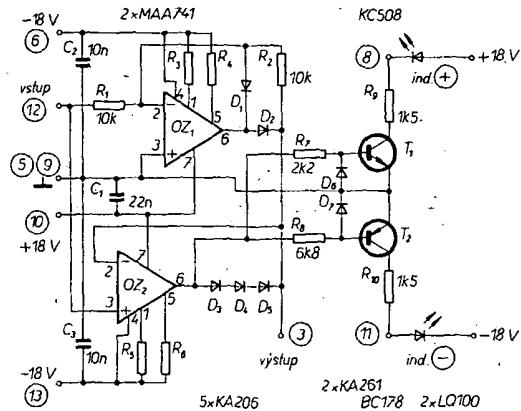
Současně se závěrnou hranou impulsu (který otevírá toto hradlo) se pomocí derivativního obvodu C₁, R₁ a R₃ generuje na výstupech dvou paralelně spojených hradel kladný impuls pro řízení hodinových vstupů paměti MH7475. (Na obr. 5 je označen písmenem M).. Paralelní spojení dvou hradel je nutné, nechceme-li pro řízení paměti použít další výkonové hradlo. Zbývající hradlo, jehož vstupy jsou zapojeny na bod T a výstup Q klopného obvodu, vytváří spolu s derivativním členkem R₅C₂ kladný impuls pro nulování čítačů zobrazovací jednotky.

Celý měřicí cyklus tedy vypadá takto: nejprve se na přesně definovanou dobu odblokuje hradlo, což umožní průchod impulsů ze vstupu V do výstupu C (jenž je propojen se vstupem prvního čítače v zobrazovací jednotce). Po zablokování hradla se na výstupu M objeví krátký impuls (přibližně 10 mikrosekund), který zajistí převzetí stavu čítačů do paměti, tento stav se současně zobrazí na digitonech. Po ukončení impulsu řízení paměti M se obvody MH7475 znovu zablokují, a teprve potom se na výstupu R₀ objeví krátký kladný impuls, který vynuluje všechny čítače zobrazovací jednotky.

Převodník napětí-kmitočet

Vlastnost převodníku napětí-kmitočet mají rozhodující vliv na přesnost celého přístroje (samozřejmě pouze na napěťo-





Obr. 8. Zapojení obvodu pro vytvoření absolutní hodnoty

kladné napětí, bude na výstupu napětí shodné co do velikosti i co do polarity. Přivedeme-li však na vstup napětí záporné, potom se na výstupu objeví napětí stejně velikosti, ale opačné polarity.

Obvody této vlastnosti se nazývají převodníky na absolutní hodnotu. Pro střídavé napětí mají tyto obvody při kladné půlvlně přenos +1 (pracují tedy jako sledovače), při záporné půlvlně potom -1 (tehdy pracují jako invertoři). Můžeme též říci, že pracují jako přesný dvoucestný usměrňovač.

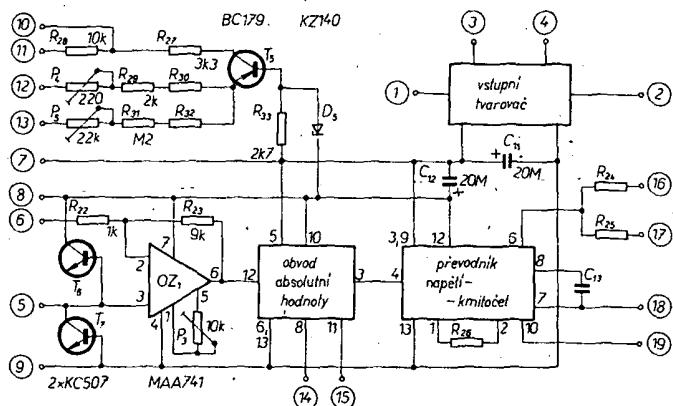
Pro naši potřebu jsme použili méně známé zapojení převodníku na absolutní hodnotu, jehož velkou výhodou je to, že jsou k jeho stavbě potřeba mimo jiné součástky jen dva přesné odpory (jiná běžná zapojení obsahují 4 až 6 přesných odporů).

Původní zapojení, uveřejněné v [1] jsme rozšířili o automatickou signalizaci polarity. Schéma zapojení celého převodníku je na obr. 8. Podobně jako převodník napětí-kmitočet byl i tento obvod vytvořen ve formě modulu stejného provedení (rozměry, kolíkové vývody).

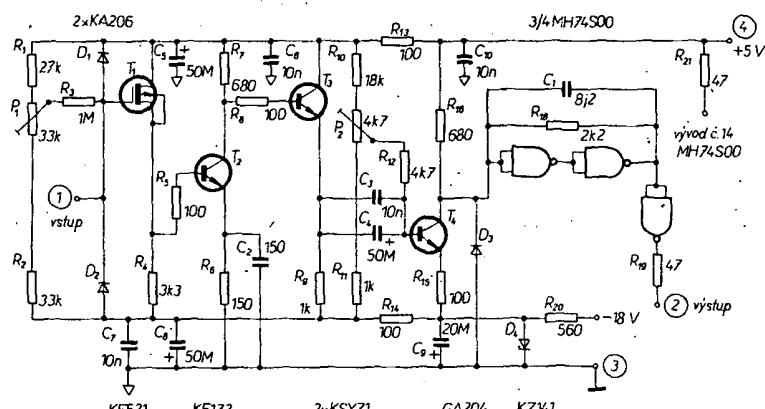
Proberme si stručně činnost obvodu absolutní hodnoty. Přivedeme-li na jeho vstup (vývod č. 12) napětí +1 V, pak se na výstupu operačního zesilovače OZ₁ objeví záporné napětí (je zapojen jako invertující zesilovač), což znamená, že dioda D₂ nepovede.

Zpětná vazba OZ₁ se uzavře přes diodu D₁, která bude ve vodivém stavu. Vstupní napětí +1 V je současně přivedeno i na neinvertující vstup zesilovače OZ₂. Z principu funkce operačních zesilovačů však vyplývá, že rozdíl napětí mezi jejich vstupy je v aktivním stavu vždy nulový. Proto se na výstupu OZ₂ objeví kladné napětí, diody D₃, D₄ a D₅ budou do vodivého stavu a na výstupu obvodu (vývod č. 3), který je přímo spojen s invertujícím vstupem OZ₂, se objeví napětí přesně +1 V. Přímo na výstupu OZ₂ bude napětí vždy ještě o něco kladnejší, než jaké je na vstupu (asi o 1,5 V), což zaručuje, že se již při malém kladném napětí uvede do vodivého stavu tranzistor T₁, čímž se rozsvítí svítivá dioda, která se zapojí mezi vývod č. 8 a kladnou svorku napájecího napětí.

Přivedeme-li na vstup obvodu napětí záporné, např. -1 V, potom přejde výstup OZ₂ do záporné saturace, diody D₃, D₄ a D₅ se uzavřou, takže výstup bude oddělen od vývodu č. 3. Naproti tomu na výstupu OZ₁ se objeví kladné napětí, dioda D₁ se uzavře, D₂ bude vodivá a zpětná vazba zesilovače se uzavře přes odpor R₂. Proto-



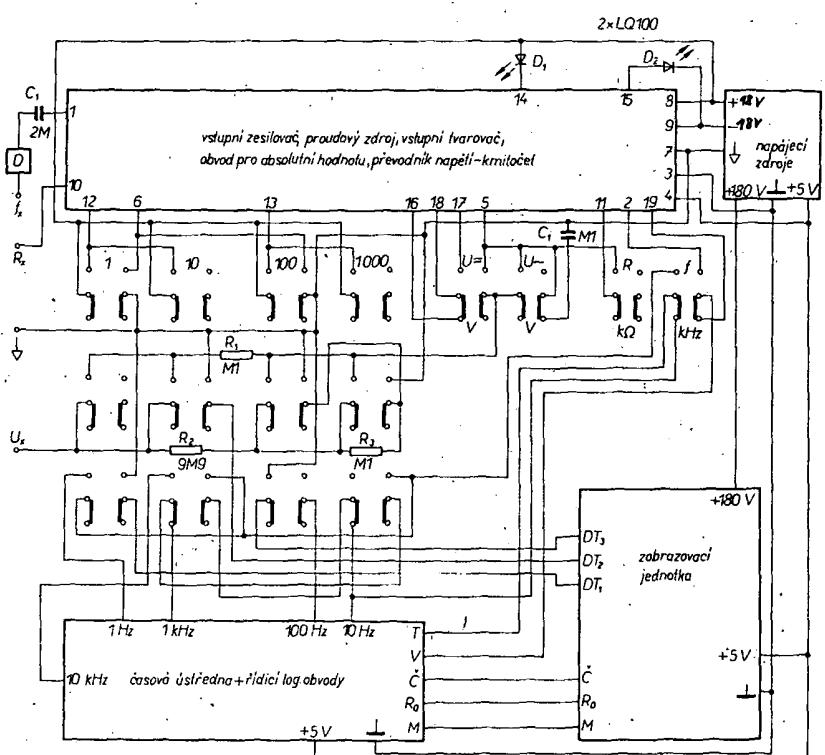
Obr. 9. Zapojení obvodů, umístěných na hlavní desce s plošnými spoji



Obr. 10. Zapojení vstupního tvarovače

že R₁ a R₂ jsou stejně velké, pracuje nyní zesilovač OZ₁ do výstupu celého obvodu (vývod č. 3) jako invertor a proto se na něm musí objevit napětí přesně +1 V. Protože na výstupu OZ₂ je záporné napětí,

bude nyní ve vodivém stavu tranzistor T₂, což povede k rozsvícení druhé signalizační diody, zapojené tentokrát mezi vývod č. 11 a zápornou svorku napájecího zdroje.



Obr. 11. Celkové propojení jednotlivých částí univerzálního číslicového měřicího přístroje

Vstupní obvody UDM 1000

Ke vstupním obvodům přístroje UDM 1000 počítáme vstupní zesilovač, zdroj konstantního proudu a také vstupní tvarovač, uplatňující se při funkci měření kmitočtu. Všechny tyto obvody jsou zapojeny spolu s oběma již uvedenými moduly (převodník napětí-kmitočet a obvod pro absolutní hodnotu) na jedné desce s plošnými spoji.

Celkové schéma zapojení obvodů na této destičce je na obr. 9. V tomto obrázku je jako modul zakresleno také zapojení vstupního tvarovače. Důvodem k tomu byla snaha zachovat v obrázcích přehlednost a proto je podrobné schéma vstupního tvarovače na obr. 10. K popisu jeho zapojení se vrátíme později.

Destička s obvody na obr. 9 tvoří ústřední část celého měřicího přístroje. Proto si popísem způsob jejího propojení s ostatními obvody. Významně nám při tom pomůže i obr. 11, znázorňující nejen vzájemné propojení jednotlivých hlavních částí přístroje (desk s plošnými spoji), ale také s tlačítkovými soupravami pro přepínání funkcí a rozsahů a rovněž i s napájecími zdroji.

Připojovací body ústřední desky s plošnými spoji jsou na obr. 9 označeny čísly v kroužcích. Body č. 1, 2, 3 a 4 probereme v souvislosti s popisem obvodů vstupního tvarovače. Bod č. 5 je vstup do operačního zesilovače OZ₁, což je vstupní zesilovač celého přístroje. Prostřednictvím bodu č. 6 nastavujeme pomocí přepínače rozsahů zesílení vstupního zesilovače na 10 (bod 6 užemněn) nebo 1 (bod 6 nezápojen). Bod č. 7 je zemnická svorka, která je nejen společnou vstupní zdírkou, ale také středním vývodem napájecího zdroje ±18 V. Napětí +18 V se připojí na bod č. 8, na bod č. 9 potom napětí -18 V. Bod č. 10 je vlastní vstupní zdírkou přístroje pro měření odporů, přes funkční přepínače se připojuje bod č. 11 na vstup zesilovače OZ₁ (bod 5). Připojováním bodu č. 12 nebo 13 prostřednictvím rozsahových přepínačů k napětí +18 V volíme při měření odporů potřebný rozsah. Body 14 a 15 jsou výstupy z obvodu pro absolutní hodnotu a slouží k signalizaci polarity měřeného napětí. Pomocí bodů 16 a 17 nastavujeme a přepínáme převod (převodní činitel) převodníku napětí-kmitočet, což opět zajišťuje funkční přepínač tak, že při měření stejnosměrného napětí jsou spojeny body 17 a 18 a při měření střídavého napětí body 16 a 18. Při měření odporů je stav stejný jako při měření střídavého napětí.

V důsledku toho, že převodní činitel při měření odporů je 1,11krát větší než při měření stejnosměrného napětí (a odpory měříme jako úbytek stejnosměrného napětí, tj. spád, napětí na měřeném odporu), musí být ve stejném poměru zmenšena velikost měřicího proudu. Toto opatření, zdánlivě bezdůvodné, umožnilo zjednodušit přepínání funkcí (zmenšit počet přepínačů kontaktů). Měřicí proud tedy není, jak bychom očekávali 10 µA a 1 mA, ale 9 µA a 0,9 mA.

Jako vstupní zesilovač používáme OZ₁ (MAA741), který pracuje v neinvertujícím zapojení a tím zajišťuje celému přístroji na napěťových rozsazích velký vstupní odpor. Tranzistory T₅ a T₇ chrání operační zesilovač OZ₁ před zničením v důsledku napěťového přetížení (nesprávné volby rozsahu). Součástí této ochrany je i odpor R₁ z obr. 11, jehož ochranná funkce se uplatňuje na prvních dvou rozsazích, tj. 1 V a 10 V. Na dalších rozsazích tuto funkci přebírá horní odpor vstupního děliče, tj. R₂.

Již jsme si uvedli, že se zesílení vstupního zesilovače přepíná spojením bodu 6 (na obr. 9) se společnou zemnicí svorkou. V tomto případě bude zesílení rovnou poměru odporu R₂₃: R₂₂, zvětšenému o jedničku, tedy přesně 10. Ponecháme-li bod 6 volný, potom bude OZ₁ pracovat jako sledovač s přenosem přesně 1. Z uvedeného vyplývají požadavky na kvalitu R₂₂ a R₂₃, jejichž odpory musí být přesně v poměru 1:9 a v zájmu zachování přesnosti celého měřicího přístroje musí být tyto odpory dlouhodobě a teplotně stabilní. Trimr P₃ slouží k vynulování vstupní napěťové nesymetrie OZ₁.

Vstupní zesilovač není vybaven obvody pro kompenzaci vstupního proudu neinvertujícího vstupu. To lze ovšem snadno napravit tak, že do obvodu přístroje doplníme zapojení pro kompenzaci vstupního proudu z číslicového multimetru DMM 1000, které najdeme v literatuře [2]. Optimálním řešením by ovšem bylo použít na místě OZ₁ operační zesilovač, který je na vstupu vybaven tranzistory, řízenými polem (tzv. „fetový“ zesilovač).

Obvody proudového zdroje pro měření odporů jsou velmi jednoduché, používáme osvědčené zapojení s tranzistorem (T₅), se kterým lze dosáhnout přesnosti lepší než 0,5 %. Změny velikosti výstupního proudu při přepínání rozsahů dosáhneme změnou velikosti odporu v emitoru. Odpór v emitoru pro každý rozsah je tvořen jedním stabilním odporem (R₂₉ a R₃₁), dále jedním trimrem (P₄ a P₅) a jedním běžným odporem (R₃₀, R₃₂), který vybereme při konečném seřizování přístroje.

Výstupní proud teče z kolektoru T₅ přes R₂₇ do svorky pro měření odporu R_x (bod č. 10) a odtud přes měřený odpor do „země“. Odpór R₂₇ chrání tranzistor proudového zdroje před zničením, připojíme-li omylem na zdírku R_x nějaký zdroj napětí. Odpór R₂₈ pak ve stejné situaci chrání před zničením vstupní zesilovač (v součinnosti s ochrannými tranzistory T₆ a T₇).

V dalším popisu si probereme zapojení vstupního tvarovače, jehož schéma je na obr. 10. Použité zapojení bylo s malými úpravami převzato z dokumentace továrního číslicového měřiče kmitočtu zahraničního výrobce. Všechny obvody vstupního tvarovače jsou zapojeny na ústřední desce s plošnými spoji (viz obr. 19).

Na vstupu tvarovače je tranzistor řízený polem (T₁), zapojený jako sledovač, což zajišťuje velký vstupní odpor a malou vstupní kapacitu. Za ním následuje přímovázaný stupeň T₂ v zapojení se společným emitem. V tomto stupni je zavedena místní kmitočtově závislá záporná zpětná vazba (blokování emitorového odporu R₆ kondenzátorem C₂ s poměrně malou kapacitou), která má za úkol rozšířit přenosové pásmo tvarovače směrem k vyšším kmitočtům. Báze oddělovacího emitorového sledovače T₃ je opět galvanicky spojena s kolektorem T₂. Optimální pracovní bod celého třístupňového zesilovače nastavujeme trimrem P₁. Tranzistor T₄

je na emitor T₃ vázán kapacitně a pracovní bod tohoto stupně (jehož zesílení je o něco menší než 7) nastavujeme pomocí trimru P₂. Na kolektor T₄ je napojen Schmittův klopový obvod, sestavený z hradidel NAND, zapojených jako invertory.

Vstupní svorka tvarovače, označená číslem 1, se připojuje na vstupní konektor „f_x“ přes kondenzátor, označený na obr. 11 jako C₁. Pro měření kmitočtu napětí větších než asi 2 V je nutné mezi vstupní konektorem „f_x“ a C₁ zařadit vhodný dělič (D).

Výstupní impulsy z tvarovače odebíráme ze svorky, označené na obr. 10 číslem 2. Číslo 3 pak označuje zemnickou svorku a č. 4 kladnou svorku napájecího zdroje 5 V. Vstup pro napájení z okruhu -18 V ani zemnickou svorku tohoto zdroje nejsou označeny číslem, protože jejich propojení je zajištěno přímo na ústřední desce s plošnými spoji.

Napájecí zdroje

Pro zajištění činnosti měřidla UDM 1000 jsou nutné následující napájecí zdroje: zdroj stabilizovaného napětí +5 V, symetrický zdroj stabilizovaného napětí +18 V a zdroj napětí +180 V. Zemnické svorky zdroje +5 V a +180 V jsou společné a se zemnickým vývodom zdrojů ±18 V jsou spojeny v jednom bodě.

Pro napájecí +5 V jsme použili integrovaný stabilizátor MA7805, upevněný na zadním panelu skřínky přístroje. Usměrňovač a filtrování kondenzátory jsou zapojeny letmou montáží na svorky stabilizátoru. Zdroj napětí +180 V má tu nejjednodušší možnou podobu, protože ho tvoří jediná dioda KY130/900, zapojená mezi vývod transformátoru a příslušnou svorku na zobrazení jednotce.

Napájecí zdroj +18 V jsme realizovali využitím zahraničního integrovaného obvodu, což umožnilo rozměry destičky zdroje značně zmenšit. S vědomím nedostupnosti této součástky pro širší veřejnost doporučujeme pro zdroj ±18 V využít napájecích zdrojů ±18 V z číslicového multimetru DMM 1000, které nalezneme v literatuře [2]. Ze stejného pramenu lze použít i údaje o síťovém transformátoru, vhodném k napájení celého měřicího přístroje.

Stavba, seřízení a oživení UDM 1000

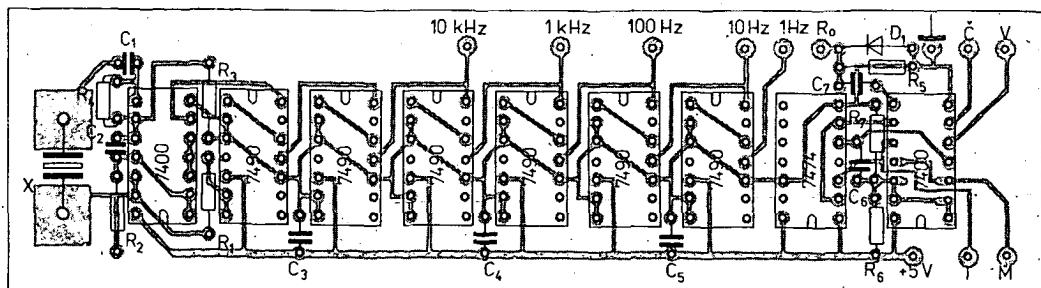
Již v úvodním odstavci popisu této konstrukce jsme upozornili na možnost realizovat celý přístroj po etapách, ve kterých se můžeme vždy soustředit jen na určitý díl zapojení, schopný samostatné funkce. Tento způsob stavby si nyní popíšeme zhruba v tomtéž pořadí, v jakém byl uveden popis jednotlivých funkčních částí.

Zobrazovací jednotka

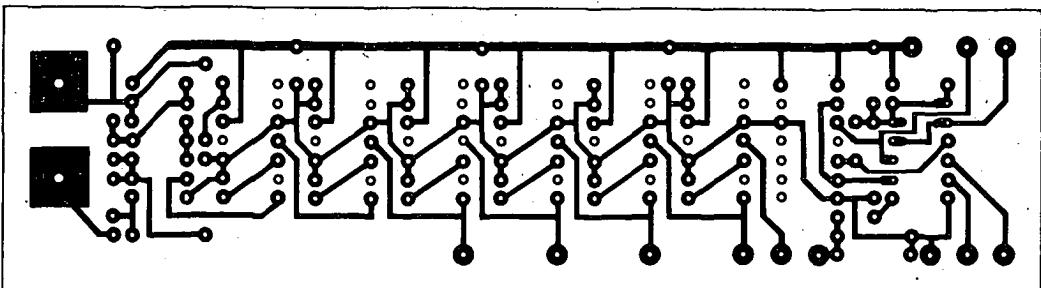
Tento díl zapojení byl postaven na desce s plošnými spoji, kterou jsme získali vyříznutím z desky plošných spojů číslicové části multimetru DMM 1000. Při stavbě tedy využijeme údajů uvedených v lit. [2].

Oživení tohoto dílu a kontrolu funkce provedeme (po připojení potřebného napájení +5 V a +180 V) až po dohotovení a oživení desky s obvody časové ústředny,





Obr. 12. Rozmístění součástek na desce časové ústředny a řídicí logiky



Obr. 13. Obrazec plošných spojů desky P219 časové ústředny a řídicí logiky

protože potom můžeme k této operaci využít přímo signály z výstupů z jednotlivých děličů. Při kontrole činnosti musíme uzemnit nulovací vstup R₀, protože jinak displej tvrdosíjně ukazuje tři nuly. Při kontrole činnosti prověříme nejen funkci čítání, ale také správnou činnost vstupu pro řízení paměti a vstupu nulovacího.

Obvody časové ústředny a řídicích logických obvodů

Po zapojení všech obvodů tohoto funkčního celku podle obr. 12 na desku s plošnými spoji (obr. 13) kontrolujeme a seřídíme nejdříve činnost krystalem řízeného osciloskopu. K této činnosti potřebujeme kromě napájecího zdroje 5 V ještě osciloskop a číslicový měřič kmitočtu (univerzální čítač).

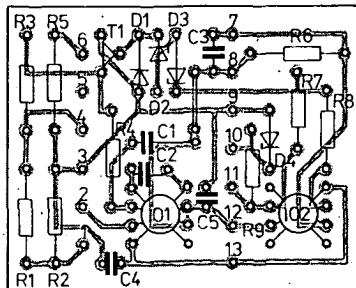
Oba kontrolní přístroje připojíme na výstup druhého tvarovacího hradla a kondenzátor C₁ (obr. 3) nahradíme zkratem. Na osciloskopu nejdříve kontrolujeme, zda jsou v uvedeném místě pravoúhlé impulsy s úrovni TTL a se střídou 1:1. Potom odstraníme zkrat na místě kondenzátoru C₁ a postupnou výměnou hledáme podle údajů čítače kondenzátor takové kapacity, při které je kmitočet impulsů z generátoru přesně 1 MHz. V zapojení můžeme pochopitelně použít i jiné krystaly, např. 100 kHz (potom ušetříme jeden dělič MH7490), což si však možná vyžádá změnu v zapojení osciloskopu.

Po nastavení osciloskopu přikročíme ke kontrole činnosti řídicích logických obvodů, to znamená, že ověříme impulsy podle obr. 5.

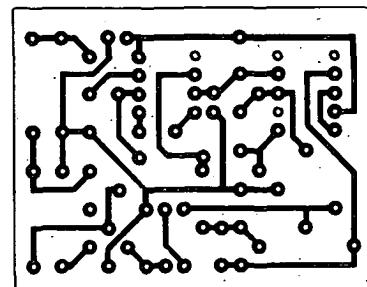
Nejdříve propojíme výstup druhého děliče MH7490 (výstup 10 kHz) s hodinovým vstupem řídicích logických obvodů T. Potom kontrolujeme osciloskopem průběhy impulsů na jednotlivých výstupech a výsledky porovnáme s obr. 5. Po zjištění shody mezi naměřenými a nakreslenými údaji můžeme považovat stavbu tohoto dílu za ukončenou.

Převodník napětí-kmitočet

Obvody převodníku napětí-kmitočet sestavíme na destičku s plošnými spoji (nakreslena na obr. 15) podle obr. 14 a schématu zapojení na obr. 7. Zapojíme všechny součástky podle obr. 14 (a současně obr. 7) a destičku opatříme v mís-



Obr. 14. Rozložení součástek modulu převodníku napětí-kmitočet



Obr. 15. Obrazec plošných spojů pro modul převodníku napětí-kmitočet (P220)

tech označených čísly 1 až 13 vývody ve formě kolíčků o Ø 1 mm a délce asi 20 mm. S výhodou můžeme využít kolíčků z „inkurantních“ konektorů (dutinky potom zapojíme do ústřední destičky s plošnými spoji, což umožní snadné vyjmání modulu převodníku).

Vývody směřují z destičky ven na straně součástek, to znamená, že modul je do ústřední destičky zasunut součástkami dolů.

Zapojení kontrolujeme a převodník seřizujeme v uspořádání podle obr. 6, kde jsou uvedena čísla vývodů, ke kterým připojujeme vnější součástky (P₁, P₂ a C₆). Ke kontrole potřebujeme kromě zdroje napájecího napětí ±18 V ještě další zdroj stejnosměrného napětí, proměnného od nuly do 10 V, dále kontrolní číslicový voltmetr, osciloskop a čítač. K modulu převodníku připojíme napájecí napětí, na výstup připojíme osciloskop a čítač k vývodu 10, výstup zdroje proměnného napětí a kontrolní voltmetr připojíme na

vstup (vývod 4). Trimr P₂ nastavíme do zkratu, na místo C₆ dáme kondenzátor s kapacitou 470 pF. Nejdříve nastavíme na vstupu malé napětí (přibližně 100 mV) a trimr P₁ nastavíme tak, aby výstupní napětí převodníku (pravoúhlého průběhu) mělo střídnu přibližně 1:1. Potom zmenšíme vstupní napětí a stále upravujeme polohu běžece trimru P₁ tak, aby střida výstupního signálu byla stále 1:1. Tento postup opakujeme tak dlouho, až dosáhneme stavu, kdy je vstupní napětí, při kterém již převodník vysadí z činnosti, co nejmenší. Toto vstupní napětí je u dobře seřízeného převodníku menší než 10 mV.

Potom nastavíme vstupní napětí přesně na 1 V a trimrem P₂ nastavíme kmitočet výstupních impulsů na 1 kHz. Vstupní napětí pak nastavíme na 10 V a změnou kapacity kondenzátoru C₆ se snažíme nastavit kmitočet výstupních impulsů na 10 kHz. Tento postup opakujeme tak dlouho, až se podaří dosáhnout souhlasu v obou kontrolních bodech. Potom ještě překontrolujeme linearitu převodu v celém pracovním rozsahu.

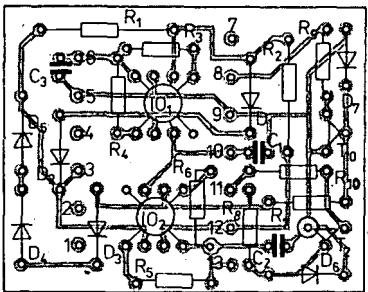
Zjištěné kapacity kondenzátoru C₆ a odporu obou trimrů si zaznamenáme, protože tyto součástky budeme později osazovat do ústřední destičky s plošnými spoji. Odpor trimru P₁ změříme a trimr zaměníme za pevný odpor (odpor R₂₆, viz obr. 9 a obr. 18). Podobně osadíme v hlavní desce se spoji na pozici C₁₃ kondenzátor s kapacitou, kterou jsme určili změřením C₆; odpor trimru P₂ bude shodný s odporem R₂₅ (vše podle obr. 9 a osazovacího náčrtku na obr. 18).

Zbylá nám ještě určit odpor R₂₄. Ten definuje velikost převodního činitele převodníku napětí-kmitočet při měření střídavých napětí (a zde také odporů), která musí být 1, 111 kHz/1 V. Na vstupu převodníku tedy znovu nastavíme napětí 10 V a kmitočet výstupních impulsů nyní nastavíme (změnou P₂) na 11110 Hz. Změřením odporu takto nastaveného trimru P₂ určíme odpor R₂₄ z obr. 9, popř. 18.

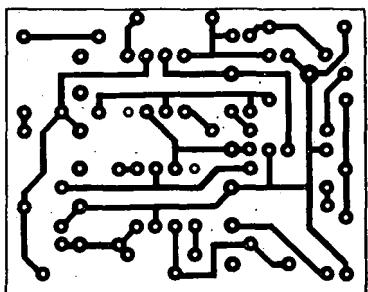
Zjištěním hodnot seřizovacích prvků převodníku napětí-kmitočet jsme ukončili seřizování tohoto obvodu.

Obvod pro vytvoření absolutní hodnoty

Destičku s plošnými spoji obvodu pro absolutní hodnotu (podle obr. 17) osadíme podle obr. 16 za použití schématu na



Obr. 16. Rozložení součástek modulu pro vytvoření absolutní hodnoty



Obr. 17. Obrazec plošných spojů obvodu pro vytvoření absolutní hodnoty (P221)

obr. 8. Pro kolíkové vývody 1 až 13 platí totéž, co bylo v této souvislosti uvedeno u popisu stavby převodníku napětí-kmitočet.

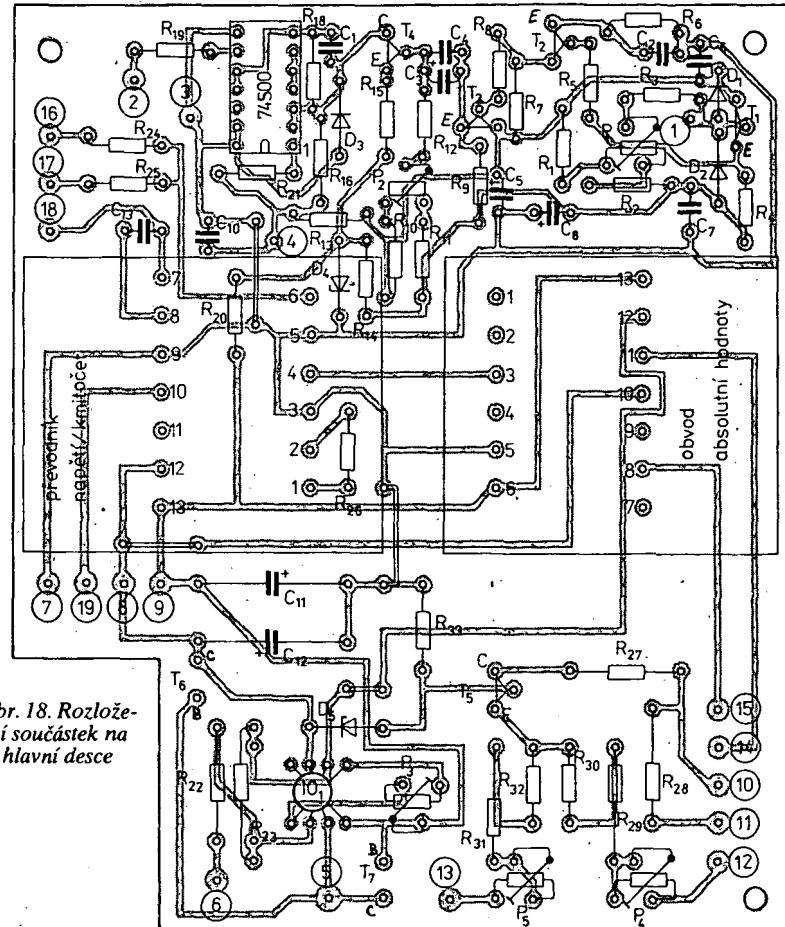
Pro seřizování obvodu potřebujeme kromě napájecích obvodů ještě souměrný zdroj malého stejnosměrného napětí (např. $\pm 10 \text{ mV}$) a číslicový voltmetr. Po připojení napájecího napětí $\pm 18 \text{ V}$ přivedeme na vstup nejdříve napětí $+10 \text{ mV}$ a výběrem vhodného odporu R_5 , popřípadě R_6 (obr. 8) se snažíme totéž napětí, které je na vstupu, nastavit i na výstupu. Odpor, při němž je tento požadavek splněn, hned zapojíme na příslušné místo na desce s plošnými spoji. Potom přivedeme na vstup totéž napětí opačné polarity (tj. -10 mV) a snažíme se, aby na výstupu bylo napětí $+10 \text{ mV}$; tentokrát měníme odpory R_3 (nebo R_4). Zapájením odporu na příslušné místo je seřízení obvodu pro absolutní hodnotu skončeno. Činnost obvodu signalizace polarity zkонтrolujeme až při kompletaci celého měřicího přístroje.

Vstupní obvody

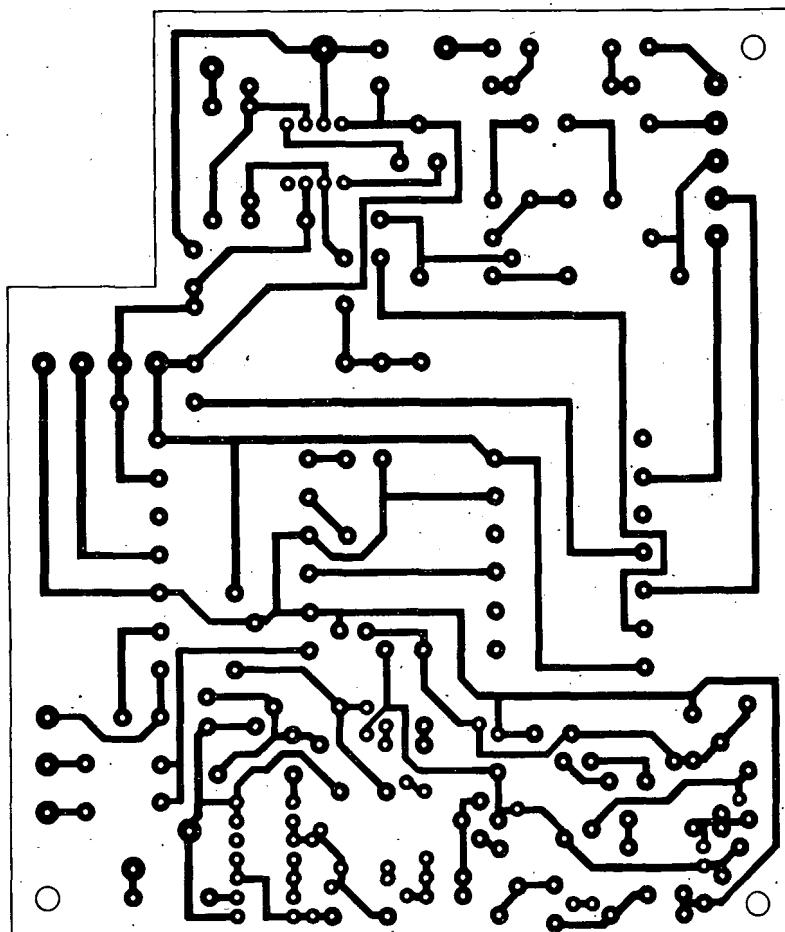
Vstupní obvody měřidla UDM 1000 jsou zapojeny na ústřední, hlavní desce s plošnými spoji. Schéma zapojení téhoto obvodu je na obr. 9, přičemž zapojení obvodu vstupního tvarovače (na obr. 9 nakreslené jako blok) je na obr. 10.

Rozložení obvodů na hlavní desce s plošnými spoji (nakreslené na obr. 19) je uvedeno na obr. 18. Číslování součástek na obr. 18 je shodné s jejich číslováním na obr. 9 a 10.

Nejdříve postavíme obvody vstupního zesílovače a proudového zdroje (zatím neosazujeme odpory R_{30} , R_{32} a obvody vstupního tvarovače). Dále zajistíme vhodný způsob připojení modulu absolutní hodnoty a modulu převodníku napětí-kmitočet do hlavní desky s plošnými spoji (buď přímým pájením nebo konektory). Pokud bychom uvedené moduly připojovali pájením, osadíme ještě před pájením odpory R_{26} , R_{10} , R_{11} , R_{14} , R_{20} a D_4 , samozřejmě též drátové propojky, umístěné pod



Obr. 18. Rozložení součástek na hlavní desce



Obr. 19. Obrazec plošných spojů hlavní desky měřicího přístroje (P222)

modulem převodníku napětí-kmitočet. Připomínáme, že též osadíme kondenzátor C₁₃ a odpory R₂₄, R₂₅ a R₂₆, všechny tyto prvky těch hodnot, které byly zjištěny při seřizování převodníku napětí-kmitočet.

Nyní propojíme nakrátko body 5, 6 a 7 a na body 7, 8 a 9 pripojíme napájecí zdroj +18 V (bod 8), -18 V (bod 9) a společnou zemníci svorku (bod 7). Číslicový voltměr pripojíme na výstup operačního zesilovače OZ₁ a trimrem P₃ nastavíme v tomto bodě nulové napětí. Dále propojíme nakrátko body 17 a 18, na bod 19 pripojíme měřicí kmitočtu, vstup OZ₁ (bod 5) odpojíme od země a za kontrolu číslicovým voltměrem ho pripojíme na napětí přesné 1 V. V tomto zapojení bychom měli na výstupu 19 naměřit kmitočet 10 000 Hz. Dále zrušíme zkrat mezi body 17 a 18 a propojíme vzájemně body 16 a 18. Kmitočet impulsů na výstupu 19 nyní má být 11 110 Hz.

Pracují-li všechny obvody podle předpokladů, můžeme seřídit proudový zdroj pro měření odporu. Na výstupu 19 zůstává zapojen čítač, zůstává také zapojeno napájecí napětí, propojeny jsou body 16 a 18, dále 6 a 7 a navíc ještě propojíme body 5 a 11. Nyní mezi body 10 a 12 zapojíme přesný odpor 1 kΩ, propojíme body 12 a 8 a trimr P₄ nastavíme zhruba do poloviny dráhy. Potom se snažíme výběrem nalézt takový odpor R₃₀, při němž se kmitočet impulsů na výstupu nejvíce blíží k 10 kHz. Vybraný odpor zapojíme na pozici R₃₀ a s trimrem P₄ nastavíme kmitočet na výstupu 19 přesně na 10 kHz. Uvedeným postupem jsme seřídili proudový zdroj pro měření odporu v rozsahu do 1 kΩ a do 10 kΩ.

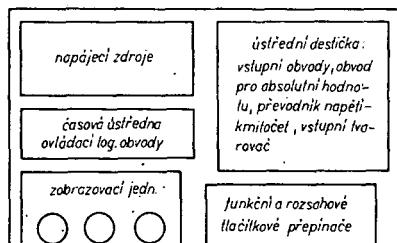
Při seřizování rozsahů do 100 kΩ a do 1 MΩ postupujeme podobně. Mezi body 10 a 12 nyní zapojíme přesný odpor 100 kΩ, zrušíme spoj mezi vývody 12 a 8, ale propojíme vývody 13 a 8. Trimr P₅ nastavíme do středu odporové dráhy a výběrem R₃₂ hledáme takový odpor, při němž je kmitočet impulsů na výstupu co nejbližší kmitočtu 10 kHz. Vybraný odpor zapojíme do hlavní destičky a otáčením běžeckého trimru P₅ nastavíme na výstupu 19 kmitočet přesně 10 kHz, čímž je seřízení těchto odporových rozsahů ukončeno.

Můžeme tedy konstatovat, že máme seřízeny všechny obvody, které jsou ve funkci při měření napětí (stejnosměrného i střídavého) a odporu.

Dále přikročíme ke stavbě vstupního tvarovače pro měření kmitočtu střídavého napětí. Pokud máme tu možnost, použijeme na místě T₁ (obr. 10) raději přechodový polem řízený tranzistor, protože ten je mnohem odolnější vůči zničení průrazem izolace hradla, než tranzistor typu MOS. Kondenzátor C₉ (není zakreslen na obr. 18 – rozložení součástek) připojíme do obvodu ze strany spojů, protože při návrhu desky se spojí se na něj „jaksi zapomnělo“.

A nakonec ještě jedna nepříjemnost – spoje pro zapojení obvodu MH74S00 jsou nakresleny zrcadlově, což se už vzhledem k časové tísni nepodařilo opravit. Zbývají tedy ještě dvě možnosti: buď pájet MH74S00 do destičky ze strany spojů nebo u samotného obvodu ohnout všechny vývody přímo u pouzdra na opačnou stranu. Druhou možnost jsme ověřili a to s úspěchem, ale zárukou samozřejmě poškynout nelze.

Seřízení obvodů vstupního tvarovače je jednoduché a potřebujeme k tomu osciloskop a vysokofrekvenční generátor. Ge-



Obr. 20. Situační náčrtok rozložení jednotlivých částí univerzálního měřicího přístroje ve skřínce

nerátor připojíme přes oddělovací kondenzátor na vstup tvarovače (bod 1), osciloskop pak na výstup (bod 2). Na hlavní destičku musí být připojeno napájecí napětí -18 V a +5 V spolu s příslušnými vodiči. Obvody tvarovače seřizujeme trimry P₁ a P₂ a takto, abychom dosáhli maximální citlivosti, což je určité napětí, při kterém ještě na výstupu dostáváme pravoúhlé napětí. Pod touto mezi zůstává výstup v klidu. Citlivost správně seřízeného tvarovače je lepší než 30 mV v kmitočtovém rozsahu od 10 Hz do 25 MHz.

Konečná montáž univerzálního měřidla UDM 1000

V předchozích kapitolách jsme probrali konstrukci, stavbu a seřízení jednotlivých funkčních celků, ze kterých se skládá celý univerzální číslicový měřicí přístroj UDM 1000. Pokud jste respektovali všechna doporučení, máte nyní k dispozici všechny obvody, potřebné pro stavbu kompletního přístroje.

Na obr. 20 je zjednodušený náčrtok přibližného uspořádání a rozmištění jednotlivých částí měřidla ve skřínce. Skříňka je vyrobena částečně z hliníkových profilů (bočnice) a částečně z plechu (panely, víka). Tuto stránku věci bývá zvykem ponechat na individuálních možnostech čtenářů.

Jednotlivé destičky s plošnými spoji jsou přes distanční rozpěrky přišroubovány k základní nosné desce (plechu).

Propojení jednotlivých destiček mezi sebou a s ovládacími přepínačními soupravami (typu Isostat) pro volbu funkce a rozsahu je na obr. 11. Pro volbu rozsahu potřebujeme soupravu čtyř „trípatrových“ tlačítek (tj. šest přepínačních kontaktů na každém tlačítku) se vzájemným vybavováním a retace. Rovněž pro volbu funkce potřebujeme čtyři tlačítka se vzájemným vybavováním, tentokrát však statickou „jednopatrovou“. Na společné liště s funkčními přepínači je umístěn i siťový spínač.

Svítivé diody pro indikaci měřeného napětí (D₁ a D₂) umístíme nalevo od displeje vedle digitronu nejvyššího rádu. Indikaci můžeme udělat tak, že znaménka polarity budou diodami přímo prosvěcovány. Dioda D₁ bude potom prosvěcovat znaménko kladné polarity, dioda D₂ znaménko záporné. Měření střídavého napětí

je signalizováno tím, že svítí obě (vlastně bliží) v rytmu periody měřeného napětí). Při měření odporu svítí stále dioda, indikuje kladnou polaritu. To lze snadno odstranit tak, že ji zapojíme přes volné rozpínací kontakty funkčního přepínače R.

Odpor R₁, odpory vstupního děliče R₂, R₃ a také kondenzátor C₂ pripojíme přímo na příslušné kontakty tlačítkových přepínačů, případně na vstupní zdírky.

Poměr velikosti R₃ : R₂ musí být přesně 1 : 99, přičemž na jejich skutečné hodnotě příliš nezáleží.

Mezi kondenzátor C₁ a vstupní zdírku pro měření kmitočtu „f_x“ můžeme v případě potřeby zapojit přepínační dělič D. Pokud tak neučiníme, zapojíme na toto místo odpor o velikosti 2 až 3 kΩ (do série).

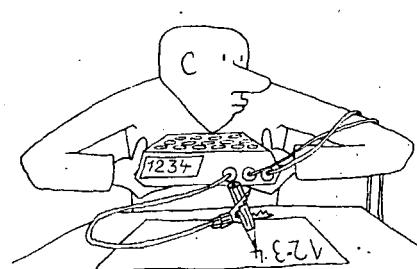
Jednotlivá funkční tlačítka jsou přímo na panelu označena symboly, které spolu s desetinnými tečkami určují řád měřené veličiny. Pro měření stejnosměrného i střídavého napětí je základní jednotkou 1 V, pro měření odporu je to 1 kΩ a pro měření kmitočtu 1 kHz. Číslo u příslušného „rozsohového“ tlačítka potom určuje počet této základních jednotek, které naplní displej. Např. při rozsahu 1 V svítí levá desetinná tečka u prvního digitronu (tedy vlastně před prvním číslem), takže „plný“ displej ukazuje 0,999 V. Na rozsahu 10 V svítí pravá desetinná tečka prvního digitronu a displej se „naplní“ při napětí 9,99 V. Podobně je tomu u dalších rozsahů a při ostatních funkcích.

Při měření kmitočtu má UDM 1000 (na rozdíl od měření napětí a odporu) pět rozsahů. Pátý rozsah, v němž můžeme měřit kmitočet až do 10 MHz, zvolíme tak, že současně stiskneme tlačítka rozsahů 10 a 1000. Při tomto rozsahu desetinná tečka určuje řád naměřeného kmitočtu přímo v MHz.

Připomeňme si, že vzhledem k dobrým parametrym vstupního tvarovače můžeme vlastně měřit i kmitočet vyšší než 10 MHz, pokud bychom jeho velikost znali alespoň přibližně. Budeme-li např. chtít přesně zjistit kmitočet oscilátoru, o němž víme, že kmitá v okolí 16 MHz, postupujeme takto: zvolíme rozsah 10 MHz, na displeji se objeví číslo např. 628. Víme tedy, že došlo k přetečení rozsahu a že kmitočet je asi 16,28 MHz. Potom přepneme na rozsah 1000 kHz, objeví se např. číslo 284. Tím jsme se dál přiblížili k přesné velikosti měřeného kmitočtu (displej se přepnul celkem šestnáctkrát), nyní už můžeme psát 16,284 MHz. Po dalším přepnutí rozsahu, nyní na 100 kHz, se displej přepňuje 162krát, číslo 846 představuje další zpřesnění výsledku, jež může pokračovat až do rozsahu 1 kHz, kde určíme kmitočet měřeného oscilátoru s rozlišovací schopností na 1 Hz.

Absolutní přesnost závisí potom na přesnosti nastavení krystalem řízeného oscilátoru v časové základně. Horní hranice měřeného kmitočtu bude díky dobrým vlastnostem vstupního tvarovače dána rychlostí obvodu na místě čítače nejnižšího rádu v zobrazovací jednotce, proto je zde použit typ MH7490A.

Přesnost měřidla na stejnosměrných napěťových rozsazích je dána hlavně přesností převodníku napětí-kmitočet. I když se podaří dosáhnout správného seřízení a linearity v celém pracovním rozsahu, musíme počítat s vlivem teploty, protože přesnost převodníku závisí na kvalitě velkého množství součástek (především na odporech R₁ až R₆, diodách D₂ a D₃, a v menší míře ještě na dalších součástkách). Prakticky lze v laboratorních podmírkách počítat s přesností zhruba ±0,3 % z údaje.



Přesnost při měření odporů závisí ještě na přesnosti zdroje konstantního proudu – je zejména na horním konci druhého a čtvrtého rozsahu, poněkud menší. Aby se nepřesnosti proudového zdroje a převodníku napětí–kmitočet při měření odporu nesčítaly, seřizujeme proudový zdroj až po seřízení napěťových rozsahů přímo podle přesných odporů.

Při měření střídavých napětí lze měřidlo UDM 1000 použít do kmitočtu přibližně 1 kHz. Nepřijemnou okolností při měření střídavého napětí nízkých kmitočtů (např. 50 Hz) je nestálost údaje, způsobená tím, že v obvodech přístroje není zapojen filtr.

Závažný problém představuje vstupní proud neinvertujícího vstupu zesilovače ve vstupních obvodech. Protože vstupní zesilovač výrazně ovlivňuje kvalitu celého měřicího přístroje, vyplatí se na tomto místě nešetřit a pokusit se získat tzv. „fetový“ operační zesilovač. Jinou možností je, vybrat z několika kusů ten nejkvalitnější zesilovač typu 741 (výrobky některých zahraničních firem mají vstupní proudy i menší než 10 nA). Pokud musíme použít zesilovače standardních parametrů (tj. se vstupními proudy řádu 50 až 100 nA), bude nutné přístroj doplnit obvody pro kompenzaci vstupních proudů, neboť jinak by se značně zvětšila (zejména při měření na zdrojích s velkým výstupním odporem) chyba měření.

Technické parametry UDM 1000

Měřené veličiny:
stejnosměrné napětí,
střídavé napětí,
odpory,
kmitočet střídavých napětí.

Měření ss napětí: rozsahy 1 V, 10 V, 100 V, 1000 V (max. 500 V), vstupní odporník 100 MΩ, popř. 10 MΩ (rozsahy 100 a 1000 V).

Měření stříd. napětí: rozsahy 1 V, 10 V, 100 V, 1000 V (max. 400 V), vstupní odporník 100 MΩ, popř. 10 MΩ (rozsahy 100 a 1000 V).

Měření odporů: rozsahy 1 kΩ, 10 kΩ, 100 kΩ, 1000 kΩ, měřicí proud 0,9 mA (1 kΩ, 10 kΩ), popř. 9 µA (100 kΩ, 1000 kΩ).

Rychlosť měření: 5x za sekundu, doba měřicího intervalu 100 milisekund.

Měření kmitočtu: rozsahy 1 kHz až 10 MHz (max. až 25 MHz), přesnost měření až $\pm 5 \cdot 10^{-6}$ (podle měřeného kmitočtu), rozlišovací schopnost až 1 Hz, vstupní odporník 1 MΩ/20 pF, citlivost 25 až 30 mV v pásmu 10 Hz až 25 MHz.

Seznam součástek

Seznam součástek, potřebných ke stavbě univerzálního číslicového měřidla UDM 1000, je uveden po jednotlivých funkčních blocích, tak, aby byly postupně popsány. Pokud u odporů není uvedeno typové označení, pak se jedná o odpory řady TR 151.

Zobrazovací jednotka

MH74141	3 ks	MH7490A	1 ks
MH7475	3 ks	ZM1080T	3 ks
MH7490	2 ks	odpory 27 kΩ	3 ks

Časová ústředna a řídicí logické obvody

MH7490	6 ks	R ₂ , R ₄ , R ₇	2,7 kΩ
MH7400	2 ks	R ₅	150 Ω
PKJ 1 MHz	1 ks	R ₆	1,8 kΩ
D ₁		GA204	C ₁
R ₁ , R ₃			viz text
			1,5 kΩ

C ₂	22 nF, TK 782
C ₃ , C ₄ , C ₅ , C ₇	47 nF, TK 782
C ₆	15 nF, TK 782

Modul převodníku napětí–kmitočet

OZ ₁ , OZ ₂	MAA748
T ₁	KC149
D ₂	KA261
D ₂ , D ₃	KZ141
D ₄	KZ140
R ₁	68 kΩ, TR 161
R ₂	22 kΩ, TR 161
R ₃	30 kΩ, TR 161
R ₄	15 kΩ, TR 161
R ₅	10 kΩ, TR 161
R ₆	4,7 kΩ, TR 161
R ₇	3,3 kΩ
R ₈	6,8 kΩ
R ₉	2,7 kΩ
C ₁	390 pF, styroflex
C ₂	4,7 pF, keram.
C ₃	1 nF, styroflex
C ₄ , C ₅	33 nF, TK 783

Modul obvodu pro absolutní hodnotu

OZ ₁ , OZ ₂	MAA741
T ₁	KC508
T ₂	BC178
D ₁ , D ₂ , D ₃ , D ₄ , D ₅	KA206
D ₆ , D ₇	KA261
R ₁ , R ₂	10 kΩ, TR 161
R ₃ , R ₄ , R ₅ , R ₆	viz text
R ₇	2,2 kΩ
R ₈	6,8 kΩ
R ₉ , R ₁₀	1,5 kΩ
C ₁	22 nF, TK 783
C ₂ , C ₃	10 nF, TK 783

Obvody na hlavní desce s plošnými spoji

Vstupní zesilovač	MAA741, viz text
OZ ₁	KC507
T ₆ , T ₇	1 kΩ, TR 161
R ₂₂	2×18 kΩ paralelně, TR 161
P ₃	10 kΩ, TP 111'

Proudový zdroj

T ₅	BC179
D ₅	KZ140
R ₂₇	3,3 kΩ, TR 152
R ₂₈	10 kΩ, TR 152
R ₂₉	2 kΩ, TR 161
R ₃₀	viz text
R ₃₁	200 kΩ, TR 161
R ₃₂	viz text
R ₃₃	2,7 kΩ
P ₄	220 Ω, TP 111
P ₅	22 kΩ, TP 111

Vstupní tvarovač

T ₁	KF521 (BF244)
T ₂	KF173
T ₃ , T ₄	KSY71
D ₁ , D ₂	KA206
D ₃	GA204
D ₄	KZ141
I ₀	MH74500
R ₁	27 kΩ
R ₂	33 kΩ
R ₃	1 MΩ
R ₄	3,3 kΩ
R ₅ , R ₆ , R ₁₃ , R ₁₄ , R ₁₅	100 Ω
R ₆	150 Ω
R ₆ , R ₁₁	680 Ω
R ₉ , R ₁₁	1 kΩ
R ₁₀	18 kΩ
R ₁₂	4,7 kΩ
R ₁₆	2,2 kΩ
R ₁₉ , R ₂₁	47 Ω
R ₂₀	560 Ω
P ₁	33 kΩ, TP 111
P ₂	4,7 kΩ, TP 111
C ₂	150 pF, keram.
C ₃ , C ₆ , C ₇ , C ₁₀	10 nF, TK 783
C ₄ , C ₅ , C ₈	50 µF, TE 002
C ₉	20 µF, TE 981

Ostatní součástky na desce

C ₁₁ , C ₁₂	20 µF, TE 986
C ₁₃	viz text
R ₂₄ , R ₂₅ , R ₂₆	viz text

Další součásti měřicího přístroje – viz obr. 11

C ₁	2 µF, TC 180
C ₂	100 nF, TC 276
R ₁	100 kΩ, TR 152
R ₂	9,9 MΩ, TR 154 (vybraný)
R ₃	100 kΩ, TR 161
D ₁ , D ₂	LQ100

Přepínače Isostat – viz text

Síťový transformátor – viz text

Napájecí zdroje – viz text

Desky s plošnými spoji:

P219	časová ústředna
P220	převodník U/f
P221	obvod vytvoření absolutní hodnoty
P222	hlavní deska s plošnými spoji

Číslicový panelový voltmetr

Před časem bylo na stránkách Amatérského radia [3] zveřejněno zapojení číslicového panelového měřidla, které vzbudilo značný zájem. Zřejmým nedostatkem uvedené konstrukce bylo (kromě chyb v obrázku se zapojením měřidla) to, že u článku chyběl nákres desky s plošnými spoji.

Zveřejněním následující konstrukce chceme nejen napravit tento nedostatek, ale současně vyhovět i čtenářům, kteří se dosud nedokázali odpovědi na dopisy, jež zaslali do redakce v souvislosti s citovaným článkem (tj. především na dopisy se žádostí o nákres desky s plošnými spoji).

V dalším textu budeme pro zjednodušení původní konstrukci nazývat DPM 1 a předkládanou konstrukci DPM 2 (zkratka podle vztíhleho a všeobecně používaného názvu digital panel meter). Připomeňme si, že tohoto názvu se ve světě užívá pro jednoúčelová číslicová měřidla, nazývající klasická měřidla ručková.

Jejich typickým znakem tedy je, že měří jen jednu veličinu a zpravidla pouze v jednom rozsahu.

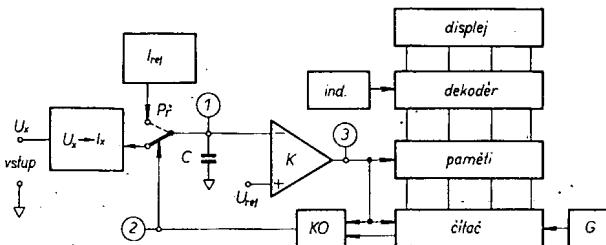
V zásadě mohou číslicová panelová měřidla měřit přímo buď stejnosměrné napětí nebo stejnosměrný proud. Tepře po doplnění vhodnými převodníky se z nich stavají měřiče střídavého napětí nebo proudu, odporu nebo vodivosti, popř. měřiče fyzikálních veličin jako teplota, tlak, rychlosť atd.

Vrátime-li se tedy k dopisům, ve kterých některí čtenáři projevují záměr využít DPM 1 jako základu univerzálního číslicového měřidla (multimetru), můžeme říci, že je to cesta sice možná, ale určitě pracnější a komplikovanější, než stavba přístroje, který by již jako univerzální konstruován (např. DMM 1000). Na druhé straně však může být tento postup vhodný jako prostředek k postupnému seznámení pokročilých amatérů s jednotlivými částmi číslicového multimetru.

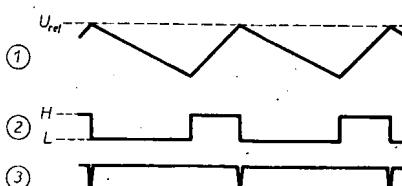
A nyní již k vlastní konstrukci. DPM 2 je v podstatě zdokonalenou verzí publikovaného DPM 1. Zdokonalení konstrukce spočívá v jeho modernizaci, rozšíření rozsahu a zajistění indikace stavu, kdy je vstupní měřená veličina mimo měřicí rozsah.

Modernizace spočívá v nahradě dnes již zastaralých (a u panelového měřidla i z rozměrových důvodů nevhovujících) digitronů sedmisegmentovými zobrazovacími prvky typu LED. Tato úprava umožnila především zbavit se „nepříjemného“ napětí asi 180 V pro napájení digitronů a podstatně změnit výšku celého měřidla. Kromě toho využití displeje typu LED nabídlo možnost ekonomicky rozšířit rozsah měřidla na dvojnásobek (rozsah DPM 1 do naplnění byl 0 až 999, u DPM 2 0 až 1999).

Také indikace mimoprovozních stavů se považuje za velmi cenný a u solidních výrobků za samozřejmý doplněk, protože umožňuje snadnou orientaci a tím i rychlý zášach při výskytu havarijních situací.



Obr. 21. Blokové funkční schéma DPM 2



Obr. 22. Průběhy napětí v důležitých bodech zapojení

Souhrnně lze popsat modernizaci označit za efektivní, protože byla realizována za cenu bezvýznamného zvětšení složitosti zapojení. V zájmu objektivity je nutno přiznat, že s náhradou displeje vznikají určité materiálové potíže, které však nejsou nepřekonatelné, jak si ukáže dale (ve statí o součástkách). Nejdříve si probereme zapojení DPM 2 podle blokového schématu na obr. 21 za použití obr. 22, kde jsou zakresleny průběhy napětí v důležitých bodech při činnosti měřidla.

Funkční popis zapojení DPM 2

Číslicové panelové měřidlo je vlastně analogové číslicový převodník, doplněný o dekodéry a zobrazovací jednotku, displej. Analogové číslicový převodník převádí vstupní analogovou veličinu (napětí) do číslicové formy (v kódu BCD) metodou dvojí integrace.

Integrační kondenzátor C se přepínáním P připojuje buď k výstupu referenčního zdroje konstantního proudu I_{ref} , nebo k výstupu převodníku proudu na napětí (který je zároveň vstupním obvodem celého měřidla). Stav přepínače P (čili místo, kam je připojen integrační kondenzátor) je určován bistabilním klopovým obvodem KO. Je-li přepínač P v poloze, nakreslené na obr. 21 (je-li klopový obvod KO ve stavu L – viz obr. 22), vybíjí se integrační kondenzátor C od napětí U_{ref} rychlostí, která je úměrná velikosti proudu I_k a tedy i velikosti napětí U_x , přivedeného do vstupního převodníku proud–napětí ($U_x \rightarrow I_k$).

Tato první fáze převodu trvá tak dlouho, dokud se zcela nenaplňuje čítací impulzy z oscilátoru. Po naplnění čítace (přesně při přechodu ze stavu 1999 do stavu 0000) se řídící klopový obvod KO překlopí do stavu H, čímž se „přepojuje“ integrační kondenzátor C na výstup referenčního zdroje konstantního proudu. Referenčním proudem (opačného směru vzhledem k I_k) se integrační kondenzátor C znova nabije až do okamžiku, než napětí na něm dosáhne velikosti U_{ref} . V tom okamžiku se totiž překlopí diferenční komparátor K, připojený invertujícím vstupem na inte-

grační kondenzátor a neinvertujícím vstupem na zdroj referenčního napětí U_{ref} .

Výstup komparátoru rychle přechází do oblasti záporného napětí (průběh 3 na obr. 22), což má za následek, že okamžity stav čítace je „zapsán“ do obvodů paměti (po dobu integrace referenčního proudu se čítací plynul od stavu 0000 impulsy z oscilátoru), v následujícím okamžiku se celý čítací výnute využije a současně se uvede klopový obvod KO do stavu L. To znamená, že opět začala první fáze převodu a celý pochod se pak stále opakuje.

V obvodech napětí je však ji zachycen stav čítace, který je úměrný velikosti vstupního napětí. To proto, že čím bude vstupní napětí U_x větší, tím větší bude i proud I_k , kterým se po definované dobu vybíjí integrační kondenzátor. Potom ovšem bude velikost vstupního napětí U_x úměrný i rozdíl zmenšení napětí na integračním kondenzátoru od napětí U_{ref} . Na zmenšení napětí na integračním kondenzátoru zase přímo úměrně závisí doba, po níž musí být připojen referenční zdroj konstantního proudu, aby se opět nabil integrační kondenzátor na napětí U_{ref} . Tuto dobu právě reprezentuje stupeň naplnění (stav) čítace, dosažený v okamžiku překlopení komparátoru a převzatý do paměti.

Obsah paměti je v připojených dekodérech vyhodnocen a na displeji zobrazen jako číslo, udávající velikost U_x .

Zhášecí vstupy dekodérů jsou připojeny k obvodům IND, které vyhodnocují, je-li napětí U_x mimo měřicí rozsah. V takovém případě tyto obvody zajistí, že celý displej bud zhasne (je-li vstupní napětí záporné), nebo začne blikat v rytmu měřicích cyklů (přesáhně-li údaj na displeji velikost 1999).

Generátor G, připojený svým výstupem ke vstupu čítace, určuje svým kmotorem rychlosť měření. Rychlosť měření nelze libovolně zvětšovat, je třeba ji přizpůsobit možnostem daného zapojení a použitých součástek.

Podrobný popis zapojení DPM 2

Dříve, než přistoupíme k podrobnému popisu jednotlivých částí a obvodů měřidla, uvedme si ještě obvyklé rozdělení na analogovou a číslicovou část. Z hlediska činnosti panelového měřidla nemá toto dělení velký význam, protože žádná z obou částí nemůže plnit svoji funkci sama o sobě a nelze ji proto samostatně celou odzkoušet (snad jen částečně).

Analogovou část DPM 2 (podrobné schéma zapojení je na obr. 23) tvoří především vstupní převodník napětí–proud, to je operační zesilovač OZ, spolu s tranzistorem T₁ a s příslušnými odpory, dále přepínací diodový můstek (diody D₁ až D₄), který spolu s tranzistorem T₃ zastává funkci přepínače P z blokového schématu, dále sem patří referenční prourový zdroj (tranzistor T₂, dioda D₅ a příslušné odpory), potom integrační kondenzátor C₁, referenční zdroj komparátoru D₆ a nakonec vlastní komparátor, osa-

zený operačním zesilovačem OZ₂. Ostatní obvody a funkční celky patří k číslicové části měřidla, protože pracují pouze s dvouhodnotovými nebo impulsními signály.

Vstupní převodník napětí–proud

Vstupní převodník napětí–proud kromě funkce, obsažené již v názvu, zajišťuje měřidlu ještě jednu výhodnou a zpravidla velmi výhodnou vlastnost – značně velký vstupní odpor. Měřené napětí se totiž přivádí přímo do neinvertujícího vstupu operačního zesilovače MAA741, takže můžeme počítat se vstupním odporem rádu desítek megaohmů. To nás ovšem nezbavuje nutnosti rádně se vyrovnat se vstupním proudem neinvertujícího vstupu a tomuto požadavku musíme přizpůsobit obvody, připojené ke vstupu měřidla.

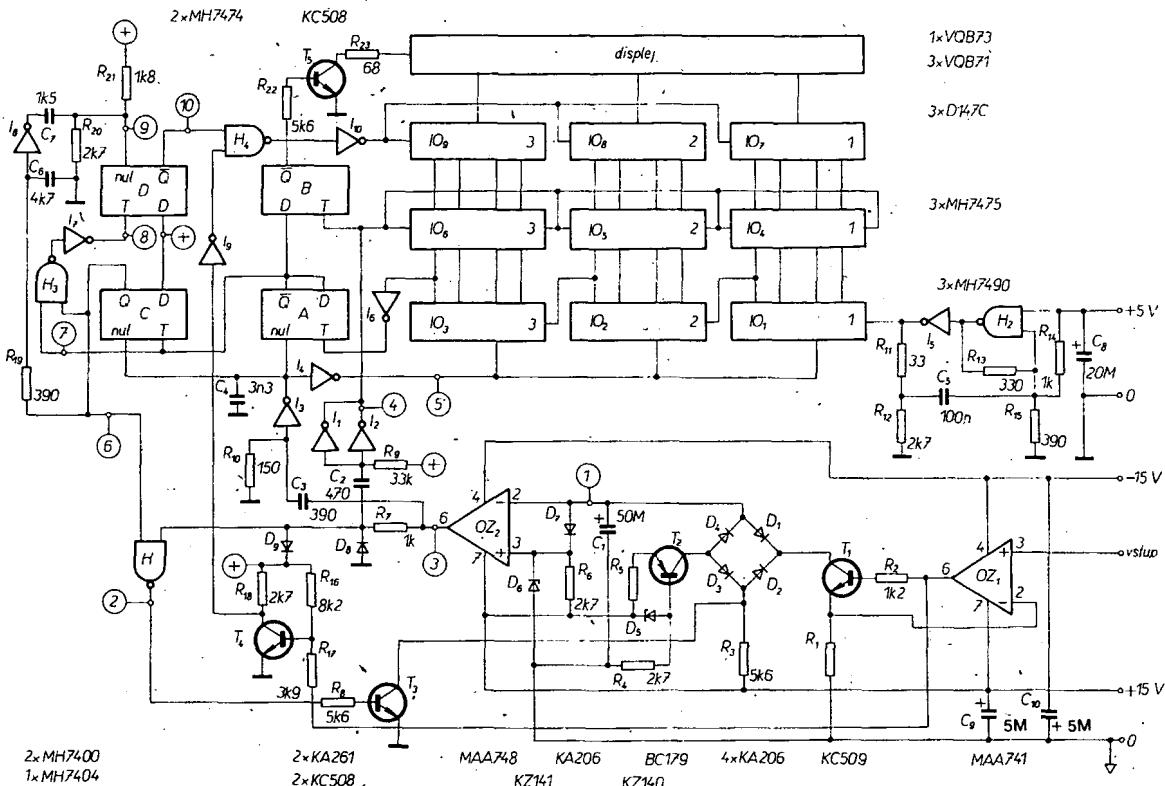
Správná činnost převodníku je založena na jednom ze základních pravidel aplikace operačních zesilovačů: rozdíl napětí mezi vstupy zesilovače je (v lineárním režimu) vždy nulový. Přivedeme-li tedy na neinvertující vstup napětí např. +1 V a bude-li zpětnovazební odpor převodníku R₁ (zařazený mezi emitor tranzistoru T₁ a zem) např. 1 kΩ, potom musí být proud, tekoucí z emitoru T₁ přes R₁ do země, přesně 1 mA. Na tomto místě si připomeneme další pravidlo pro aplikace operačních zesilovačů, podle kterého do vstupu ideálního zesilovače neteče žádný proud.

Obecně vzato musí být tedy proud emitoru T₁ vždy přímo úměrný velikosti vstupního napětí U_x , přičemž koeficient úměrnosti je velikost odporu R₁. Odpor R₂ je pouze ochranný a nemá na vlastnosti zapojení vliv. Bude-li stejnosměrný zesilovač činitel tranzistoru T₁ dostatečně velký, pak budeme moci uvedené závery aplikovat i na proud kolektoru. (Při bližším rozboru zjistíme, že je důležité, aby zesilovací činitel T₁ byl v celém rozsahu pracovních proudů co nejstálejší.) Ideálně by bylo na místě T₁ použít tranzistor řízený polem (FET). I při použití bipolárního tranzistoru není však žádný důvod k obavám, praktické zkoušky dokázaly, že odchyly od linearity jsou v celém rozsahu menší než ±1 bit.

Přepínací diodový můstek

Přepínací diodový můstek je složen ze čtyř spinacích křemíkových diod a jeho stav je ovládán tranzistorem T₃. V první fázi měřicího cyklu je tranzistor T₃ sepnut. Integrační kondenzátor se vybíjí proudem I_k , úměrným velikosti vstupního napětí U_x . Tento proud teče z kondenzátoru C₁ přes diodu D₁ do kolektoru T₁, přes tranzistor T₁ a odpor R₁ do země. Dioda D₂ je uzavřena, protože je anodou připojena na zem (na kolektor sepnutého tranzistoru T₃). Do téhož bodu také teče proud z referenčního prourového zdroje přes diodu D₃. Dioda D₄ rovněž nevede, protože je anodou připojena na kolektor tranzistoru T₂ (referenčního prourového zdroje), kde je v této fázi napětí asi +0,7 V (úbytek na diodě D₃ v propustném směru), zatímco napětí na integračním kondenzátoru není nikdy menší než asi +3 V.

Ve druhé fázi měřicího cyklu, kdy je tranzistor T₃ v nevodivém stavu, je situace, pokud jde o diody přepínacího můstku, právě opačná. Na kolektoru tranzistoru T₃ se objeví napětí asi +9 až +15 V (podle velikosti vstupního napětí U_x). Proud I_k nyní teče do kolektoru tranzisto-



Obr. 23. Celkové schéma zapojení DPM 2

ru T_1 , přes diodu D_2 a přes odpory R_3 z napájecí větve $+15 V$ a stejně jako v první fázi cyklu se na odporu R_1 vytváří úbytek napětí shodný s U_x . Na kolektoru T_1 bude napětí pouze asi o $0,7 V$ menší (úbytek na vodivé diodě D_2), než napětí na kolektoru tranzistoru T_3 , který je vždy kladnější než napětí na integračním kondenzátoru C_1 (může být maximálně $+5 V$). Proto bude dioda D_1 v této fázi uzavřena. Naproti tomu napětí na kolektoru T_2 může být maximálně o $0,7 V$ kladnější, než je maximální možná velikost napětí na integračním kondenzátoru C_1 (protože diodou D_4 teče nyní do C_1 nabijecí proud z proudového referenčního zdroje). Napětí na kolektoru T_2 nemůže být tedy v této fázi větší než $6 V$ – proto bude dioda D_3 (připojená katodou na kolektor tranzistoru T_3) spolehlivě uzavřena.

Z uvedeného výkladu jasné vysvítá, že v jednotlivých fázích měřicího cyklu je k integračnímu kondenzátoru C_1 připojen vždy jen jeden z obou zdrojů proudu, zatímco druhý je naprostě spolehlivě izolován a kromě toho je nepřipojený zdroj zajištěn náhradní cestou pro dodávání, případně odsávání proudu. To je rovněž důležité, protože potom pracují tyto obvody v lineárním režimu, což je podmínkou přesnosti, spolehlivosti a rychlosti měření.

Referenční proudový zdroj

V zapojení panelového měřidla DPM 2 jsme použili jednoduchý, teplotně kompenzovaný a osvědčený zdroj konstantního proudu s tranzistorem. Konstantní napětí na bázi tranzistoru proudového zdroje T_2 získáváme pomocí Zenerovy diody D_5 , jejíž pracovní bod je nastaven odporem R_4 zhruba na 5 mA . Velikost výstupního proudu je dána odporem R_5 . Poměrně účinné teplotní kompenzace je dosaženo záporným teplotním součinitelem napětí na diodě D_5 , který je v dobrém

souladu se záporným teplotním součinitelem napětí na otevřeném přechodu báze-emitor křemíkového tranzistoru.

Diferenční komparátor

Diferenční komparátor porovnává napětí na integračním kondenzátoru s referenčním napětím U_{ref} . Referenční napětí získáváme pomocí Zenerovy diody D_6 , zapojené do jeho neinvertujícího vstupu. Pracovní bod D_6 je nastaven odporem R_6 asi na 4 mA . Použitý operační zesilovač OZ_2 typu MAA748 nemá zapojen kondenzátor kmitočtové korekce, aby rychlosť přeběhu napětí na jeho výstupu byla co největší, a aby tedy derivaci impulsů za kondenzátory C_2 a C_3 stačily k překlopení následujících logických obvodů. Křemíková dioda D_7 urychluje přechod měřidla do provozu po připojení napájecích zdrojů. Kdyby se totiž vlivem přechodových jevů po zapnutí napájecích zdrojů nabil integrační kondenzátor na větší kladné napětí než je U_{ref} , zůstal by výstup komparátoru trvale v záporné saturaci. Tranzistor T_3 by byl sepnut, takže přepínací diodový můstek by s integračním kondenzátorem připojil kolektor tranzistoru T_1 . Pokud by však bylo na vstupu napětí blízké nebo rovné nule, mohlo by trvat velmi dlouhou dobu, než by se integrační kondenzátor vybíl pod napětí U_{ref} , aby se mohl překlopit komparátor a odblokovalo hradlo H_1 . Tepře potom by se totiž mohl „přepojit“ integrační kondenzátor diodovým můstekem k referenčnímu zdroji, což je nutno podmínkou správné činnosti měřidla.

Číslicová část měřidla

Jak je patrné z obr. 23, „komunikují“ spolu analogová a číslicová část panelového měřidla dvěma (pro funkci přístroje důležitými) cestami. Třetí cesta vedoucí

z výstupu OZ_1 přes tranzistor T_4 a invertor I_9 do hradla H_4 zajišťuje pouze zhasnutí displeje, objeví-li se na vstupu měřidla záporné napětí. Při běžném provozu se tedy uplatní cesta (z analogové části do číslicové) z výstupu komparátoru OZ_2 . Opačným směrem potom postupují z-hradla H_1 signály, řídící stav tranzistoru T_3 a tím i stav přepínacího diodového můstku.

Výstupní signály (impulzy) komparátoru se jednoduchým omezovačem (složeným z odporu R_7 a diod D_8 a D_9) upraví na velikost vhodnou pro buzení číslicových obvodů TTL. Získaným signálem především ovládáme jeden vstup hradla H_1 . Tím dochází v měřicím cyklu k přepnutí integračního kondenzátoru z výstupu zdroje referenčního proudu na vstupní převodník proud-napětí. Kromě toho „blokuje“ tento signál možnost připojit referenční proudový zdroj, pokud je napětí na integračním kondenzátoru z nějakého důvodu větší než U_{ref} , což podobně jak dioda D_7 přispívá k rychlému přechodu měřidla do aktivního stavu po připojení napájecích zdrojů.

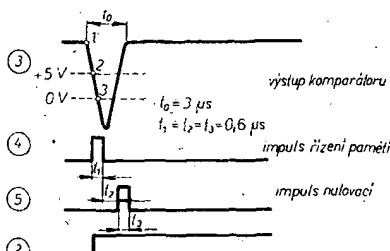
Z omezovače se rovněž odebírá signál pro řízení paměti. Ten se nejdříve deruje článek $R_1 C_2 R_9$, který je zapojen přímo na vstupy dvou paralelně spojených invertorů I_1 a I_2 . Tímto řešením jsme obešli nutnost použít výkonové hradlo pro řízení hodinových vstupů paměti (protože každý ze vstupů paměti představuje záťaz jako čtyři vstupy běžných hradel).

Signál pro nulování čítačů se odebírá přímo z výstupu komparátoru. Derivační článek $C_4 R_{10}$ je připojen na vstup invertoru I_3 . Výstup tohoto invertoru ovládá přímo nulovací vstupy klopných obvodů MH7474 (obvody A a C). Dekadicke čítače MH7490, potřebují na vynulování impuls

opačné úrovni a proto jsou řízeny přes další invertor I_4 .

Použitá kombinace derivačních článků spolu se způsobem odběru řídícího impulu z komparátoru a s derivačním kondenzátorem C_4 zajišťuje správný časový sled a šířku obou výsledných impulsů (impulu pro přepis paměti a impulu nulovacího), což je pro činnost měřidla nutnou podmínkou.

Správný časový průběh řídicích impulsů, sejmout osciloskopem, je na obr. 24. Horní průběh zachycuje děj na výstupu komparátoru. Výstup komparátoru se překlápe z napětí asi +13 V směrem k záporným hodnotám bodu 1, což je okamžik, kdy napětí na integračním kondenzátoru (v důsledku jeho nabíjení z referenčního proudového zdroje) dosáhlo velikosti U_{ref} . Rychlosť překlápení komparátoru je značně velká (přibližně 20 V za mikrosekundu) a v okamžiku, kdy výstupní napětí prochází mezi úrovní +5 V a nulou (body 2 a 3), se objeví náběžná hrana impulsu pro řízení paměti. Současně s touto hranou přechází výstup hradla H_1 na úroveň log. 1, takže tranzistor T_3 sepné a diodový můstek přepne integrační kondenzátor na výstup převodníku proudnapětí. Vlivem zpoždění signálu mezi vstupem a výstupem komparátoru (přibližně 1 mikrosekunda) se ještě zmenšuje napětí na výstupu komparátoru asi na -10 V a potom se značně vracet zpět do výchozí úrovni +13 V. V tom okamžiku se objeví náběžná hrana impulsu pro nulování čítaců. Vynulují se nejen všechny tři dekadické čítací MH7490, ale také obvody MH7474 (A a C). Vynulováním obvodu C se zablokuje úroveň log. 1 na výstupu hradla H_1 i po návratu komparátoru do kladné úrovni, protože na druhém vstupu nyní bude úroveň log. 0. Tento stav bude trvat tak dlouho, dokud nedojde k úplnému naplnění všech čítaců (včetně obvodu MH7474, A) impulsů z hodinového generátoru. Po jeho naplnění (při přechodu ze stavu 1999 do stavu 0000) překlopí náběžná hrana na výstupu Q obvodu MH7474, A, obvod C, na jehož výstupu se objeví log. 1, takže výstup hradla H_1 přejde na úroveň log. 0 (na druhém vstupu je rovněž log. 1). To má za následek, že se uzavře tranzistor T_3 a přepojí integrační kondenzátor diodovým můstekem na referenční proudový zdroj na dobu, potřebnou k jeho nabíjení na U_{ref} . Tak se dostaneme opět do bodu, označeného na průběhu napětí výstupu komparátoru na obr. 24 jedničkou.



Obr. 24. Průběhy impulsů v důležitých bozech zapojení DPM 2

Tímto popisem jsme si znova probrali průběh měřicího cyklu, tentokrát však nikoli podle blokového schématu, ale podle skutečného zapojení.

Pro správnou činnost celého měřidla je důležité, aby impuls řízení paměti a impuls

nulovací byly dostatečně široké a aby byly mezi nimi především dostatečný časový odstup, tedy aby se opět zahrádily paměti dříve, než se čítáče vynulují. Při jakýchkoli potížích je nutno ke kontrole použít kvalitní osciloskop se spouštěnou časovou základnou a pokud možno se zpoždovací linkou ve vertikálním zesilovači. Spouštění časové základny odvodíme od výstupu komparátoru. Šířku jednotlivých impulsů upravíme případně změnou příslušných derivačních kondenzátorů (C_2 u impulu řízení paměti a C_3 u impulu nulovacího).

Šířku nulovacího impulu měříme na výstupu invertoru I_4 , impulz řízení paměti nalezneme na společném bodu výstupů invertorů I_1 a I_2 .

Na časový odstup mezi koncem (se stupnou hranou) impulu řízení paměti a začátkem impulu nulovacího má vliv především C_4 a dále R_6 . Musíme ovšem počítat s tím, že tyto prvky poněkud ovlivňují i šířku příslušných impulsů.

Pokud by impuls řízení paměti zcela chyběl, ale nulovací byl v pořadku, může měřidlo pracovat, ale bez indikace (pouze vlastní analogově-číslicový převodník). Na displeji potom bude stálé náhodný stav, do něhož se obvody paměti nastaví díky přechodovém jevům po zapnutí napájecích zdrojů. Pokud budou přítomny oba impulsy, ale nulovací začne dříve, než dojde k zahrazení paměti, bude displej ukazovat buď stav 000, nebo stav 1000, přičemž převodník opět může pracovat správně. Není-li však přítomen nulovací impuls, pak měřidlo pracovat nemůže.

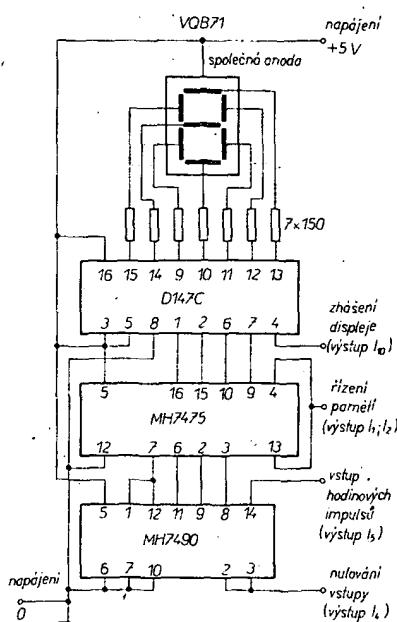
Nejjednodušší kontrola, zda je zapojení v pořadku, spočívá v kontrole průběhu na integračním kondenzátoru (obr. 22, průběh 1). Při vstupním napětí přibližně 1 V zde musí být uvedený průběh, přičemž rozdíl napětí mezi vrcholy bude přibližně 0,7 V.

Obvody čítaců, paměti a zobrazení

Ve schématu zapojení na obr. 23 jsou pro větší přehlednost vynechány v číslicové části některé detaily rutinného charakteru, což je ostatně u zapojení s číslicovými obvody zcela obvyklé. Jedná se o rozvod nulového vodiče a vodiče napájení +5 V, které nejsou propojeny do jednotlivých integrovaných obvodů, ale jen tam, kde je to nutné z hlediska funkčního (na příkladu připojení jednoho konce odporu R_9 na +5 V, popř. odporu R_{10} na zem).

Další zjednodušení (rovněž běžně používané) spočívá v tom, že není zakresleno tak zvané ošetření nevyužitých vstupů jednotlivých obvodů. Jako příklad si uvedme vstupy obvodu MH7490 pro nastavení do stavu 1001 (9), vstupy pro nastavování obvodu MH7474 apod. Tato zjednodušení ještě nebudou amatérům s praktickými zkušenostmi z číslicové techniky dělat potíže.

Mimo uvedené příklady jsou ve schématu panelového měřidla ještě značně zjednodušené nakresleny obvody čítaců, paměti a dekodérů včetně propojení na zobrazovací prvky – displej. Protože zde už nejde o zjednodušení „uzákoněné“ běžným používáním, odkazujeme čtenáře na obr. 25, kde je podrobne rozkresleno zapojení kompletní první dekády. V podstatě se ovšem jedná o katalogové zapojení daných obvodů. Způsobem uvedeným na obr. 25 jsou zapojeny všechny tři řady čítací. Pro úplnost se ještě zmiňujeme o zapojení čítací „druhé tisícovky bitů“. Zde se používá obvod MH7474, jedna jeho polovina pracuje jako čítac se dvěma stavami (A) a druhá polovina slouží jako jeho paměť (B). Rozsvěcení jedničky na displeji



Obr. 25. Detailní zapojení obvodů jedné dekády měřidla

ji zajišťuje tranzistor T_5 , řízený výstupem paměťového obvodu. Odlišný způsob přepisu informace (oproti obvodům MH7475) zde není na závadu.

Hodinový vstup obvodu z výstupu D třetího čítacího MH7490 se budí prostřednicitým invertem, protože obvody MH7474 překlápejí současně se vstupním hranou impulsu (viz obr. 23).

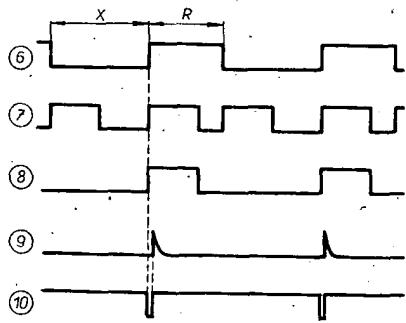
Generátor hodinových impulsů

Generátor hodinových impulsů doslova „pohání“ celé panelové měřidlo a na jeho kmitočtu přímo závisí rychlosť měření (případně doba převodu). V přístroji je použito osvědčené zapojení generátoru, k jehož predněstem patří především dobrá stabilita kmitočtu při změnách napájecího napětí. S ohledem na rušení rozptylovým polem síťového rozvodu se v těchto případech volí kmitočet generátoru hodinových impulsů tak, aby doba trvání první části měřicího cyklu (kdy se měří proud tekoucí ze vstupního převodníku napětí-proud) byla celistvým násobkem periody síťového napětí (20 milisekund). V našem případě je kmitočet generátoru 12,5 kHz, proto je doba (celého) měřicího cyklu od 160 milisekund (při nulovém napěti na vstupu měřidla) do 320 milisekund (bude-li vstupní napětí 2 V). Nakmitočet generátoru má vliv především kapacita kondenzátoru C_5 , v menší míře také odpor R_{13} a dělič R_{14} - R_{15} .

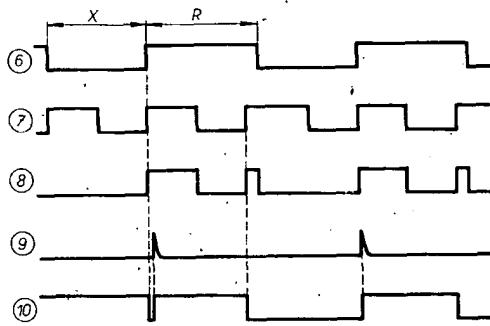
Obvody indikace mimoprovozních stavů

Již v úvodu jsme se zmínili o tom, že panelové měřidlo je vybaveno obvody, které zajišťují indikaci a signalizaci mimoprovozních stavů. Budeme rozlišovat dva případy. Za prvé stav, kdy bude vstupní napětí menší než nula (záporné), a za druhé případ, kdy vstupní napětí bude větší než 2 V.

Indikace prvního případu je velmi jednoduchá. Přivedeme-li na vstup měřidla malé záporné napětí, objeví se na výstupu zesilovače napětí velké zhruba jako záporné napětí přechodu báze-emitor tranzistoru T_1 , tedy asi -8 V. Toto napětí uzavře tranzistor T_4 , což má za následek, že na zhášecím vstupu sedmisegmentových



Obr. 26. Průběhy impulsů v indikační části při běžném provozu



Obr. 27. Průběhy impulsů v indikační části, je-li $U_x > 2 V$

dekodérů D147C se objeví úroveň log. 0 a celý displej zhasne. Jakmile zrušíme záporné napětí na vstupu měřidla, vrátí se tranzistor T_5 i následující logické obvody zpět do původního stavu a displej se rozsvítí.

Složitější poměry nastávají u obvodu pro indikaci překročení vstupního napětí 2 V. Popřešeme si nyní činnost této části ve dvou režimech.

První režim představuje běžné provozní podmínky, kdy je vstupní napětí v rozmezí od nuly do +1,999 V. Činnost obvodu indikace si probereme podle obr. 26, kde je zakreslen časový průběh stavů obvodů v důležitých bodech.

Průběh 6 představuje signál na výstupu Q obvodu MH7474C. Ve fázi X je tranzistor T_3 sepnut, a jak již víme z předchozího popisu, nabíjí se integrační kondenzátor proudem, úměrným měřenému vstupnímu napětí U_x . Fáze, jejíž doba trvání je na průběhu 6 označeno písmenem R, představuje tu část měřicího cyklu, kdy se integrační kondenzátor nabíjí na napětí blízké U_{ref} proudem z referenčního prourového zdroje. Nakreslené poměry odpovídají zhruba stavu, kdy U_x bude asi 1,5 V.

Průběh 7 odpovídá pak ději na výstupu Q obvodu MH7474A. Jak je vidět na obr. 23, jsou oba uvedené body spojeny se vstupy hradla H_3 . V důsledku toho se na vstupu T obvodu MH7474, D, objeví průběh, který je nakreslen na obr. 26 pod číslem 8. Současně s náběžnou hranou impulsu v průběhu 8 však přechází výstup Q tohoto obvodu (spojeného dále s jedním ze vstupů hradla H_4) na úroveň log. 0 (vstup D je trvale na +5 V). Protože se však jako odezva na přechod z log. 0 na log. 1 na výstupu Q obvodu MH7474, C, na nulovací vstup obvodu MH7474, D, dostane kladný nulovací zpožděný impuls (nakreslený na obr. 26 jako průběh 9), vrácí se řídící signál pro hradlo H_4 rychle zpět na úroveň log. 1 (10). Doba setrvání úrovni log. 0 na výstupu Q obvodu MH7474, D, je velmi krátká (přibližně 1,5 mikrosekundy), takže „mrknutí“ displeje nemůžeme v žádném případě okem po-

střehnout a není tedy pro obsluhu nepříjemné.

Průběhy na obr. 27 charakterizují činnost obvodu indikace mimoprovozních stavů za situace, kdy je vstupní měřené napětí U_x větší nebo rovno napětí +2 V. Z průběhu 6 je patrné, že doba trvání R integrace je nyní delší, než doba trvání X. Poměry v obvodech indikace v okamžiku skončení doby X se shodují s poměry za situace, kdy je vstupní měřené napětí ve jmenovitých mezích, což vyplývá ze srovnání obr. 26 a 27.

Jiná situace však nastane, je-li doba R delší než doba X. Tehdy se totiž výstup Q obvodu MH7474, A, vrátí na úroveň log. 1 (viz průběhu 7), úroveň log. 1 má však stále ještě také druhý vstup hradla H_3 .

To ovšem znamená, že se na hodinový vstup obvodu MH7474, D, dostává impuls s úrovni log. 1 (jak je vidět na průběhu 8). Proto současně s náběžnou hranou tohoto impulsu přechází výstup Q na úroveň log. 0, jak je zřejmé z průběhu 10. Tentokrát to však není důsledek náběžné hrany na průběhu 6, ale 7, takže nemohlo vzniknout v obvodech R_9 , C_6 , I_8 a C_7 zpožděný nulovací impuls a proto displej zůstane zhasnutý delší dobu (až do okamžiku, než se znova na průběhu 6 objeví náběžná hraná).

Doba zhasnutí displeje je právě rovna době trvání R integrace referenčního proudu a rytmus blikání se shoduje s měřicím cyklem. Obr. 27 ukazuje právě tento stav, kdy došlo v řadě měření k prvnímu cyklu, v němž vstupní napětí přesáhl velikost 1,999 V. Je to zřejmě na průběhu 10, v jehož první části (vlevo) je zachycen stav jako na obr. 26.

Uvedený stav (blikání displeje) signalizuje současně dvě věci. Za prvé přetečení, které má z následkem, že se na displeji objeví pouze číslo, o které je vstupní měřené napětí U_x větší než 2 V. To znamená, že bude-li na měřidle blikat výsledek např. 148, potom bude skutečná velikost napětí na vstupu 2,148 V. Za druhé nás blikání upozorňuje, že musíme zvážit, zda je vůbec displejem udávaná velikost napětí správná. To proto, že měřidlo je schopno správně měřit napětí jen do určité hranice, která leží v okolí 2,4 V (čili asi 20 % nad velikost, danou naplněním displeje). Tato hranice je dána celou řadou činitelů, zejména skutečnou velikostí kapacity integračního kondenzátoru a velikostí U_{ref} (tedy velikosti Zenerova napětí diody D_6).

Výběr součástek

Při konstrukci panelového číslicového měřidla se autoři snažili dosáhnout co nejmenších rozměrů, což je v souladu s jeho předpokládaným využitím. U polovodičových součástek, tj. u tranzistorů, operačních zesilovačů a číslicových integrovaných obvodů je volba celkem jednoznačná a nelze dosáhnout prostorových úspor.

Zapojení obsahuje značné množství odporů, proto byly použity nejmenší prakticky dostupné typy, konkrétně odpor y řady 191. Jejich náhrada běžnějšími odory z řady TR 151 je sice možná, ale ne bez potíží, plynoucích nejen z jejich větší délky, ale i z většího průměru (např. u displeje).

Kondenzátory jsou v převážné míře keramické, na blokování napájecích větví proti vazbám přes zdroje jsou použity kondenzátory elektrolytické (ve věti pro napájení číslicových obvodů +5 V jsou navíc keramické kondenzátory C_{11} až C_{15} ,

rozložené na různých místech). Integrační kondenzátor je rovněž elektrolytický; protože je důležité, ab měl malý svodový proud, použili jsme zde tantalový typ. Rovněž blokování obou napájecích větví analogové části měřidla ±15 V zajišťují tantalové elektrolytické kondenzátory a sice především z rozměrových důvodů. V zásadě je však možné použít na příklad elektrolytické kondenzátory pro plošné spoje v plastické hmotě (zelené). Volbu typu kondenzátoru C_5 určuje požadavek co největší stability kmitočtu generátoru hodinových impulsů pro zachování odolnosti měřidla vůči rušení signály síťového kmitočtu. Proto je zde předepsán svitkový kondenzátor s dielektrikem z plastické hmoty.

Budeme-li posuzovat součástky měřidla podle toho, jaký mají vliv na přesnost jeho údajů, můžeme si je rozdělit do tří skupin.

Do první skupiny zařadíme součástky, které svou hodnotou přesnost měřidla ovlivňují přímo, tedy součástky, které mají být co nejstabilnější z hlediska časového i z hlediska změn okolní teploty. Do této skupiny patří především odpor R_1 , jehož stabilita rozhodujícím způsobem ovlivňuje stabilitu celého vstupního převodníku napětí-proud. Podobnou funkci potom zastává v referenčním prourovém zdroji R_5 , jehož odpor přímo ovlivňuje přesnost údaje měřidla. Referenční diodou prourového zdroje je třeba posuzovat společně s tranzistorem T_2 , se kterým by měla tvořit teplotně kompenzovanou dvojici. Z hlediska časového driftu je pochopitelně nutné, aby vlastnosti diody D_5 byly co nejstálejší. Z výše uvedených důvodů jsou na místě R_1 a R_5 použity odpory řady TR 161.

Druhou skupinu tvoří součástky, které nesmí změnit své parametry v průběhu jednoho měřicího cyklu, přičemž pomale změny hodnot nezhorší přesnost panelového měřidla. Mezi tyto součástky patří především integrační kondenzátor C_1 a dále dioda D_6 , určující velikost referenčního napětí na vstupu komparátoru. Mimo tyto součástky se v průběhu jednoho měřicího cyklu nesmí také změnit kmitočet generátoru hodinových impulsů, což vlastně definuje požadavky na kondenzátor C_5 a tím ho řadí do stejné skupiny, v níž jsou C_1 a D_6 .

Zbytek součástek (vlastně naprostá většina) nemá při změnách do 10 % vliv na údaj měřidla a není tedy třeba se jejich výběrem zvlášť zabývat.

V číslicové části měřidla na obr. 23 je celkem 10 invertorů a čtyři hradla, přitom, jak je vidět ze seznamu součástek uvedeném dále, jsou ke stavbě použity dva kusy čtyřnásobných dvojvstupových hradel NAND MH7400 a jeden šestinásobný inverter MH7404. Z toho vyplývá, že některá hradla jsou použita jako invertory (oba vstupy jsou spojeny), což na funkci měřidla pochopitelně nemá vliv.

Další skupinou součástek je displej a příslušné sedmisegmentové dekodéry. Při konstrukci jsme použili součástky vyráběné v NDR, kde je bylo možné běžně zakoupit za relativně nízké ceny. Doporučujeme proto amatérům, aby se pokusili v rámci platných celních předpisů této možnosti využít, zejména proto, že mohou ve specializovaných obchodech objevit ještě mnoho dalších „zajímavostí“, o kterých přinesly bohaté informace Alfa Matuška v [4].

Předepsané sedmisegmentové dekodéry je pochopitelně možné nahradit ja-

kýmkoli vývodové kompatibilním typem od některého ze široké plejády světových výrobců, jež jsou občas nabízeny v inzertní rubrice AR nebo v některých prodejnách podniku Klenoty v Praze (Karlovo náměstí, Melantrichova ulice).

Rovněž sedmisegmentové displeje LED je možné po celkem jednoduché úpravě desky s plošnými spoji nahradit jinými typy (pochopitelně takovými, které mají „společnou anodu“).

Mechanická konstrukce, uspořádání

Všechny obvody číslicového panelového měřidla (kromě displeje) jsou umístěny na jedné desce s obostrannými plošnými spoji, obr. 28, 29 a 30. Všechny spoje s displejem jsou vyvedeny na spodní straně celní hrany destičky, takže je možné je přímo připájet ke shodně orientovaným vývodům destičky displeje.

Deska s plošnými spoji displeje (obr. 31) je přisazena kolmo k desce se spoji podle obr. 30 tak, že přečnívá dolů (pod stranu spojů) asi o 1,5 mm. Ve vzniklém „rohu“ se odpovídající spojové plošky obou destiček propájejí, takže se elektricky propojí displej s obvody měřidla (včetně napájení společných anod) a celek je zároveň mechanicky pevný. K montáži celého panelového měřidla nepotřebujeme tedy ani kousek propojovacího drátu.

Sestavení měřidla, oživení a kalibrace

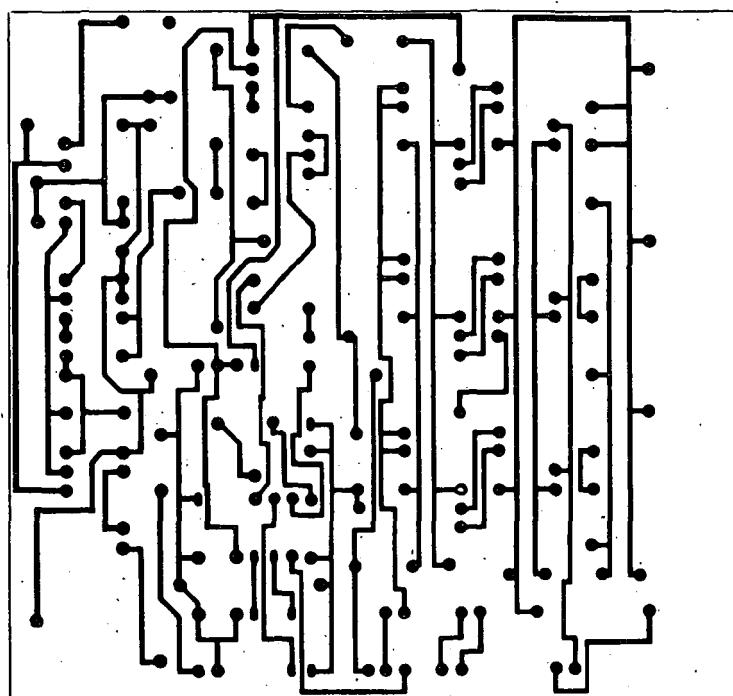
Doporučujeme všem těm, kteří se rozhodnou ke stavbě číslicového panelového voltmetu, aby se pečlivou kontrolou přesvědčili o bezvadné funkci všech použitých součástek. Spoje na oboustranné desce jsou poměrně komplikované a při případné výměně na příklad některého číslicového integrovaného obvodu by se mohly značně poškodit.

Díry pro součástky v plošných spojích vrtáme vrtáčkem o průměru 0,8 mm, výjimkou jsou pouze dvě díry pro kondenzátor C_5 , které vytvářame na průměr 1 mm.

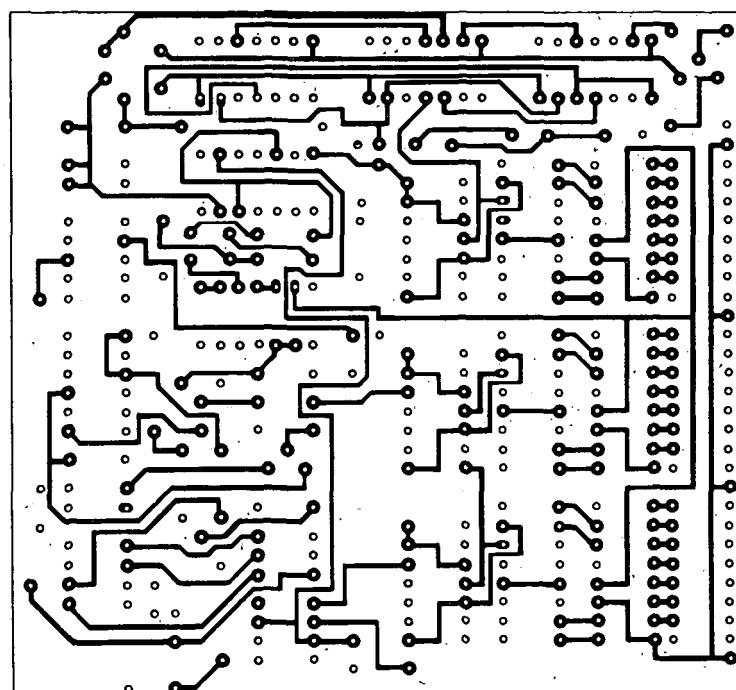
Body pro připojení napájecího napětí a vstupní svorky opatříme vhodnými pájecími očky (vhodná jsou tzv. narážecí očka). Do očištěné destičky zapájíme všechny součástky podle obr. 30. K pájení použijeme co nejkvalitnější pájku (trubičkovou o průměru 1 mm s velkým obsahem cínu a kvalitním tavidlem). K pájení je vhodná tzv. mikropáječka, při troše zručnosti lze však dosáhnout pěkného vzhledu i s páječkou transformátorovou. Není třeba se obávat zničení součástek, protože zapojení neobsahuje polem řízené polovodičové prvky.

Po zapájení všech součástek zkонтrolujeme, jsou-li všechny spoje propájeny, zejména na horní straně se nějaký spoj snadno zapomene.

Po skončení stavby opatříme body pro napájení vhodnými přívodními kablíky, připravíme si napájecí zdroje a nějaké univerzální měřidlo. Podrobnosti o požadavcích na napájecí zdroje jsou uvedeny v závěru popisu konstrukce číslicového panelového měřidla. Vstup panelového měřidla propojíme se zemnicí svorkou odporem 1 k Ω a se svorkou napájecí větve +15 V odporem 15 k Ω . Nulové body napájecích zdrojů analogové a číslicové části musí být propojeny. Do napájecí větve +15 V zařadíme ampérmetr a po zapnutí napájecích zdrojů kontrolujeme



Obr. 28. Nákres obrazce plošných spojů P223 panelového měřidla, strana součástek

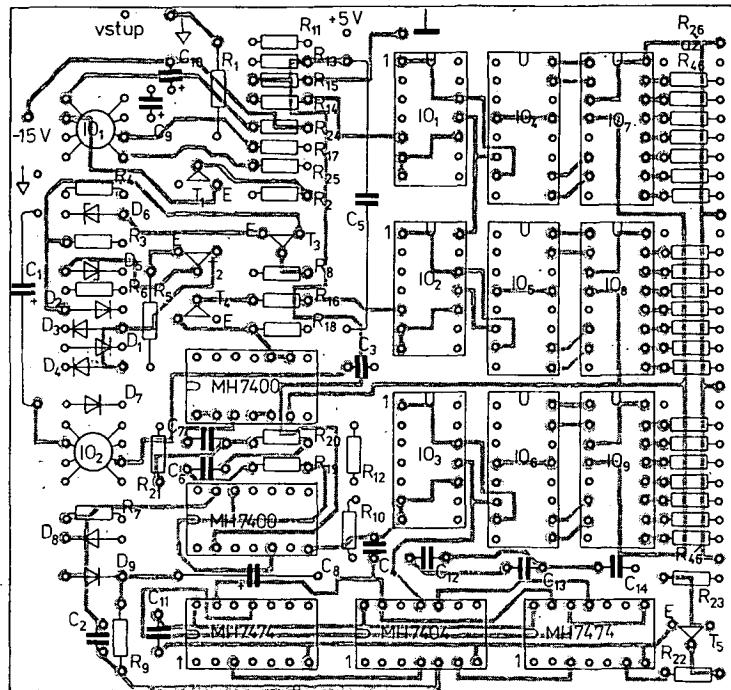


Obr. 29. Obrazec plošných spojů P223 panelového měřidla, strana spojů – pohled ze strany spojů

odběr proudu, který má být v rozmezí 20 až 25 mA. Potom stejně zkonzrolujeme napájecí větev -15 V, odběr proudu by měl být kolem 3 mA. Při následující kontrole odběru proudu číslicovou částí panelového voltmetu (větev +5 V) bychom měli naměřit proud kolem 0,5 A (závisí na stavu na displeji).

Pokud shledáme, že odběr proudu jednotlivých napájecích okruhů odpovídá uvedeným velikostem (s tolerancí max. ±20 %), obrátíme svoji pozornost k činnosti zapojení. Za daného stavu by mělo být na vstupu napětí o něco menší než 1 V a tomu by mělo odpovídat číslo, zobrazené na displeji.

Dále si připravíme odporník 6,8 k Ω a potenciometr 1 k Ω . Potenciometr zapojíme jedním koncem na zemnickou svorku měřidla, běžcem na jeho vstup a druhým koncem přes odporník 6,8 k Ω na svorku +15 V. Nyní můžeme plynule měnit napětí na vstupu panelového měřidla v rozmezí od nuly až téměř do +2 V. Toho využijeme nejdříve ke kontrole činnosti za současné hrubé kontroly paralelně připojeným univerzálním měřicím přístrojem (s malou spotřebou). Při otáčení hřídelem potenciometru musí údaj na displeji panelového voltmetu plynule sledovat zhruba údaje kontrolního měřicího přístroje. Pokud je tomu tak, měřidlo pracuje správně.



Obr. 30. Rozložení součástek panelového měřidla na desce s plošnými spoji – pohled na součástky

Jestliže voltmeter nepracuje, musíme vztít na pomoc při dalším oživování osciloskop, o jehož vlastnostech jsme se již zmínilo.

Časovou základnu osciloskopu nastavíme do režimu externího spouštění zápornými impulsy a na spouštěcí vstup přivedeme signál z výstupu komparátoru. Rychlosť časové základny nastavíme na 100 milisekund na dílek. Vertikální zesilovač nastavíme na citlivost 1 V na dílek a jeho vstup připojíme na kladný pól integračního kondenzátoru. Na osciloskopu by se mělo zobrazit napětí trojúhelníkovitého průběhu, přičemž jeho mezinrcholová velikost bude záviset na velikosti vstupního napětí panelového měřidla.

Pokud tomu tak je, je chyba někde v zobrazovací části (invertory I₁, I₂, příslušný deriváční obvod C₂R₉, obvody paměti, dekodéru atd.). Není-li však uvedený průběh na integračním kondenzátoru, musíme postupovat takto: Časovou základnu osciloskopu přepneme do režimu spouštění interním signálem a zkontrolujeme činnost generátoru hodinových impulů (na výstupu invertoru I₅ – impulzy s periodou přibližně 80 mikrosekund). Dále zkontrolujeme činnost všech dekadických děličů MH7490 a obvodu MH7474, A. Pokud budou všechny tyto obvody v pořádku a měřidlo nepracuje, potom je chyba někde v ovládaci logické části a je nutno ji odhalit postupně podrobnou analýzou stavů, ve kterých se jednotlivé obvody nacházejí. Tato analýza musí vycházet z dokonalé znalosti činnosti celého zapojení a jeho součástek, nějaké univerzální rady pro všechny možné druhy závad nelze vzhledem k možnému počtu závad uvést. V případě nouze bude tedy nutné vyhledat pomoc u kolegy, který je s podobnými obvody lépe obeznámen.

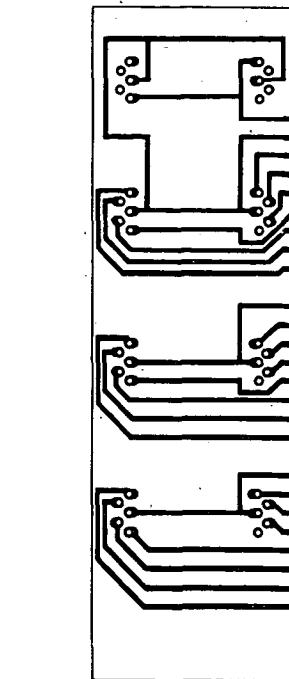
Předpokládejme však, že k tomuto nejhorskému případu nedojde, a že zapojení pracuje. Potom můžeme přikročit ke kalibraci. K tomu účelu potřebujeme číslový voltmetr, ideální bude, máme-li k dispozici voltmetr s rozlišovací schopností o řád větší. Vstup kontrolního voltmetu připojíme paralelně ke vstupu panelového měřidla a odporník 6,8 kΩ odpojíme od

nапájecí větve +15 V. Na vstupu měřidla pak bude nulové napětí.

To zapnutí mohou nastat tři možnosti. Ideální je, ukazuje-li displej panelového měřidla stav 000. To znamená, že vstupní napěťovou nesymetrii OZ₁ je menší než 1 mV a že ji vůbec nemusíme kompenzovat. Druhou možností je, že se na displeji objeví na posledním řádu nějaké číslo. V tom případě zapojíme ze spodní strany desky s plošnými spoji mezi vývody 1 a 4 OZ₁ odporný trimr asi 47 kΩ a jeho otáčením se snažíme nastavit na displeji stav 000. Po dosažení žádaného stavu trimr opatrně odpojíme (abychom nezměnili jeho nastavení), změříme a do desky zapojíme na místo R₂₄ stejný odpór. Odpór R₂₄ a dále uvedený R₂₅ nahrazují jinak obvyklou kompenzaci vstupní napěťové nesymetrie operačních zesilovačů MAA741 trimrem, zapojeným konci na body 1 a 5 a běžcem na -15 V. Na obr. 23 nejsou tyto odpory zakresleny a jejich místo najdeme na obrázku rozložení součástek.

Nebude-li displej svítit, postupujeme podobně jako v předchozím případě s tím rozdílem, že nyní dáváme trimr mezi vývody 4 a 5 OZ₁ a odpor o hodnotě, nalezené obdobným způsobem, dáváme potom na pozici označenou jako R₂₅.

Upozorňujeme, že vždy po zapnutí mě-



Obr. 31. Obrazec plošných spojů displeje, P224

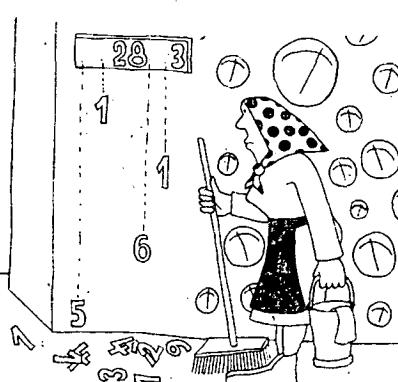
řidla je třeba aši 1 minutu počkat, než se voltmeter „usadí“ (především až se ustaví teplotní rovnováha na čipu vstupního zesilovače).

Popsaným postupem jsme tedy vykompenzovali vstupní napěťovou nesymetrii OZ₁ a zbývá seřídit měřicí rozsah. Odpór 6,8 kΩ připojíme opět k napětí +15 V a pomocným potenciometrem nastavíme na vstupu panelového měřidla podle údajů kontrolního voltmetu napětí o něco menší než 2 V. Porovnáme údaje obou měřidel a úpravou odporu R₅ se snažíme dosáhnout jejich shody. Nejrychlejší opět bývá, použijeme-li trim vhodné velikosti, který po nastavení změříme a nahradíme pevným odporem nebo kombinací odpórů (odpor musí přesně odpovídat odporu trimru), kterou nakonec připojíme k R₅. Je vhodné dosáhnout žádané kalibrace paralelní kombinací, aby R₅ mohl být oběma konci přímo zapojen do destičky. Pokud by bolo nutné R₅ zvětšit, raděj ho vyměníme a celou kalibraci opakujeme.

Po skončení kalibrace zkонтrolujeme linearitu převodu v celém rozsahu od 0 až 2 V (např. po skocích 100 mV). U správně pracujícího panelového měřidla nesmí být odchylka od linearity větší než ±1 bit.

Pro dostatečnou odolnost proti rušení naindukovaných střídavými signály síťového kmitočtu 50 Hz je třeba, aby první část měřicího cyklu byla přesným násobkem periody síťového napětí. Proto ještě zkонтrolujeme kmitočet generátoru hodinových impulů a v případě potřeby nastavíme jeho kmitočet na 12,5 kHz, +0 % až -1 %. Blížší informace o způsobu změny kmitočtu jsou ve statii, zabývající se popisem obvodů generátoru.

Jako poslední zbyvá zkонтrolovat činnost obvodů, indikujících mimoprovozní stav. K tomu účelu přivedeme na vstup nejdříve malé záporné napětí (display musí zhasnout) a potom napětí o málo větší, než 2 V (display začne blikat rychlostí asi třikrát za sekundu).



Napájecí zdroje

Ve statí, zabývající se popisem postupu při oživování panelového měřidla, již byla zmínka o napájecích zdrojích, potřebných k jeho provozu. Připomeňme si, že k napájení analogových obvodů měřidla potřebujeme zdroj symetrického napětí ± 15 V, odběr proudu z kladné větve je nejvíce 25 mA, ze záporné větve není větší než asi 4 mA. Pro napájení číslicových obvodů panelového měřidla potřebujeme zdroj o napěti +5 V, který je schopen krát spotřebu alespoň 0,6 A.

Pro návrh zapojení zdrojů je potřebné vědět, jak se kolísání napětí na jednotlivých napájecích větvích projeví na správnosti údajů měřidla. Nejpřesnější požadavky jsou kládeny na zdroj napěti +15 V. Zmenší-li se napěti tohoto zdroje o jedno procento, zvětší se údaj panelového měřidla o dvě promile. Jestliže se napěti napájecí větve +15 V naopak zvětší o jedno procento, údaj měřidla se o dvě promile zmenší. V praxi to znamená, že kladné napájecí napěti nesmí (aby nezhoršovala přesnost měřidla) kolísat o více než ± 3 mV.

Zcela odlišně jsou požadavky na napájecí zdroj napěti -15 V. V tomto případě nemají změny až o 3 V v obou směrech (tj. od -12 do -18 V) žádný vliv na přesnost měřidla, což umožňuje použít nejjednodušší stabilizaci Zenerovou diodou.

Zdroj napěti +5 V rovněž poněkud ovlivňuje přesnost měřidla, ale mnohem méně, než zdroj +15 V. Běžně udávaná tolerance pro napájecí napěti číslicových integrovaných obvodů TTL $\pm 5\%$ způsobuje změnu v údaji měřidla o jedno promile. Proto musíme zajistit, aby napěti 5 V nemělo za provozu větší toleranci než asi $\pm 2\%$, což odpovídá změnám napěti o $\pm 0,1$ V.

Technické parametry číslicového panelového voltmetru DPM 2

Měřicí rozsah:	0 až + 1,999 V.
Vstupní odpor:	větší než 100 MΩ.
Přesnost:	0,1 % z rozsahu ± 1 bit
Doba převodu:	160 až 320 milisekund.
Potlačení rušení 50 Hz:	větší než 65 dB..
Napájení:	+15 V/22 mA, -15 V/3 mA, +5 V/500 mA.
Rozměry	š x v x h: 90 x 28 x 100 mm.
Hmotnost:	asi 80 g.

Seznam součástek

Integrované obvody	
IO ₁ , IO ₂ , IO ₃	MH7490
IO ₄ , IO ₅ , IO ₆	MH7475
IO ₇ , IO ₈ , IO ₉	D147C
hradla, invertory	2x MH7400
	1x MH7404
klopné obvody	2x MH7474
Operační zesilovače	
OZ ₁	MAA741
OZ ₂	MAA748
Tranzistory	
T ₁	KC509
T ₂	BC179
T ₃ , T ₄ , T ₅	KC508
Diody	
D ₁ , D ₂ , D ₃ , D ₄	KA206
D ₅	KZ140
D ₆	KZ141
D ₇ , D ₈ , D ₉	KA261

Kondenzátory

C ₁	50 μ F/10 V, TE 152 (tantalový)
C ₂	470 pF; keramický
C ₃	390 pF, keramický
C ₄	3,3 nF, keramický
C ₅	100 nF/100 V, TC 279, svitkový
C ₆	4,7 nF, keramický
C ₇	1,5 nF, keramický
C ₈	20 μ F/6 V, TE 981
C ₉ , C ₁₀	5 μ F/15 V
C ₁₃ , C ₁₄	47 nF, TK 782, keramický
C ₁₁ , C ₁₂	– viz text

Odpory TR 161

R ₁ , R ₅	4,7 kΩ
---------------------------------	--------

Odpory TR 191 (TR 151):

R ₂	1,2 kΩ
R ₃ , R ₈ , R ₂₂	5,6 kΩ
R ₄ , R ₆ , R ₁₂ , R ₁₈	
R ₂₀	2,7 kΩ
R ₇ , R ₁₄	1 kΩ
R ₉	33 kΩ
R ₁₀	150 Ω
R ₁₁	33 Ω
R ₁₃	330 Ω
R ₁₅ , R ₁₉	390 Ω
R ₁₆	8,2 kΩ
R ₁₇	3,9 kΩ
R ₂₁	1,8 kΩ
R ₂₃	68 Ω
R ₂₄ , R ₂₅	– viz text
R ₂₆ až R ₄₆	150 Ω (21 kusů)

Další součástky

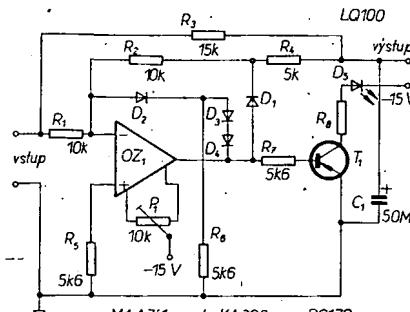
deska s plošnými spoji měřidla (P223)
deska s plošnými spoji displeje (P224)

Rozšíření měřicích možností panelového měřidla DPM 2

K měření stejnosměrných napětí obou polarit případně i napětí střídavých je třeba před vstupem panelového měřidla zařadit převodník pro vytvoření absolutní hodnoty, vybavený obvody pro automatickou signifikaci polarity. V zásadě lze pro tento účel použít modul pro absolutní hodnotu z univerzálního měřidla UDM 1000 (obr. 8).

Tuto možnost jsme vyzkoušeli s těmito výsledky: při měření stejnosměrného napětí obou polarit zůstává přesnost měření v mezikruzích, udaných v přehledu technických parametrů měřidla DPM 2. Střídavé napětí lze měřit s přesností na 1 % do kmitočtu 1 kHz, přičemž nevhoda nestálostí údaje na nižších kmitočtech (popsaná v návodu na stavbu UDM 1000) se pochopitelně projevuje i zde.

Na obr. 32 je schéma zapojení obvodu, který je co do funkce (ve spojení s panelovým měřidlem) ekvivalentní obvodu pro absolutní hodnotu. Zapojení využívá jako



Obr. 32. Zapojení převodníku na absolutní hodnotu pro DPM 2

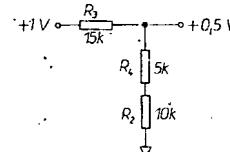
sčítacího bodu neinvertující vstup operačního zesilovače, zapojeného na vstupu panelového měřidla. Díky tomu vystačíme v zapojení pouze s jedním operačním zesilovačem.

Správná činnost obvodu je podmíněna tím, že je napájen z obvodu s výstupním

odporem blízkým nule, a že pracuje na prázdnou, tj. do obvodu s velkým vstupním odporem. Druhá podmínka je ve spojení s panelovým měřidlem DPM 2 splněna velmi dobře, zatímco první podmínku musíme mít na zřeteli při připojování „rozšířeného“ panelového voltmetu ke zdroji měřeného napěti. Za uvedených podmínek je přenos obvodu ze vstupu na výstup přesně 0,5, což znamená, že je nutná úprava obvodu panelového měřidla. Úpravu musíme dosáhnout stavu, kdy bude původní panelové měřidlo ukládat právě dvojnásobnou vělkoost napěti, přivedeného na jeho vstup. Z popisu obvodu vstupního převodníku napětí-proud panelového měřidla je zřejmé, že tohoto stavu dosáhne tak, že odpor R₁ (obr. 23) zmenší přesně na polovinu, nejjednodušeji tak, že k němu připojíme paralelně druhý odpor stejně velikosti.

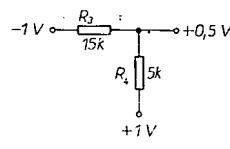
Celé zapojení převodníku na absolutní hodnotu (přesněji na polovinu absolutní hodnoty) je velmi jednoduché, skládá se vlastně z původního přesného usměrňovače (operační zesilovač, odpory R₁ a R₂ a dále obvody kromě D₅) a dvou sčítacích odporů R₃ a R₄. Odpor R₅ pouze upravuje napěti na neinvertující vstupu zesilovače.

Bude-li na vstupu kladné stejnosměrné napěti, např. +1 V, potom bude dioda D₁ uzavřena a zpětná vazba operačního zesilovače se uzavře přes diody D₂, D₃ a D₄, protože na výstupu zesilovače bude záporné napěti. Obvod celého převodníku potom přejde do tvaru, nakresleného na obr. 33, protože invertující vstup zesilovače je na nulovém potenciálu (na tzv. virtuální zemi). Z obr. 33 je vidět, že vstupní napěti +1 V se dělí právě na polovinu, tj. na 0,5 V.



Obr. 33. Náhradní schéma obvodu pro kladné napěti na vstupu

Bude-li na vstupu napěti -1 V, potom se na výstupu zesilovače objeví kladné napěti, dioda D₁ povede a na její katodě bude přesně +1 V (do tohoto bodu pracuje nyní operační zesilovač jako invertor). Náhradní schéma zapojení pro tento případ je na obr. 34. Mezi odpory děliče, který nyní tvoří odpory R₃ a R₄, se opět objeví napěti přesně 0,5 V.



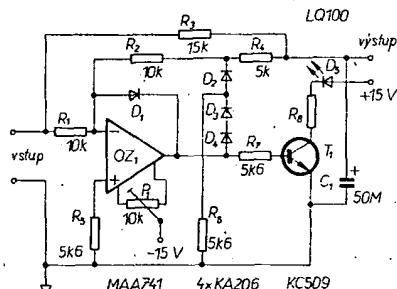
Obr. 34. Náhradní schéma obvodu pro záporné vstupní napětí

Podmínkou pro správnou činnost obvodu je přesné vyrovnaní vstupní napěťové nesymetrie operačního zesilovače, což zajistíme nastavením trimru P₁.

Obvod signalizace polarity vstupního napěti je tvořen tranzistorem T₁ spolu se svítivou diodou D₅ za pomoci D₂, D₃ a odporu R₅. Úkolem tohoto obvodu je zajistit, aby již při malém kladném vstupním napěti bylo napěti na výstupu operačního zesilovače dostatečně velké (aby se otevřel tranzistor T₁ a tím i rozsvítila dioda LED, indikující kladnou polaritu). Uvedený

způsob indikace je vhodný pro indikátor polarity VQB73, u něhož se vodorovná část znaménka zapojí tak, aby svítila trvale, a svislá část se spíná tranzistorem T_1 .

Budeme-li indikovat polaritu jiným způsobem než znaménkovým zobrazovacím prvkem (VQB73 a jiné typy znaménkových displejů), bude pak přirozené, když při klidném napětí zůstane údaj na displeji bez znaménka a rozsvítí-li se příslušný znak, prosvěcován indikační diodou LED, pouze při záporném napětí. Zapojení obvodu převodníku se signalizací záporného napětí na vstupu je na obr. 35. Součástky zapojení jsou číslovány tak, že jejich seznam na konci této strany platí



Obr. 35. Zapojení převodníku, signalizující záporné napětí na vstupu

i pro tuto alternativu (výjimkou je pouze T_1 , který zaměníme za typ opačné vodičnosti).

Při měření střídavého napětí musíme upravit hodnotu odporu R_t v zapojení panelového měřidla, a sice dále ji změnit v poměru 0,9 : 1. V praxi tuto úpravu realizujeme tak, že např. tlačítkem pro volbu střídavých napětí připojíme parallelně k R_t další odpor, jehož velikost najde mezi zkusem při kalibraci.

Kondenzátor C_1 , zapojený na výstupu převodníku, slouží jako filtr, který zabrání nestálosti údaje měřidla při měření napětí nízkých kmitočtů.

Kmitočtový rozsah měřidla dosahuje až do 10 kHz (pro přesnost 1 %), na kmitočtu 20 kHz je údaj měřidla menší oproti skutečnosti o 5 %. Nakreslíme-li si při kalibraci kmitočtovou charakteristiku, pak můžeme se jejím využitím měřit s dostatečnou přesností střídavá napětí až do kmitočtu 100 kHz.

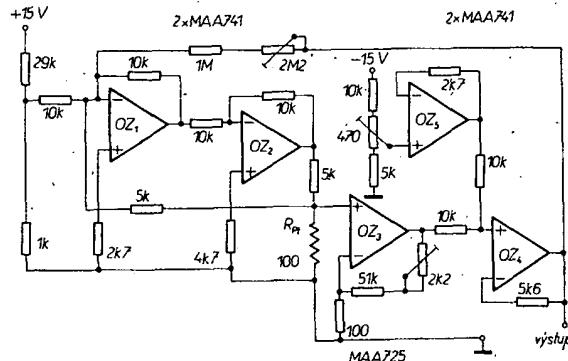
Seznam součástek

OZ ₁	MAA741
T_1	BC179 (pro indikaci záporné polarity KC509)
D ₁ , D ₂ , D ₃ , D ₄	KA206
D ₅	LQ100 (VQB73)
R ₁ , R ₂	10 k Ω , TR 161
R ₃	15 k Ω , TR 161
R ₄	5 k Ω (2 \times 10 k Ω paralelně), TR 161
R ₅ , R ₆ , R ₇	5,6 k Ω , TR 151
R ₈	podle indikátoru polarity
C ₁	50 μ F/10 V, TE 152

Doplněk pro měření teploty k měřidlu DPM 2

K tomuto zařízení pro měření teploty využíváme jednu ze základních fyzikálních vlastností kovů, kterou je závislost jejich měrného odporu na teplotě. Uvedený princip se v praxi realizuje použitím průmyslově vyráběných platinových odporových teploměrů ze základním odporom 100 Ω (při teplotě 0 °C).

Mezi největší přednosti těchto odporů patří jejich dlouhodobá stabilita (což je dánou vlastnostmi použitého materiálu) a velmi široký rozsah měřitelných teplot,



Obr. 36. Zapojení doplňku k číslicovému měřidlu pro měření teploty

který sahá od -200 do +1000 °C. Platinové měřicí odpory se vyrábějí buď jako ploché (tělesko tvoří plochá destička z tvrzeného papíru nebo silídy), nebo keramické. U plochých je platinový drátek o Ø 0,035 mm navinut přímo na nosnou destičku a vinutý je chráněno obložením z podobného materiálu. Keramické platinové odpory se vyrábějí v několika různých provedeních, která se liší průměrem nebo délkom nosného keramického těleska. Platinový drátek, opět o Ø 0,035 mm, je uložen v tvaru šroubovice do kanálků, probíhajících podélne nosným válecem. Vývody teploměru jsou z platinového nebo platinoriodového drátu o Ø 0,35 nebo 0,4 mm a jsou umístěny na jednom konci keramického válečku. Rozměry keramických tělesek jsou Ø 4 nebo 5 mm a délka od 30 do 95 mm.

Určitou nevýhodou platinových odporových teploměrů je poměrně malá změna odporu při jednotkové změně teploty (je zhruba o řád menší než u termistorů), takže při přesných měřeních je zpravidla nutné používat můstkové měřicí metody. Tato metoda však není vhodná pro nás účel, kdy chceme k měření teploty využít panelového měřidla DPM 2, případně jakékoli jiného číslicového voltmetru s podobnými parametry. V zásadě je možné zjistovat teplotu měřením odporu platinového teploměru a k jejímu určení použít tabulkou závislosti odporu na teplotě, kterou dodává výrobce [5]. Tato závislost však není lineární funkčí teploty, jak je vidět z následující rovnice

$$R_{t1} = R_{t0} (1 + \alpha t_1 + \beta t_1^2),$$

kde R_{t1} je odpor teploměru při měřené teplotě t_1 , R_{t0} odpor teploměru při teplotě 0 °C. Koefficient lineárního člena je 0,390784076, koefficient kvadratického člena je $-0,5784084 \cdot 10^{-4}$ [6].

Aby číslicové měřidlo DPM 2 (případně jiný číslicový voltmetr) ukazovalo přímo teplotu ve stupních Celsiusa, navrhli jsme zapojení obvodu, s jehož pomocí se charakteristika celého měřicího zařízení s platinovým odporovým teploměrem linearizuje. Celé zapojení linearizačního obvodu je na obr. 36. Skládá se především ze zdroje konstantního proudu, pracujícího do uzemněné zátěže (OZ_1 a OZ_2), kterou tvoří právě odporový teploměr. Druhá část slouží k takovému zesílení úbytku napětí na teploměru, aby výsledné napětí bylo úměrné teplotě v Celsiusově stupni.

Zapojení zdroje konstantního proudu (převzaté z literatury [1]) je upraveno pro výstupní proud 100 μ A. Malý proud, tekoucí teploměrem, ovlivňuje příznivě přesnost měření, neboť téměř neohřívá platinový drátek.

Zesilovač napětí (vytvořeného průtokem měřicího proudu odporovým teploměrem) má zesílení nastavené tak, aby změna teploty o 200 °C způsobila na výstupu změnu napětí o 2 V. Za předpokladu linearizace uvažujeme pouze koefficient lineárního člena 0,385 [5], současně musíme počítat s polovičním přenosem dále zařazeného sčítacího obvodu. Z této údajů vychází zesilovač činitel pro OZ_3 519,5. Při teplotě 0 °C bude mít odporový teploměr právě 100 Ω a na výstupu OZ_3 bude napětí +5,195 V.

Protože chceme, aby při této teplotě bylo na výstupu celého obvodu nulové napětí, musí být při stejně velkých sčítacích odporech totéž napětí i na výstupu sledovače OZ_4 . Z výstupu napěťového sledovače OZ_4 (kde je napětí, odpovídající teplotě platinového teploměru) je vedená kladná zpětná vazba do obvodu proudového zdroje, a ta právě zajišťuje linearizaci celého měřicího zařízení.

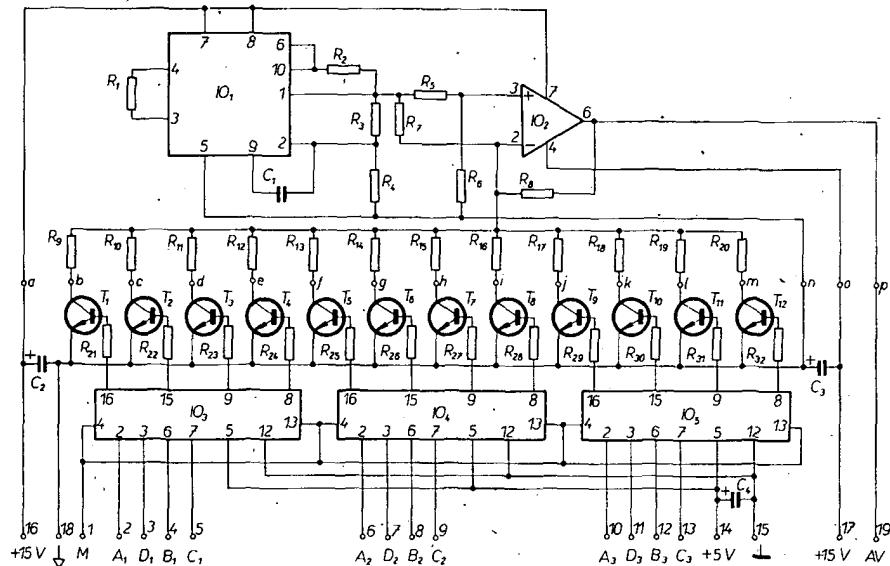
Uvedené zapojení bylo navrženo pro měření teploty v rozsahu od nuly do 200 °C a měřením na odporovém modelu bylo zjištěno, že odchyly od linearity jsou v uvedeném rozsahu menší než 0,1 %. Prvky k nastavení zesílení a kladné zpětné vazby dovolují linearizovat měření teploty odporovým teploměrem i v širším teplotním oboru.

Číslicově analogový převodník DAC 12 BCD

V tomto článku předkládáme čtenářům konstrukci 12bitového číslicově analogového převodníku BCD. Tímto zařízením můžeme převést číslo, ležící v rozmezí tří řádů, tj. od 000 do 999 (zadané v binárně dekadickém kódu) na odpovídající analogové napětí, ležící v rozmezí od nuly do +9,99 V.

Schéma zapojení celého převodníku je na obr. 37. Číslicové vstupy jsou propojeny se vstupy 12bitové paměti (3 kusy MH7475). Výstupy paměti ovládají stav dvanácti tranzistorů KC149, které pracují jako spínače. Tyto tranzistory připojují invertující vstup operačního zesilovače IO_2 přes odpovídající váhové odpory na zem. Odpor, zapojený z invertujícího vstupu na zem (obecně velikost paralelní kombinace všech váhových odporů, u kterých jsou odpovídající tranzistory sepnuty), určuje velikost napětí na výstupu operačního zesilovače, což je současně výstup celého převodníku.

Součástí převodníku je také referenční zdroj, který tvoří integrovaný stabilizátor MAA723. Výstupní napětí stabilizátoru je nastaveno přesně na 10 V.



Obr. 37. Zapojení 12bitového číslicově analogového převodníku DAC 12 BCD

Celý převodník je realizován jako stavebnicový modul. Obvody jsou rozděleny na dvě desky s plošnými spoji, které jsou umístěny nad sebou a propojeny pomocí kolíčků a dutinek z rozebraného konektoru. Celok je tedy rozebratelný, což je výhodné zejména při jeho montáži a seřizování.

Na spodní desce s plošnými spoji (obrazec spojů je na obr. 38) jsou umístěny filtracní kondenzátory C_2 až C_4 , integrované obvody paměti (IO_3 až IO_5) a tranzistorové spínače (T_1 až T_{12}) spolu s odpory v bázích (R_{21} až R_{32}). Horní deska s plošnými spoji (obrazec spojů této desky je na obr. 39) obsahuje celý referenční zdroj (tj. integrovaný stabilizátor IO_1 spolu s odpory R_1 až R_4 a kondenzátorem C_1) a dále operační zesilovač IO_2 s celou odpornou sítí R_5 až R_{20} .

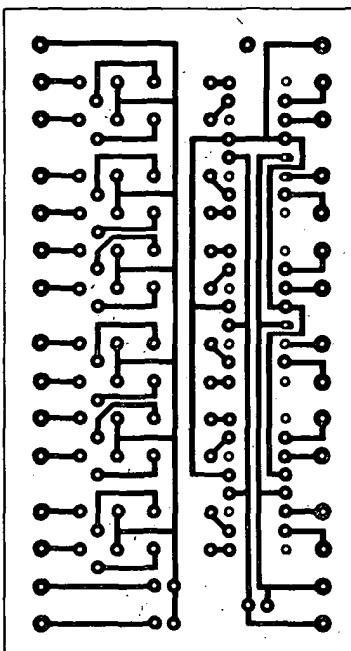
Obvody na obou destičkách jsou propojeny v bodech označených na obr. 37, 39 a 41 malými písmeny a až p. Na obr. 39 až 41 (kde je rozložení součástek na jednotlivých deskách s plošnými spoji) najdeme navíc body ještě r a s, které jsou pouze „opěrné“ a slouží k zajištění mechanické pevnosti, žádné obvody tedy nepropojují.

Vývody pro spojení celého číslicově analogového převodníku s vnějším prostředím (tj. číslicové vstupy A, B, C a D pro všechny řady, vstup pro řízení paměti M, analogový výstup AV a body pro připojení napájecích napětí) jsou na obr. 37 a 39 označeny čísly 1 až 19.

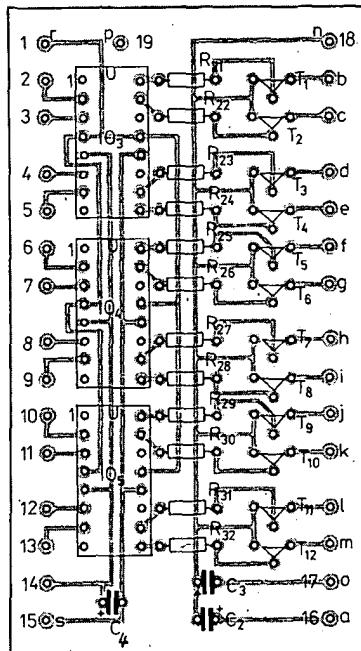
Stavba a seřízení obvodů číslicově analogového převodníku

Očištěné a vyvrtnuté desky s plošnými spoji osadíme součástkami. Spodní desku můžeme zapojit celou, do horní desky zatím neosazujeme váhové odpory R_9 až R_{20} a operační zesilovač IO_1 . Obvody na spodní desce při použití bezvadních součástek nevyžadují žádné oživování či seřizování.

Seřizování obvodů horní destičky zahájíme nastavením výstupu zdroje referenčního napětí přesně na 10 V. Za tím účelem k horní desce připojíme zemnicí vodič



Obr. 38. Deska s obvody paměti a spínačů (spodní) převodníku DAC 12 BCD (P225)

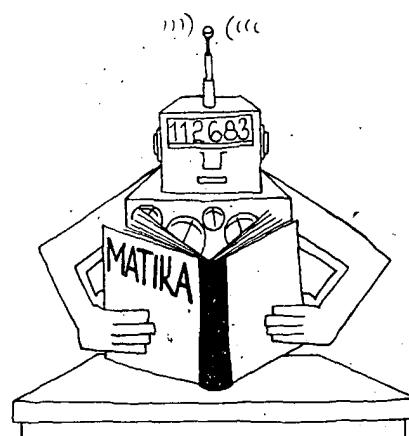


Obr. 39. Rozložení součástek na spodní desce převodníku DAC 12 BCD

(bod n) a zdroj +15 V (bod a). Kontrolní číslicový voltmetr připojíme mezi společný zemnicí vodič a výstup stabilizátoru MAA723 (vývod 1). Výstupní napětí referenčního zdroje nastavujeme změnou odporu R_3 nebo R_4 (připojením paralelního odporu vhodné velikosti k některému z nich, případně k oběma).

Po seřízení zdroje referenčního napětí osadíme do horní desky převodníku operační zesilovač a váhové odpory R_9 až R_{20} . Každý z váhových odporů je složen ze dvou sériově zapojených odporů (viz seznam součástek). Odpor této sériové kombinace je vždy o něco větší, než je žádaný odpor.

Při seřizování jednotlivých váhových odporů na přesnou velikost musíme uzemnit všechny číslicové vstupy A, B, C a D u všech tří dekad a od země odpojit vždy jen vstup náležející k právě seřizovanému váhovému odporu. Váhové odpory podle tab. 1 nastavujeme přesně tak, že



Tab. 1. Seřizovací tabulkou převodníku DAC 12 BCD

Vstup na log. 1	Seřizovaný váhový odpor	Výstupní napětí [V]
D ₁	R ₁₀	8
C ₁	R ₁₂	4
B ₁	R ₁₁	2
A ₁	R ₉	1
D ₂	R ₁₄	0,8
C ₂	R ₁₆	0,4
B ₂	R ₁₅	0,2
A ₂	R ₁₃	0,1
D ₃	R ₁₈	0,08
C ₃	R ₂₀	0,04
B ₃	R ₁₉	0,02
A ₃	R ₁₇	0,01

připojujeme vybrané odpory paralelně k menšimu z obou sériově zapojených odporek každé váhy.

Konstrukce číslicového analogového převodníku obsahuje výhradně tuzemské součástky. Odpory R₃ až R₈ ovlivňují přesnost převodníku přímo – proto jsou použity odpory řady TR 161. Na absolutní hodnotě R₅ a R₆ příliš nezáleží, ale oba odpory musí být přesně stejně. Stejně velké musí být také odpory R₇ a R₈. Rovněž zde můžeme použít odpory jiné velikosti, ale potom se změní také hodnoty všech váhových odporek (R₉ až R₂₀). Na místě R₉ až R₃₂ používáme odpory řady TR 191. Operační zesilovač MAA741 by měl mít co nejméně vstupní napěťovou nesymetrii, protože na desce s plošnými spoji není místo na kompenzační trimr.

R ₁₀	1k8 + 330
R ₁₁	8k2 + 150
R ₁₂	3k9 + 270
R ₁₃	M15 + 18k
R ₁₄	18k + 3k3
R ₁₅	82k + 1k5
R ₁₆	39k + 2k7
R ₁₇	1M + M68
R ₁₈	M18 + 33k
R ₁₉	M47 + M33
R ₂₀	M39 + 2k7
R ₂₁	1,8 kΩ
R ₂₂	680 Ω
R ₂₃	1,5 kΩ
R ₂₄	1 kΩ
R ₂₅ až R ₃₂	1,8 kΩ

Odpory TR 161

R ₃	3,32 kΩ
R ₄	8,25 kΩ
R ₅ až R ₈	3,32 kΩ

Kondenzátory

C ₁	330 pF, keram.
C ₂ , C ₃	5 μF/15 V, TE 003
C ₄	50 μF/6 V, TE 002

Seznam součástek

Polocondičové prvky

IO ₁	MAA723
IO ₂	MAA741
IO ₃ , IO ₄ , IO ₅	MH7475
T ₁ až T ₁₂	KC149

Odpory TR 191

R ₁	2,7 kΩ
R ₂	47 Ω
R ₉	15k + 1k8

[1] AR - B6/1977.

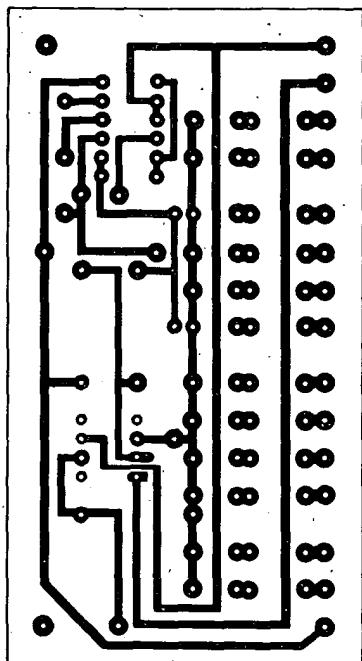
[2] AR - B5/1976.

[3] AR - A2/1979.

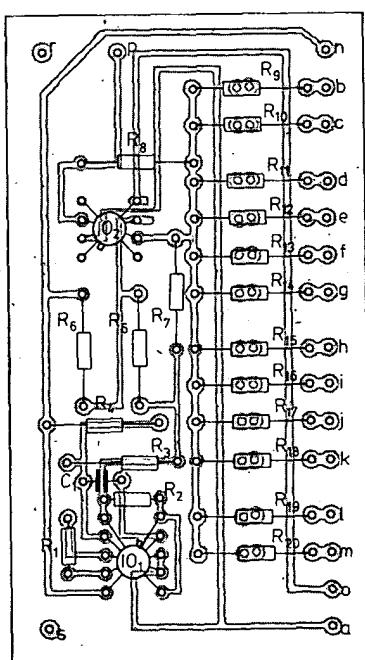
[4] AR - B6/1980.

[5] ZPA Jinonice, katalogový list odporek východních teploměrů.

[6] ČSN 35 6720



Obr. 40. Horní deska převodníku DAC 12 BCD (P226)



Obr. 41. Rozložení součástek na horní desce převodníku DAC 12 BCD

KONVERZE DEKADICKÝCH ČÍSEL A KÓDU BCD DO BINÁRNÍHO KÓDU

František Kyrš

V praxi se běžně setkáváme s potřebou ať již početního, hardwarového či softwarového řešení naznačených konverzí. Některé možnosti přístupu k tomuto problému jsou námětem tohoto článku.

Vezmeme-li pro názornost za příklad náhodně zvolené číslo z dekadické soustavy (151); pak jeho hodnota v kódě BCD 8421 může být určena pomocí naznačených vah jednotlivých bitů.

váhy BCD	1	8	4	2	1	8	4	2	1
151 =	1	0	1	0	1	0	0	0	1

Stejným postupem může být určena binární hodnota tohoto čísla.

váhy biř.	128	64	32	16	8	4	2	1
151 =	1	0	0	1	0	1	1	1

Z obou příkladů vidíme, že zatímco převod dekadického čísla na BCD je jednoduchý, je stanovení jejich binárního ekvivalentu cestou přiřazení úrovní log. 0, log. 1 jednotlivým bitům s různými váhovými koeficienty zdlouhavé a nepřehledné.

Existují různé algoritmy postupné konverze, které umožňují výpočet mechanizovat. Jejich znalost je užitečná jak pro ruční výpočet, tak proto, že v podstatě tvoří základ hardwarových i softwarových konverzních metod. Všimněme si proto několika jednoduchých algoritmů popisovaných. Jejich základem je postupné dělení nebo násobení vstupní proměnné X dvěma. Z rozlišení lichých a sudých hodnot postupných výsledků (podílu nebo součinu), popř. lichých a nuových zbytků postupných operací, vyplývají přímo logické úrovně jednotlivých bitů binárního čísla.

Základní metody početní konverze

Při ručním výpočtu se jako vstupní proměnná užívá dekadické číslo. První algoritmus, vhodný pro konverzi čísel větších než jedna, je založen na následujícím postupu:

a) V prvním kroku je převáděné číslo X děleno dvěma. Je-li toto číslo sudé, bude výsledek (podíl) beze zbytku (zbytek = 0), je-li liché, bude zbytek 1. Hodnota tohoto zbytku již přímo určuje hodnotu významové nejnižšího bitu (LSB) binárního čísla. Hodnota zbytku se do dalšího výpočtu neuvažuje.

b) V dalších krocích se vždy znova dělí dvěma výsledek (podíl) předchozí operace. Příslušné zbytky opět přímo určují hodnoty jednotlivých řádů binárního čísla.

c) Konverze je ukončena, když výsledek posledního dělení je roven nule. Poslední zbytek určuje hodnotu nejvyššího významového bitu (MSB).

Příklad takto stanovené konverze pro číslo 151 je v následující tabulce.

X =	151	zbytek
151 : 2 =	75	1 LSB
75 : 2 =	37	1
37 : 2 =	18	1
18 : 2 =	9	0
9 : 2 =	4	1
4 : 2 =	2	0
2 : 2 =	1	0
1 : 2 =	0	1 MSB

Hodnota (binární) čísla 151 je rovna 10010111.

Druhá metoda postupně zjišťuje charakter podílů (lýché – sudé číslo). Je-li číslo lýché, je příslušný binární bit roven log. 1 a je-li sudé, je roven log. 0. Lichá čísla se před dělením upravují na sudá zmenšením o jednotku. To je v podstatě ekvivalentní postupu vyhodnocení zbytku v předchozí metodě. Rozdíl v početním postupu je především ten, že LSB bit je odečítán již z charakteru vstupní proměnné (lýché – sudé číslo):

Znovu užijeme k osvětlení početního postupu příklad konverze čísla 151.

X =	151	1	LSB
151 - 1 = 150 : 2 =	75	1	
75 - 1 = 74 : 2 =	37	1	
37 - 1 = 36 : 2 =	18	0	
18 - 0 = 18 : 2 =	9	1	
9 - 1 = 8 : 2 =	4	0	
4 - 0 = 4 : 2 =	2	0	
2 - 0 = 2 : 2 =	1	1	MSB

Uvedené postupy jsou tedy vhodné ke konverzii celých kladných čísel. V praxi se ovšem můžeme setkat i s potřebou konverzí čísel v desetinném tvaru. Základ a zbytek takových čísel jsou odděleny desetinnou čárkou. Ta z hlediska binárního čísla odděluje také jiný váhový systém základu a zbytku ($2^k, 2^{-k}$). Z příkladu samostatné konverze desetinného zbytku

váhy	2^0	2^{-1}	2^{-2}	2^{-3}	2^{-4}	2^{-5}
$X_d = 0,65625$	0	1	0	1	0	1

vyplývá, že za pomocí váhové tabulky je řešení podstatně obtížnější, než u celých čísel. Na rozdíl od uvedeného příkladu obtížnost ve většině případů ještě vzrůstá také proto, že binární hodnota zbytku často nemůže být určena zcela přesně. Většinou se při řešení jedná o stanovení aproximace, vnučené buď charakterem vstupní proměnné (iracionální čísla ...), nebo omezeným rozsahem binárního čísla (počet bitů).

V praxi je proto opět účelné užití modifikovaného výpočetního algoritmu. Postup jednoduché metody, popsání Darwoodem [1], je tento:

- Při konverzi desetinného zbytku je základ čísla (hodnota před desetinnou čárkou) roven nule. Do konverzní tabulky se tedy zapíše 0. Celý zbytek se vynásobí dvěma. Je-li výsledek (součin) menší než 1, píše se do tabulky opět 0. Je-li výsledek větší než jedna, hodnoti se pouze jeho základ (lýché – log. 1, sudý – log. 0).
- Jednotlivé výsledky jsou znova postupně násobeny dvěma a zapisují se jednotlivé bity binárního kódu.
- Konverze je ukončena, když rozsah binárního zbytku překročí počet platných bitů, případně když zbytek posledního dekadického čísla je roven nule.

Příklad postupu:

dekadické číslo	binární ekvivalent
$X_d = 0,57365$	0
1,1473	0,1
2,2946	0,10
4,5892	0,100
9,1784	0,1001
18,3568	0,10010
36,7136	0,100 100
73,4272	0,1001001
146,8544	0,10010010

$$X_{dop} = -0,53125$$

$$15,00000 \quad 0,01111 + 1 = 1,01111$$

Je-li k dispozici pouze 8 významových bitů, je $X_{bin} = 0,10010010$, čemuž odpovídá dekadická hodnota $X_{dek} = 0,57303125$. S rozsahem binárního čísla přesnost konverze roste. Například při 12 bitech je $X_{bin} = 0,100100101101$, jehož dekadická hodnota je 0,573486328 atd.

Mechanické řešení konverze libovolného kladného desetinného čísla lze při jeho rozdělení na dvě části, základ a zbytek, snadno dosáhnout kombinací dosud probíraných metod.

Příklad: dekadické binární ekvivalent

X = 11,375		
11 : 2 =	5	1 LSB
5 : 2 =	2	1
2 : 2 =	1	0
1 : 2 =	0	1 MSB

Binární ekvivalent čísla $X_{dek} = 11,375$ je $X_{bin} = 1101,011$.

Poznámka: Dosud jsme se zabývali pouze řešením konverzí kladných čísel. Je užitečné alespoň poznamenat, že v souvislosti s binární aritmetikou se záporná čísla nejčastěji vyjadřují pomocí tzv. doplnkového kódu, který umožňuje snadný převod operace odečítání na sčítání. Tím se zjednoduší struktura aritmetické jednotky zařízení, např. mikroprocesoru.

Záporné binární číslo se do doplnkového kódu převádí ve dvou fázích:

- nejprve se invertují logické úrovně (0,1) všech bitů,
- získaná inverzní hodnota se doplní o 1 nejnižšího významového bitu.

Významové nejvyšší bit indikuje polarity čísla (log. 0 = kladné, log. 1 = záporné). Ve spojení s pomocným bitem (carry) může být indikováno překročení platného rozsahu čísla.

Příklad stanovení doplnkové hodnoty záporného čísla:

dekadicky	binárně	poznámky
-0,53125	-0,10001	
	1,01110 1 1,01111	inverze +1 (LSB) $= X_{dop}$

Ke zmechanizování konverze záporného dekadického čísla do doplnkového kódu je třeba znát maximální rozsah (řád MSB) binárního slova. Pak je řešení snadné. Uvedme znovu příklad konverze čísla -0,53125, o kterém víme, že jeho absolutní hodnota se nejprve odečte od čísla 1. Vzniklý kladný zbytek se převeď na binární běžným postupem. Po ukončení konverze se znaménkový bit (2^0) doplní na 1 (záporné číslo).

Dosavadní poznámky by mely nejen pomoci při početním řešení konverzí, ale také usnadnit pochopení hardwarových a softwarových konverzních algoritmů.

Hardwarové konverze z BCD do binárního kódu se užívá především ze dvou důvodů. Prvým je nemožnost jiného řešení, pokud některé ze spolupracujících zařízení nedisponuje aritmeticko-logicickou jednotkou. Druhým důvodem, pro který se s hardwarovými konverzními obvody setkáváme i v periferiích počítačů, je relativně vysoká konverzní rychlosť ve srovnání se softwarovým, programovým řešením.

Softwarová konverze, i když je řádově pomalejší, má zásadní přednost v tom, že nevyžaduje doplnění počítačové sestavy žádnými diskrétními obvody. Konverzní program může být uložen v paměti počítače jako subrutina, vyvolávaná podle okamžité potřeby.

Hardware konverzní metody

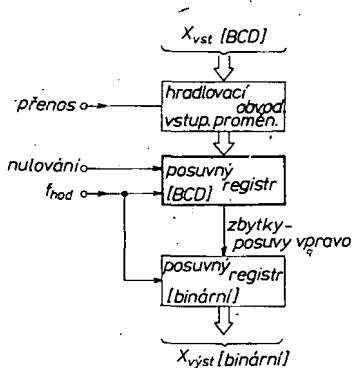
Pro diskutovaný typ konverze existují v sortimentu světových výrobců jednoúčelové dekodéry. Jejich typickým představitelovem je obvod Texas Instruments 74184. Pro jeho nedostupnost si nebudejme jeho vnitřní struktury všimat, zaměříme se však na diskusi dvou základních metod řešení $BCD \rightarrow$ binární konverze, založených buď na využití sekvenční, nebo kombinační logiky.

Omezme se pro jednoduchost znovu na obor celých kladných čísel. Princip sekvenční konverze má mnoho společného s dosud uvažovanými početními metodami. Spočívá opět v postupném dělení vstupního čísla (tentokrát vyjádřeného v kódě BCD) dvěma, zbytek dělení (log. 0, log. 1) definuje hodnotu příslušného bitu vstupního binárního čísla.

Na obr. 1 je znázorněno hrubé blokové schéma takového konverzního obvodu. Funkci dekadické děličky dvěma zastavá obvod, označený jako posuvný registr BCD. Požadavky na jeho funkci odvodíme nejsnáze z tabulky, sestavené znovu pro číslo $X_{dek} = 151$.

2. dekáda	1. dekáda	0. dekáda	X_{bin}
$X_{BCD}(151) =$	0001	0101	0001
151 : 2 =	0000	0111	0101
75 : 2 =	0000	0011	11 (LSB)
37 : 2 =	0000	0001	1000
18 : 2 =	0000	0000	1001
9 : 2 =	0000	0000	0100
4 : 2 =	0000	0000	0010
2 : 2 =	0000	0000	0110
1 : 2 =	0000	0000	01101001

Registr musí při jednotlivých posuvech respektovat kód BCD včetně přenosů mezi jednotlivými dekádami. Předpoklá-



Obr. 1. Princip konverze s využitím sekvenční logiky

Srovnáním a předchozím příkladem zjištějeme shodu výsledných doplnkových kódů.

dejme, že do vynulovaného registru bylo uloženo vstupní číslo X_{BCD} . Postupnými posuvy vpravo v rytmu hodinového signálu jsou ze sériového výstupu BCD registru přenášeny hodnoty zbytků dílčích operací do druhého, binárního registru. Po ukončení konverzního cyklu je na paralelních výstupech binárního registru k dispozici výstupní binární číslo.

Hezký příklad řešení konverze touto cestou byl popsán v [2] včetně odvození logických funkcí a Karnaughových map pro registr BCD. Proto si všimneme podrobněji druhé základní metody, založené na využití čtyřbitových úplných binárních sčítáček. Tato cesta umožňuje elegantní řešení vzájemných přenosů mezi jednotlivými dekádami.

Z konverzních funkcí BCD a binárního kódu lze odvodit, že při přenosu váhy 1 z výšší dekády, ke kterému při konverzi může docházet, je v důsledku různých modulů BCD (10) a binárního (16) kódů nutno bud:

a) odečít od nižší dekády číslo 6, viz příklad

$$\begin{array}{r} 16 \\ - 6 \\ \hline 10 \end{array} = 10110 \quad (\text{BCD})$$

$$10 = 1000 \quad (\text{binárně}),$$

b) nebo, s ohledem na možnost hardwarové realizace binárního rozdílu, přičít k číslu BCD doplněk -6.

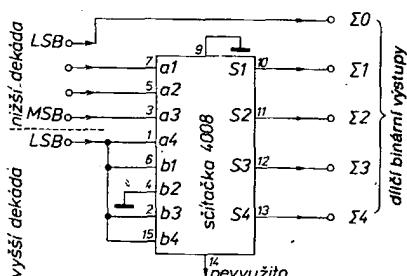
Určení doplňku: $-6 = -00110$

$$\begin{array}{r} \text{inverze} & 11001 \\ +1(\text{LSB}) & 1 \\ \hline \text{doplňek} & 11010 \end{array}$$

Příklad stanovení binárního ekvivalentu čísla 16 touto cestou:

$$\begin{array}{r} 16_{BCD} \\ + \text{doplňek} \\ \hline 10110 \\ 11010 \end{array}$$

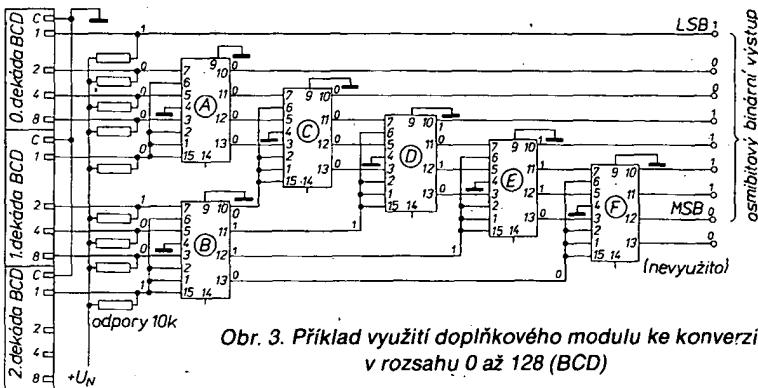
$$16_{bin} = 1.0000$$



Obr. 2. Základní doplňkový modul u sčítáčkou 4008

Schéma na obr. 2 znázorňuje realizaci přičítání doplňku pomocí čtyřbitové sčítáčky 4008. Doplňek je k nižší dekádě přičítán vždy, když LSB (nejnížší bit) dekády vyšší je na úrovni log. 1. Pokud LSB = log. 0, výstupy nižší dekády se nemění. Tento dílčí obvod tvoří základní modul hardwarové kombinační konverze, při které samozřejmě musí být respektovány i přenosy z ostatních bitů vyšší dekády.

Na obr. 3 je znázorněno využití tohoto principu ke konverzi stavu paketového řadiče s kódem BCD. Přenosy vyšších vah vyšší dekády jsou respektovány vzájemnou hierarchií konverzních modulů. Pro snazší pochopení funkce jsou na obr. 3 znázorněny logické úrovně výstupů jednotlivých sčítáček pro vstupní číslo 121 = 10010 0001_{BCD}. Úrovně byly odvozeny následovně:



Obr. 3. Příklad využití doplňkového modulu ke konverzi v rozsahu 0 až 128 (BCD)

$$\begin{array}{r} 00001 \\ + 00000 \\ \hline 10010 \\ + 11010 \\ \hline 00000 \\ + 00000 \end{array}$$

$$\begin{array}{r} 10000 \\ + 11010 \\ \hline 10101 \\ + 11010 \\ \hline 00111 \\ + 00000 \end{array}$$

$$\begin{array}{r} 10000 \\ + 11010 \\ \hline 10101 \\ + 11010 \\ \hline 00111 \\ + 00000 \end{array}$$

Programová konverze

Orientujeme se v této kapitole na odvození a pochopení algoritmu softwarové konverze, založeného na možnostech souboru instrukcí mikroprocesoru 8080.

Dále diskutovaný program pochází z knihovny firmy Intel a jeho autorem je M. H. Gansler. Program pracuje s jednoduchou přesností, je určen ke konverzi 8bitových čísel. Maximální hodnota vstupního čísla je proto rovna 99. K realizaci konverze je k dispozici jednoduchá binární aritmetika – především posuvy (rotace) vlevo a vpravo, odpovídající binárnímu násobení či dělení dvěma, a operace binárního součtu. Při omezení na tyto binární operace je možné užít následujícího algoritmu, založeného na rozložení vstupního čísla podle jeho dekád a jejich separátním zpracování.

Užijeme jako příkladu konverze čísla 99. Rozloženo podle dekád, je 99 = 90 + 9.

Číslo 9 je shodné jak v BCD, tak v binárním kódu

$$1001_{BCD} = 1001_{bin}$$

Číslo 90 musí být s ohledem na binární aritmetiku ALU čteno v binárním kódu. Tomu odpovídá

$$\begin{aligned} X_{vst} &= 90_{BCD} = 1001\ 0000 \\ &\quad 1001\ 0000 = 144_{bin} \end{aligned}$$

Zpracování čísla 144:

$$90_{BCD} = 144_{bin}$$

$$\begin{aligned} 144 : 2 &= 72 \\ 72 : 2 &= 36 = X_{bin1} \\ 36 : 2 &= 18 \\ 18 : 2 &= 9 = X_{bin2} \end{aligned}$$

$$\begin{aligned} X_{bin1} + X_{bin2} &= X_{bin3} \\ 36 + 9 &= 45 \end{aligned}$$

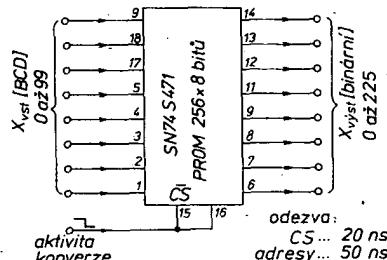
$$\begin{aligned} 2 X_{bin3} &= X_{vst(bin)} \\ 2 \times 45 &= 90. \end{aligned}$$

Výstupní číslo 90 má v případě zpracování konverze binární aritmetikou tvar $X_{bin} = 0101\ 1010$. Výsledné výstupní číslo

$$\begin{aligned} 90 &= 0101\ 1010 \\ + 9 &= 0000\ 1001 \end{aligned}$$

$$99 = 0110\ 0011$$

je tedy po ukončení konverzního postupu binárním ekvivalentem vstupního čísla. Projděme nyní ještě jednou konverzní



Obr. 4. Jednoduché využití programovatelné paměti

paměti CS (chip select). Touto cestou lze dosáhnout velké konverzní rychlosti při minimálních technologických požadavcích (minimální počet pouzder, jednoduchý návrh plošného spoje).

cyklus, tentokrát však budeme jednotlivé operace provádět v binárním kódu, tedy obdobně jako ALU 8080.

Vstupní číslo X_{BCD} (99)	1001 1001
se maskováním jednotlivých dekád (čtyře 0000 1001 = X_L , říč bitů) rozdělí na dvě části, 1001 0000 = X_H	
výšší číslo (X_H) je dvěma postupnými 0100 1000 posuvy vpravo děleno čtyřmi (binárně), 0010 0100 = X_{bin2}	
výsledek je opět dvakrát dělen dvěma, 0001 0010 0000 1001 = X_{bin2}	
součet obou dílčích výsledků (podílů) je roven polovině binárního ekvivalentu vyšší dekády vstupního čísla X_H .	0010 0100 + 0000 1001
Násobením X_{bin3} dvěma, tj. posuvem vlevo, je získán binární ekvivalent vyšší vstupní dekády (99 _{bin}).	0010 1101 = X_{bin3}
Přičtením hodnoty nižší dekády (9) je ukončen konverzní cyklus, získán binární ekvivalent vstupního čísla BCD.	0110 0011 = 99 _{bin}

Nyní si již můžeme projít celý konverzní program, pro jehož pochopení jsou postačující základní znalosti práce s mikroprocesory.

Adresa	Kód instrukce (oktalově)	Mnemonická zkratka	Poznámky
000 001	076 XXX	MVI A	Dvoumístné číslo BCD (0.99) je jako 8bitové binární číslo uloženo do akumulátoru CPU.
002	117	MOV C, A	Obsah akumulátoru se přenese do registru C.
003	346	ANI	Logický AND obsahu akumulátoru s přímým operandem (bezprostředně následujícím bytem).
004	017		Operand (maskovací byte), který nuluje vyšší 4 bity obsahu akumulátoru. Příklad: 1001 1001 0000 1111 017 0000 1001 (AND)
005	137	MOV, E, A	Přenos obsahu akumulátoru (nižší dekády vstupního čísla BCD) do E registru.
006	171	MOV A, C	Obsah registru C (původní číslo BCD) se přenáší do akumulátoru.
007	346	AÑI	Logický AND obsahu akumulátoru s přímým operandem
008	360		Timto operandem se maskuje nižší čtyři bity obsahu akumulátoru.

			Příklad: 1001 1001 1111 0000 (360) 1001 0000 (AND)
009	017	RRC	Rotace obsahu akumulátoru vpravo. Podmínkový klopny obvod Carry je naplněn obsahem LSB akumulátoru.
010	017	RRC	Ditto
011	117	MOV C, A	Přenos obsahu akumulátoru do registru C.
012	017	RRC	Opětovná rotace obsahu akumulátoru vpravo.
013	017	RRC	Ditto
014	201	ADD C	Obsah registru C se přičítá k obsahu akumulátoru.
015	007	RLC	Podmínkový klopny obvod Carry je naplněn obsahem MSB akumulátoru. Obsah akumulátoru se posouvá o jedno místo vlevo.
016	203	ADDE	Obsah registru E se přičítá k obsahu akumulátoru.
017	323	OUT	Obsah akumulátoru je vysílan na výstupní port, adresovaný následujícím bytem.
018	000		Příklad adresy portu 0.
019	166	HLT	Zastavení programu.

Program může být užit jako subrutina nahrazením HLT instrukcí návratu RET.

Závěr

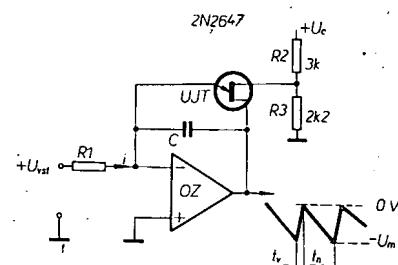
Smysem článku je usnadnit a urychlit počáteční orientaci v jednotlivých obozech diskutované konverze. Tomuto cíli byl podřízen i výběr konkrétních příkladů.

Literatura

- [1] Darwood, N.: The conversion of decimal fractions to binary. Electronic Engineering, květen 76.
- [2] Hořava: Rychlý převodník kódu BCD na binární. ST 2/75.
- [3] Crocker, D. Y.: Low power parallel BCD to binary converter. Electronic Engineering, květen 78.
- [4] Bouwknegt, K.: BCD-to-binary converter has more bits. Electronic Engineering, leden 79.
- [5] Durkhadas, S. A.: BCD-to-binary converter uses fewer ICs. Electronic Engineering, květen 78.
- [6] Zum Befehlsatz des 8080 A. Elektroniker 7/78.
- [1] Raja, J.: Simple constant amplitude ramp generator. Electronic engineering, červen 75.

Jednoduchý generátor signálu pilovitého průběhu s konstantní amplitudou

Základní schéma, převzaté z [1], užívá jako většina podobných zapojení ke generování signálu pilovitého průběhu řízeného integrátoru s operačním zesilovačem. Na místě obvyklého komparátoru a členu, ovládajícího mezní stavy integrátoru, však užívá „jednopřechodového“ (dvoubázového) tranzistoru, UJT. Tím je



Obr. 1. Generátor signálu pilovitého průběhu

dosaženo značného zjednodušení obvodové struktury, jak vyplývá z obr. 1. Integrátor vlivem velkého zisku A_o operačního zesilovače a zpětnovazební smyčky udržuje na invertujícím vstupu OZ virtuální nulu. Proto má i „emitor“ tranzistoru UJT v libovolném okamžiku úroveň 0 V. Proud tekoucí integračním kondenzátorem C je zrcadlovým obrazem proudu vstupního. Při kladném a konstantním vstupním napětí U_{st} se proto napětí na výstupu integrátoru, kam je připojena i první báze tranzistoru UJT, lineárně zvětšuje do záporných hodnot. Strmost „pily“ v tomto intervalu je proporcionální vstupnímu napětí. Druhá báze tranzistoru UJT je připojena přes dělič R_2 , R_3 na kladné ss napětí „Pila“ na výstupu integrátoru se zvětšuje tak dlouho, dokud napětí mezi oběma bázemi UJT nedosáhne spouštěcího napětí. Jakmile se tak stane, integrační kondenzátor se prudce vybije až do doby, než se tranzistor UJT uzavře, tedy prakticky až na nulové napětí. Doba trvání tohoto druhého intervalu generované „pily“ je prakticky konstantní a nezávislá na vstupním napětí, protože integrační kondenzátor se vybije vždy ze stejných počátečních podmínek. Po vybití kondenzátoru se celý cyklus opakuje a tak je definován generovaný průběh.

V citované literatuře je uvedeno zapojení převodníku U/f , vzniklého doplněním tohoto generátoru komparátorem a klopny obvodem J-K. Řešení vychází z toho, že pokud je vybíjecí časová konstanta mnohem menší než časová konstanta integrátoru, může být doba t_1 vůči t_2 zanedbatelná. Potom platí, že $t_1 \approx 1/KU_{st}$ a tedy opakovací čmitočet $f_{vst} = KU_{st}$. Pro citované zapojení je uváděna závislost výstupního čmitočtu od 0 do 5 kHz na vstupním napětí v rozsahu 0 až 10 V s lineáritou lepší než 0,2 %. Domnivám se, že výhody tohoto zapojení se uplatní především u méně náročných generátorů, u nichž nejsou kladené extrémní nároky na teplotní stabilitu vzhledem k obtížné kompenzaci teplotní závislosti prahových napěti tranzistoru UJT. O tom ostatně svědčí i nevalná stabilita zmíněného převodníku, která je asi 0,5 %/10 °C. Navíc je zřejmé, že začleněním tohoto generátoru do konverze U/f se již vytratila jeho hlavní přednost, extrémní jednoduchost.

[1] Raja, J.: Simple constant amplitude ramp generator. Electronic engineering, červen 75.

Kyrš